

## Simulação de um Conversor AC/AC Multinível

PROJETO DE MESTRADO

**Luís Paulo da Silva Filipe**

MESTRADO EM ENGENHARIA ELETROTÉCNICA-TELECOMUNICAÇÕES



UNIVERSIDADE da MADEIRA

*A Nossa Universidade*

[www.uma.pt](http://www.uma.pt)

fevereiro | 2019

# **Simulação de um Conversor AC/AC Multinível**

PROJETO DE MESTRADO

**Luís Paulo da Silva Filipe**

MESTRADO EM ENGENHARIA ELETROTÉCNICA-TELECOMUNICAÇÕES

ORIENTAÇÃO

João Dionísio Simões Barros

## Resumo

O desenvolvimento do mercado energético até os dias de hoje implica a utilização de conversores eletrônicos de potência capazes de lidar com valores elevados de tensão e potência, criando a necessidade de ser desenvolvido um novo conceito: a conversão multinível.

Neste trabalho realiza-se a simulação de um conversor AC/AC multinível *Neutral Point Clamp (NPC)* trifásico bidirecional, capaz de controlar tensões com amplitudes e frequências variáveis, sendo viável para diversas aplicações.

São estudadas individualmente as componentes retificadora (AC/DC) e inversora (DC/AC) do conversor, assim como a conversão AC/AC costas com costas, sendo realizados diversos testes relevantes a uma ligação entre duas redes distintas que, tendo um valor de tensão fixo, são controladas as amplitudes e a forma de onda das correntes AC.

É também estudado um caso de aplicação a uma ligação *High Voltage Direct Current (HVDC)*, onde é introduzido um cabo entre as componentes retificadora e inversora.

Considerando todos os testes realizados ao conversor nas diferentes topologias, é possível afirmar que o conversor multinível apresenta um desempenho relevante, sendo capaz de controlar a amplitude e frequência das correntes trifásicas e a amplitude da tensão DC, sempre com erros inferiores a 10% e mantendo o Fator de Potência (FP) quase unitário. Este conversor é suficientemente robusto para suportar variações bruscas nos valores de referência, assim como a aplicação a um sistema bidirecional, onde as grandezas já descritas convergem num tempo máximo de 0,6 s (três ciclos da Rede Elétrica de Energia - REE).

Palavras-chave:

Conversores multinível, Controlo por modo de deslizamento, Modulação por vetores espaciais, Conversão AC/AC, Ligação HVDC.

## **Abstract**

The development of the energetic market until today requires the utilization of electronic power converters able to deal with high values of voltage and power, creating the need of developing a new concept: multilevel conversion.

In this project it is simulated an AC/AC multilevel NPC three-phase converter capable of transferring energy in both ways, controlling voltages with variable amplitude and frequency, being reliable to multiple applications.

The rectifier (AC/DC) and inverter (DC/AC) components are studied individually, just like back-to-back AC/AC conversion, being tested multiple interesting case scenarios for a connection between two distinctive energy grids where, having a fixed voltage level, the amplitude and waveform of AC currents are controlled instead.

It is also studied a specific application case scenario of a HVDC link, where a cable is introduced between the rectifier and inverter.

Considering the results of the tests realized to all topologies analyzed, it is possible to say the multilevel converter has a positive performance, being able to control the waveforms of the three-phase currents and DC voltage with errors below 10% of the reference, keeping the power factor always near 1. This converter can handle sudden variations of the different reference values, including a change in the power flow direction, where all the variables controlled converge to the new references in a maximal time of 0,6s.

**Keywords:**

Multilevel converter, Sliding mode control, Space vector modulation, AC/AC conversion, HVDC connection.

## **Agradecimentos**

Os meus mais sinceros agradecimentos ao meu orientador, João Dionísio Simões Barros, pelas horas que despendeu para apoio ao longo da elaboração deste projeto, materializado na transmissão de conhecimentos, nas linhas de orientação, ideias e sugestões que em muito contribuíram para a conclusão do mesmo, assim como a sua disponibilidade para tirar qualquer dúvida ou prestar qualquer tipo de auxílio sempre que se revelou necessário. Um muito obrigado!

Ao prof. Élvio Jesus, pela cedência de algum material que facilitou a compreensão de alguns fundamentos teóricos essenciais à concretização do projeto e pela sua disponibilidade para esclarecer dúvidas ou prestar qualquer tipo de auxílio que se revelasse necessário.

À minha família por todo o carinho, dedicação, ajuda e todos os bons momentos passados juntos e em especial à minha mãe pela compreensão e apoio incondicional, e pelo incentivo constante para que conseguisse atingir os meus objetivos, independentemente das dificuldades encontradas.

Aos meus colegas, em especial Luís Gouveia, Gonçalo Ferreira, Nuno Caires, Pedro Correia e Mário Pereira, por toda a ajuda prestada ao longo do meu percurso académico, pelos bons momentos partilhados e memórias criadas ao longo destes anos e por todo o apoio e camaradagem nos bons e maus momentos.

Aos meus amigos, em especial Ricardo Figueira e Leandro Barbosa, por todos os bons momentos proporcionados, pela compreensão e camaradagem durante o meu percurso académico, e especialmente pelo apoio prestado em alguns momentos particularmente difíceis.

## Lista de abreviaturas e terminologia

- AC – Corrente alternada (*Alternate Current*)  
APF – Filtros ativos de potência (*Active Power Filters*)  
CM – Modo comum (*Common Mode*)  
DC – Corrente contínua (*Direct Current*)  
DVR – Restauradores dinâmicos de tensão (*Dynamic Voltage Restorers*)  
EMC – Compatibilidade eletromagnética (*Electro Magnetic Compability*)  
FACTS – Sistemas flexíveis de transmissão de energia (*Flexible AC Transmission Systems*)  
FP – Fator de potência  
HEV – Comando de motores de elevada potência para veículos elétricos híbridos (*Hybride Electric Vehicle*)  
HVDC – Ligação em tensão contínua muito elevada (*High Voltage Direct Current*)  
IGBT – Transístores bipolares de *gate* isolada (*Insulated Gate Bipolar Transistor*)  
ITAE – Critério de erro baseado na multiplicação do integral ao longo do tempo pelo erro absolute (*Integral of Time multiplied by Absolut Error*)  
MAT – Muito alta tensão  
NPC – Topologia de díodos ligados ao ponto neutro (*Neutral Point Clamp*)  
PI – Controlador que utiliza um compensador com componente proporcional e integral  
QEE – Qualidade da energia elétrica  
REE – Rede elétrica de energia  
SMC – Controlo por modo de deslizamento (*Sliding Mode Control*)  
SMES – Sistemas de armazenamento de energia magnética em supercondutores (*Superconducting Magnetic Energy Storage*)  
SPA – Semicondutores ativos de potência  
SPWM – Modulação sinusoidal de largura de impulso (*Sinusoidal Pulse Wave Modulation*)  
STATCOM – Compensadores estáticos síncronos (*Static Synchronous Compensator*)  
SVM – Modulação por vetores espaciais (*Spacial Vector Modulation*)  
THD – Distorção harmónica total (*Total Harmonic Distortion*)  
UPFC – Controladores de trânsito de energia (*Unified Power Flow Controllers*)  
UPS – Fonte de alimentação ininterrupta de tensão elevada (*Uninterruptible Power Supply*)  
VSC – Conversores controlados por tensão (*Voltage Source Converters*)

## Lista de símbolos mais frequentes

- $C$  – Matriz de transformação de *Clarke-Concordia*  
 $C_1, C_2, C_3, C_4$  – Capacidade dos condensadores do conversor multinível  
 $C_{dc}$  – Variável utilizada em simulação para atribuição dos valores de  $C_1, C_2, C_3$  e  $C_4$   
 $C_m$  – Capacidade do condensador utilizado na topologia de condensadores flutuantes  
 $Cx(s)$  – Função de transferência do compensador dimensionado para controlar a grandeza “x”  
 $D$  – Matriz de transformação de *Park*  
 $D_1, D_2$  – Díodos de roda livre da topologia do conversor multinível NPC  
 $DU_C$  – Diferença de tensão entre os dois condensadores do conversor  
 $dq0$  – Sistema de coordenadas  $dq0$  ou de *Park*  
 $dx/dt$  – Derivada da grandeza “x” em ordem ao tempo  
 $e_x$  – Erro associado à grandeza “x”  
 $f$  – Frequência  
 $f_1$  – Frequência da rede 1  
 $f_2$  – Frequência da rede 2  
 $I_{corte}$  – Corrente que atravessa o IGBT quando atua no modo de corte  
 $i_b$  – Somatório das correntes que circulam nos interruptores superiores do conversor multinível NPC trifásico,  $S_{k1}$  e  $S_{k2}$ , em que  $k \in \{1,2,3\}$   
 $i_b'$  – Somatório das correntes que circulam nos interruptores inferiores do conversor multinível NPC trifásico,  $S_{k1}$  e  $S_{k2}$ , em que  $k \in \{1,2,3\}$   
 $i_{np}$  – Corrente que circula no ponto de neutro  
 $k$  – Numeração dos braços do conversor multinível NPC trifásico  
 $K_i$  – Componente integral do controlador PI  
 $K_p$  – Componente proporcional do controlador PI  
 $L$  – Coeficiente de autoindução das bobinas do conversor multinível NPC trifásico  
 $L_S$  – Valor de indutância síncrona do cabo HVDC  
 $n$  – Número de níveis de tensão do conversor multinível  
 $n_c$  – Número de condensadores em série na topologia NPC  
 $P$  – Potência ativa  
 $Q$  – Potência reativa  
 $R$  – Resistência de perdas da bobina do conversor multinível NPC trifásico  
 $R_a$  – Valor de resistência equivalente do cabo HVDC  
 $R_{C1}, R_{C2}$  – Resistência interna dos condensadores  $C_1$  e  $C_2$   
 $R_{Udc}$  – Resistência interna da fonte DC  
 $s$  – Número de fontes de tensão independentes utilizadas na associação de conversores em ponte  
 $S_{1-12}$  – IGBTs do conversor multinível  
 $S_{kj}$  – SPA número  $j$  do braço  $k$  do conversor

$S_x$  – Semicondutor de potência do conversor multinível NPC trifásico, em que  $x \in \{1,2,3,4,5,6,7,8,9,10,11,12\}$

$T_{comutação}$  – Tempo que o IGBT leva a comutar entre o modo de condução e de corte, e vice-versa.

$u$  – Grandeza de saída do bloco de controlo por modo de deslizamento

$u_0$  – Limite máximo dado à saída do bloco de controlo por modo de deslizamento

$U_{C1}, U_{C2}, U_{C3}, U_{C4}$  – Tensão aos terminais dos condensadores  $C_1, C_2, C_3$  e  $C_4$  do conversor multinível NPC trifásico

$U_{dc}$  – Tensão da fonte DC

$U_{lx}$  – Tensão na linha “x”

$u_m$  – Tensão de saída do conversor multinível

$u_{mk}$  – Tensão entre o braço k e o ponto neutro, em que  $k \in \{1,2,3\}$

$u_\alpha, u_\beta$  – Valores de tensão nas componentes  $\alpha$  e  $\beta$  obtidas à custa das variáveis de comutação  $\Gamma_x$

$V_{ac}$  – Variável utilizada em simulação para atribuição do valor das tensões da REE

$V_{condução}$  – Tensão necessária para colocar o IGBT a funcionar no modo de condução

$V_m$  – Sinal modulante sinusoidal

$V_{r1}, V_{r2}$  – Portadoras triangulares

$x_e$  – Variável de estado associado ao modo de deslizamento

$x_1, x_2, x_3$  – Grandeza “x” no plano 123 ou espaço de estados comutado

$x_d, x_q, x_0$  – Grandeza “x” no plano  $dq0$  ou de *Park*

$x_{Ref}$  – Valor de referência da grandeza “x”

$x_\alpha, x_\beta, x_0$  – Grandeza “x” no plano  $\alpha\beta0$  ou de *Clarke-Concordia*

$Z_{UDC}$  – Impedância da fonte DC

$\Xi_{ki}$  – Variáveis de comutação

$\Gamma_x$  – Variáveis de comutação

$\gamma_x$  – Variável de comutação associada à corrente  $i_x$ .

$\alpha\beta0$  – Sistema de coordenadas  $\alpha\beta0$  ou de *Clarke-Concordia*

$e$  – Margem atribuída ao modo de deslizamento

$\theta$  – Valor instantâneo do ângulo de *Park*

$\omega$  – Frequência angular

$\omega_n$  – Frequência nominal

$\varphi$  – Valor inicial do ângulo de *Park*

$\xi$  – Coeficiente de amortecimento do controlador

$\lambda_{i\alpha}, \lambda_{i\beta}$  – Erros quantificados das correntes  $i_\alpha$  e  $i_\beta$  à custa do sistema de histeresse

$\Delta ex$  – Valor binário do erro do comparador por histeresse número x



# Índice

Resumo .....	i
Abstract .....	ii
Agradecimentos .....	iii
Lista de abreviaturas e terminologia .....	iv
Lista de símbolos mais frequentes .....	v
Índice .....	vii
1. Introdução .....	1
1.1. Motivação .....	1
1.2. Objetivos .....	1
1.3. Organização e conteúdos .....	2
2. Revisão da bibliografia .....	4
2.1. Conversores multinível .....	4
2.1.1 Estruturas .....	6
2.1.1.1 Conversor NPC ( <i>Neutral Point Clamped</i> ) .....	6
2.1.1.2 Conversor de condensadores flutuantes .....	8
2.1.1.3 Associação série de conversores em ponte .....	10
2.1.2 Métodos de controlo para conversores multinível .....	11
2.1.2.1 Modulação sinusoidal de largura de impulso (SPWM) .....	12
2.1.2.2 Modulação por vetores espaciais (SVM) .....	12
2.1.2.3 Modo de deslizamento (SMC) .....	14
2.1.2.4 Método linear clássico .....	15
2.2. Conversão costas com costas e suas aplicações .....	16
2.3. HVDC ( <i>High Voltage Dirrect Current</i> ) .....	16
3. Projeto do sistema AC/AC multinível .....	19
3.1. Circuito inversor e projeto do controlador .....	19
3.1.1. Topologia utilizada .....	19
3.1.2. Variáveis de comutação .....	20
3.1.3. Modelos em coordenadas 123 .....	21
3.1.4. Modelos em coordenadas $\alpha\beta 0$ .....	21
3.1.5. Modelos em coordenadas dq0 .....	23
3.2. Controlo .....	24
3.2.1. Controlo por modo de deslizamento .....	25

3.2.2.	Controlo das correntes .....	26
3.2.3.	Equilíbrio das tensões dos condensadores .....	27
3.2.4.	Estratégia de seleção de vetores .....	28
3.3.	Circuito retificador e projeto do controlador .....	32
3.3.1.	Controlo de tensão DC .....	33
3.3.2.	Dimensionamento do compensador PI .....	33
4.	Modelo de MATLAB/Simulink .....	37
4.1.	Inversor .....	37
4.2.	Retificador .....	44
4.3.	Conversor AC/AC costas com costas .....	49
4.4.	Conversor com HVDC .....	50
5.	Resultados de simulação .....	51
5.1.	Inversor .....	51
5.2.	Retificador .....	60
5.3.	Conversor AC/AC costas com costas .....	70
5.4.	Conversor com HVDC .....	84
6.	Conclusões .....	97
6.1.	Conclusões gerais .....	97
6.2.	Perspetivas de trabalho futuro .....	100
	Referências .....	101
	Apêncides .....	103
Apêndice A	.....	104
Apêndice B	.....	104
Apêndice C	.....	105
Apêndice D	.....	107
Apêndice E	.....	108
Apêndice F	.....	109
Apêndice G	.....	109

# **1. Introdução**

Neste capítulo apresenta-se a motivação que levou à realização deste projeto de mestrado, que consiste na simulação de um conversor AC/AC multinível NPC trifásico e teste de diversos cenários, relativos às componentes inversora e retificadora de forma isolada, à topologia costas com costas, e à utilização do conversor numa ligação HVDC. Indicam-se também quais os principais objetivos desta dissertação, assim como a organização e os conteúdos do presente documento.

## **1.1. Motivação**

Com o desenvolvimento do mercado energético até os dias de hoje, quer a nível de aplicações industriais, ou a produção e distribuição de energia elétrica, surgiu a necessidade de recorrer a equipamentos que sejam capazes de lidar com valores elevados de tensão (kV), corrente (kA) e consequentemente valores de potência na ordem dos MW, resultando na criação de um novo conceito na eletrónica de potência, a conversão multinível [1] .

A conversão multinível de energia permite realizar a conversão de energia com nível de tensão superior à que um só semicondutor eletrónico de potência suporta, pela divisão da tensão máxima em vários níveis. Neste trabalho, pretende-se realizar a simulação de um conversor AC/AC multinível para transferir energia entre duas redes com frequência e tensões variáveis, recorrendo tanto à topologia costas com costas, como a aplicação do conversor a uma ligação HVDC.

## **1.2. Objetivos**

Os objetivos deste projeto de mestrado, simulação de um conversor AC/AC multinível, passam pelos seguintes:

- Revisão da bibliografia a nível das principais topologias dos conversores AC/AC multinível;
- Revisão da bibliografia dos principais métodos de controlo utilizados nos conversores AC/AC multinível;
- Revisão da bibliografia sobre a conversão costas com costas e suas aplicações;
- Revisão da bibliografia sobre a tecnologia HVDC;
- Estudo dos modelos do conversor;
- Dimensionamento de um controlador para controlar as correntes trifásicas;
- Dimensionamento de um controlador para controlar a tensão DC;

- Implementação do modelo do inversor multinível em *MATLAB/Simulink*, de forma a conseguir controlar correntes alternadas com amplitudes e frequências variáveis;
- Implementação do modelo do retificador multinível em *MATLAB/Simulink*, de forma a ser capaz de controlar tensões DC de amplitudes variáveis;
- Implementação do modelo do conversor AC/AC multinível costas com costas em *MATLAB/Simulink*;
- Implementação do modelo do sistema HVDC, constituído pelo conversor AC/AC e o cabo HVDC em *MATLAB/Simulink*;
- Simulação do modelo implementado do inversor multinível;
- Simulação do modelo implementado do retificador multinível;
- Simulação do modelo implementado do conversor AC/AC multinível costas com costas;
- Simulação do modelo implementado do sistema HVDC.

### 1.3. Organização e conteúdos

Este projeto de mestrado está estruturado em cinco capítulos: introdução, revisão bibliográfica, projeto do sistema *HVDC*, simulação e conclusões, seguidos das respetivas referências e apêndices.

No primeiro capítulo, introdução, é exposta a motivação que levou à realização deste projeto, quais os objetivos do mesmo e a estrutura do documento apresentado.

No segundo capítulo, revisão bibliográfica, é feita uma introdução ao tema da conversão multinível, e qual a sua relevância no panorama atual da investigação científica, assim como uma revisão bibliográfica sobre as principais topologias utilizadas nos conversores multinível, e suas principais vantagens e desvantagens, com especial ênfase na topologia estudada nesta dissertação (*NPC*), assim como os métodos de controlo geralmente utilizados neste tipo de conversores, com relevância para este projeto. São também apresentados os modelos matemáticos para o conversor, essenciais ao projeto dos diversos controladores necessários à utilização dos mesmos, assim como uma breve explicação das topologias costas com costas e da tecnologia utilizada no caso de aplicação *HVDC*.

No terceiro capítulo, projeto do sistema *HVDC*, são projetados os controladores de corrente AC, equilíbrio da tensão nos condensadores e de tensão DC, baseando-se nos métodos de controlo e modelos matemáticos do conversor apresentados no segundo capítulo.

No quarto capítulo, modelo *MATLAB/Simulink*, é estudada a metodologia utilizada na implementação do conversor no *software MATLAB/Simulink*, permitindo a realização da sua simulação.

No quinto capítulo, resultados de simulação, são apresentados os resultados de simulação para os diversos casos estudados, assim como as principais conclusões a retirar para cada cenário estudado.

No sexto capítulo, conclusões, é realizada uma síntese das diversas conclusões retiradas ao longo de todo o trabalho realizado, comparação dos mesmos com os objetivos definidos no primeiro capítulo, e algumas sugestões de trabalho futuro relacionado diretamente com o tema estudado.

## 2. Revisão da bibliografia

Neste capítulo é feita uma introdução ao tema da conversão multinível e a sua relevância no panorama atual da investigação científica. Desta seção consta também uma revisão bibliográfica sobre as principais topologias utilizadas nos conversores multinível e suas principais vantagens e desvantagens, com especial ênfase na topologia estudada nesta dissertação (*NPC*), assim como os métodos de controlo geralmente utilizados neste tipo de conversores, com relevância para este projeto. São também apresentados os modelos matemáticos para o conversor, essenciais ao projeto dos diversos controladores necessário à utilização dos mesmos, assim como uma breve explicação das topologias costas com costas e da tecnologia utilizada no caso de aplicação *HVDC*.

### 2.1. Conversores multinível

Com o desenvolvimento do mercado energético até os dias de hoje, quer a nível de aplicações industriais, quer a nível da produção e distribuição de energia elétrica, surgiu a necessidade de recorrer a equipamentos que sejam capazes de lidar com valores elevados de tensão (kV), corrente (kA) e consequentemente valores de potência na ordem dos MW, resultando na criação de um novo conceito na eletrónica de potência, a conversão multinível [1].

Os conversores multinível são uma solução interessante para aplicações de elevada tensão e potência pois, além de possibilitarem uma elevada qualidade no processamento de potência, apresentam baixas perdas de comutação e de interferência eletromagnética. Estes permitem não só dar uma resposta à necessidade de adaptação dos mais variados equipamentos de potência à rede elétrica de energia (REE), como também reduzir perturbações que as cargas não lineares provocam na REE e ainda melhorar a qualidade da energia elétrica (QEE) fornecida a cargas sensíveis [2].

De seguida apresentam-se algumas das vantagens deste tipo de conversores sobre outros que recorrem a técnicas de modulação semelhantes [1]:

- Forma de onda da tensão de saída com baixa distorção harmónica;
- Baixa derivada  $dv/dt$  em cada comutação, reduzindo problemas de incompatibilidade eletromagnética (EMC);
- Corrente de alimentação com baixa distorção;
- Tensões em modo comum (CM) mais pequenas e anuladas aquando do uso de métodos sofisticados de modulação;
- Operação com baixas frequências de comutação dos semicondutores, o que resulta num aumento da eficiência do conversor devido às baixas perdas de comutação;
- Conversor pode processar mais energia em mais estados;
- Conversor reversível: a energia pode transitar da entrada para a saída ou vice-versa.

Temos como desvantagens [1]:

- Utilização de um número elevado de semicondutores de potência, para atingir potências elevadas;
- Cada semicondutor de potência necessita de circuito de comando;
- Complexidade crescente com o aumento do número de níveis de tensão;
- Problema de equilíbrio de tensão nos condensadores.

Os conversores multinível são considerados os conversores de potência mais adequados para aplicações de elevada tensão e potência, tais como [2]:

- Comando de motores AC de potência elevada;
- Alimentação de máquinas de indução;
- Comando de sistemas de tração de comboios de alta velocidade;
- Controladores unificados de trânsito de energia (*Unified Power Flow Controllers – UPFC*);
- Sistemas de transmissão DC a muito alta tensão (MAT) (*High Voltage Direct Current Transmission Systems – HVDC*);
- Sistemas de armazenamento de energia magnética em supercondutores (*Superconducting Magnetic Energy Storage – SMES*);
- Compensadores estáticos síncronos (*Synchronous Compensator – STATCOM*);
- Sistemas de energia renováveis, especialmente geradores eólicos;
- Sistemas flexíveis de transmissão de energia (*Flexible AC Transmission Systems – FACTS*);
- Sistemas para melhoria de QEE;
- Filtros ativos de potência (*Active Power Filters – APF*);
- Restauradores dinâmicos de tensão (*Dynamic Voltage Restorers – DVR*);
- Sistemas descentralizados de geração de energia com células de combustível;
- Fonte de alimentação ininterrupta de tensão elevada (*Uninterruptible Power Supply – UPS*);
- Comando de motores de elevada potência para veículos elétricos híbridos (*Hybride Electric Vehicle – HEV*);
- Sistemas distribuídos de geração de energia, como por exemplo energia fotovoltaica, em combinação com sistemas de armazenamento de energia em baterias ou super-condensadores.

### 2.1.1 Estruturas

Nos últimos 30 anos, desde a primeira patente de conversão multinível, as sucessivas combinações feitas entre semicondutores de potência com fontes de corrente contínua permitiram que estes conversores assumissem um papel fundamental em aplicações industriais, de onde se destacam três topologias de conversores: díodos ligados ao ponto neutro (NPC), condensadores flutuantes e conversores em ponte ligados em cascata [1].

#### 2.1.1.1 Conversor NPC (*Neutral Point Clamped*)

A topologia NPC (Figura 2.1) , ou de díodos ligados ao ponto neutro, consiste em ligar uma fonte de tensão contínua (DC) a uma série de condensadores, dividindo assim esta tensão em vários níveis, consoante o número de condensadores utilizados. Paralelamente a cada condensador é ligada uma série de semicondutores, aparecendo em cada braço um nível de tensão distinto, dependente do número de semicondutores e do seu estado (condução ou corte). São ligados ao ponto neutro (ou ponto médio dos condensadores) dois díodos de roda livre, de forma a permitir a livre circulação da corrente, que em conjunto com os semicondutores permitem o aparecimento do valor de tensão de saída correspondente a  $U_{dc}/n_c$ , sendo  $n_c$  o número de condensadores da série [1].

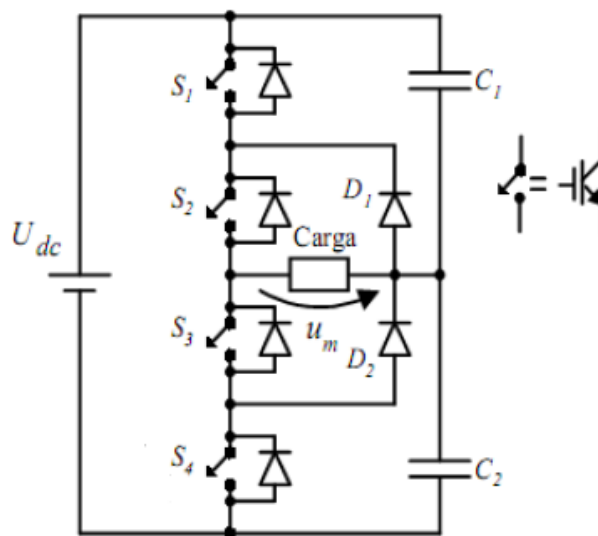


Figura 2.1 - Braço de um conversor de díodos ligados ao ponto neutro, com três níveis de tensão [1] .

O uso de semicondutores em série permite ao conversor suportar tensões mais elevadas, sendo estas idealmente repartidas pelos vários semicondutores do mesmo braço. A tensão máxima aplicada a cada semicondutor é de  $U_{dc}/n_c$  e é limitada pelos díodos e condensadores utilizados [1].

De um modo geral, para  $n$  níveis de tensão, este conversor necessita de [1]:

- $(n-1)$  condensadores no barramento DC;
- $2(n-1)$  semicondutores de potência para cada braço;
- $(n-1) \times (n-2)$  díodos por braço.



É de notar que o número de díodos em cada braço aumenta numa relação aproximadamente quadrática com o número de níveis de tensão pretendidos, o que implica uma elevação da complexidade da topologia com o aumento de níveis de tensão, o que se revela uma clara desvantagem. Aumentando o número de níveis de tensão neste tipo de conversor, diminui-se o THD na tensão de saída, devido à existência de mais degraus na síntese da onda de saída (ver Figura 2.2) [1].

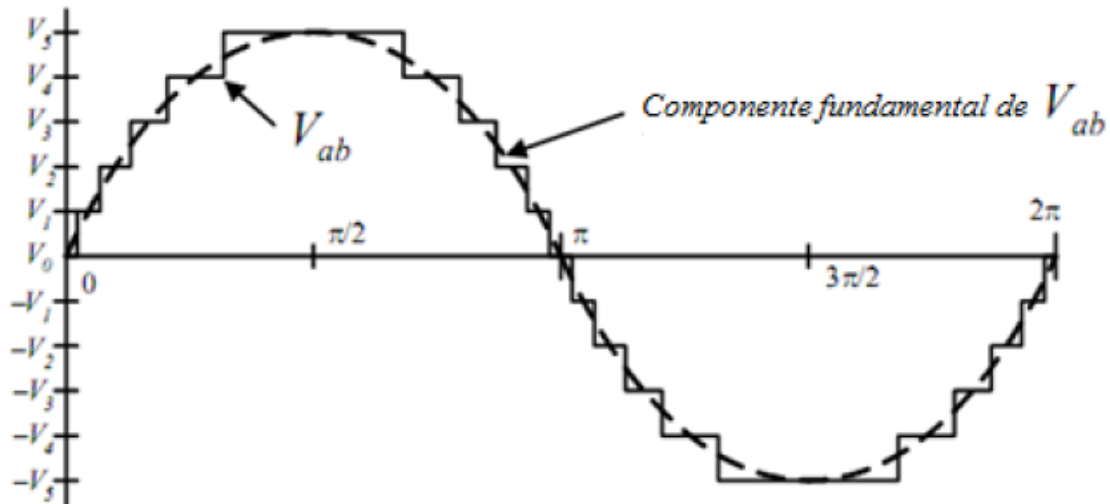


Figura 2.2 - Forma da onda de tensão composta de um conversor com onze níveis de tensão [1].

A vantagem do aumento do número de níveis de tensão  $n$ , resulta na existência de mais degraus na forma da onda de saída, traduzindo-se numa redução da distorção harmónica (*THD*) da mesma. No que se refere às desvantagens, verificam-se uma maior complexidade de controlo e disparo dos semicondutores e uma maior dificuldade de equilíbrio de tensão nos vários condensadores [1].

Para o conversor de três níveis de tensão com um só braço, ilustrado na Figura 2.2, a tensão de entrada  $U_{dc}$  é convertida, conforme o estado dos semicondutores de potência  $S_1$ ,  $S_2$ ,  $S_3$  e  $S_4$ , num de três valores possíveis para a tensão de saída  $u_m = [-U_{dc}/2, 0, U_{dc}/2]$ . Os semicondutores  $S_1$  e  $S_2$  têm  $S_3$  e  $S_4$  como complementares, sendo que, quando um destes se encontra em condução, o seu complementar estará ao corte, evitando assim a ocorrência de um curto-circuito do braço do conversor. Assim, quando  $S_1$  se encontra em condução,  $S_3$  está ao corte e o mesmo acontece com  $S_2$  e  $S_4$  [1].

Colocando em condução  $S_1$  e  $S_2$  ou  $S_3$  e  $S_4$  obter-se-á a tensão de saída  $U_{dc}$  ou 0 respetivamente, sendo que, aquando da colocação à condução dos semicondutores  $S_2$  e  $S_3$  com os díodos  $D_1$  e  $D_2$  se obterá o nível intermédio de tensão  $U_{dc}/2$  [1].

Na Tabela 2.1 apresentam-se as combinações possíveis e níveis de tensão para um conversor de três níveis.

Tabela 2.1 - Combinações de estados dos interruptores para um conversor NPC de três níveis [1] .

Estado dos interruptores				Tensão de saída
$S_1$	$S_2$	$S_3$	$S_4$	$u_m$
1	1	0	0	$U_{dc}/2$
0	1	1	0	0
0	0	1	1	$- U_{dc}/2$

As vantagens desta topologia consistem essencialmente em [1]:

- Redução do conteúdo harmónico nas tensões alternadas quando se aumenta o número de níveis, evitando-se assim recurso a utilização de filtros;
- Rendimento elevado devido à comutação em baixas frequências dos semicondutores;
- Controlo da potência reativa.

As desvantagens traduzem-se em [1]:

- Com o aumento do número de níveis de tensão  $n$ , aumenta o número de díodos ligados ao ponto neutro;
- Aumento da complexidade com o número de díodos de bloqueio para elevados níveis;
- Dificuldade em controlar o trânsito de energia em tempo real.

### 2.1.1.2 Conversor de condensadores flutuantes

Esta topologia surge como alternativa à descrita na secção 2.1.1.1, já que, ao invés de utilizar díodos ligados ao ponto neutro, utiliza um condensador flutuante  $C_m$ , ligado entre os semicondutores (ver Figura 2.3). A introdução de condensadores adicionais tem duas implicações: a obtenção de redundância de níveis de tensão, ou seja, é possível obter o mesmo valor de tensão na saída com diferentes combinações de estados dos semicondutores e dos condensadores flutuantes; e o aumento da dificuldade em garantir o equilíbrio da tensão nos condensadores, aumentando a complexidade do sistema de controlo do mesmo [1].

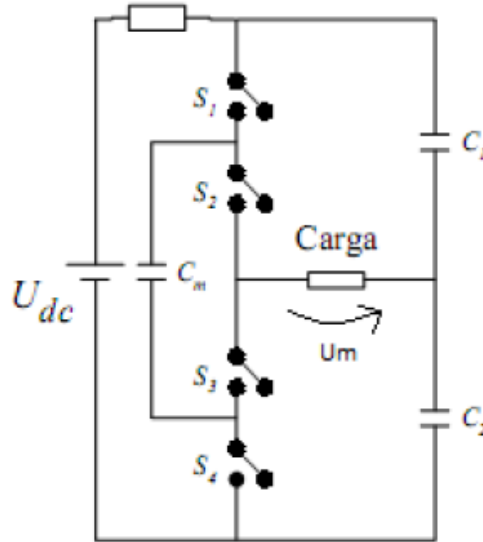


Figura 2.3 - Braço de um conversor de condensador flutuante [1] .

Com esta topologia, um conversor necessita do seguinte para garantir  $n$  níveis de tensão [1]:

- $2 \times (n-1)$  condensadores no barramento DC;
- $[(n-1) \times (n-2)]/2$  condensadores flutuantes para cada braço;
- $(n-1)$  condensadores ligados em série no barramento DC.

Tal como na topologia descrita em 2.1.1, os semicondutores têm pares complementares, sendo que neste caso são  $S_1$  e  $S_4$ , e  $S_2$  e  $S_3$ . Os níveis de tensão possíveis na saída são  $u_m = [-U_{dc}/2, 0, U_{dc}/2]$ . O valor de  $-U_{dc}/2$  é obtido através da entrada em condução de  $S_3$  e  $S_4$ ; o valor 0 é obtido com a entrada em condução de um dos pares  $S_1$  e  $S_3$ , ou  $S_2$  e  $S_4$ , e o valor de  $U_{dc}/2$  aparece na saída quando  $S_1$  e  $S_2$  entram em condução. O condensador flutuante é carregado quando  $S_1$  e  $S_3$  estão em condução e descarregado quando  $S_2$  e  $S_4$  estão em condução. O equilíbrio de tensão deste condensador deve ser efetuado aquando da obtenção do valor 0 de tensão, pois existem diferentes combinações ( $S_1$  e  $S_3$  ou  $S_2$  e  $S_4$ ) que resultam neste valor de tensão de saída, sendo que uma delas carrega o condensador e outra descarrega-o, devendo ser escolhida a combinação mais apropriada em cada momento [1].

Na Tabela 2.2 apresenta-se as combinações possíveis e níveis de tensão para um conversor de três níveis.

Tabela 2.2- Combinações de estados dos interruptores para um conversor de condensador flutuante [2].

Estado dos interruptores				Tensão saída
$S_1$	$S_2$	$S_3$	$S_4$	$u_m$
1	1	0	0	$U_{dc}$
1	0	1	0	$U_{dc}/2$
0	1	0	1	$U_{dc}/2$
0	0	1	1	0

As vantagens desta topologia consistem essencialmente em [1]:

- Maior flexibilidade (redundância) na síntese dos níveis de tensão de saída;
- Os estados redundantes permitem realizar o equilíbrio de tensão dos condensadores redundantes;
- Possibilidade de controlar a potência ativa e reativa, sendo esta topologia muitas vezes aplicada no controlo de potência reativa.

As desvantagens traduzem-se em [1]:

- Aumento do número de condensadores utilizados, implicando um aumento dos custo e redução do tempo de vida médio;
- Controlo complexo para níveis de tensão para todos os condensadores, assim como para o seu carregamento inicial;
- Comutação e eficiência do conversor diminuem quando usado para transmissão de potência ativa.

### 2.1.1.3 Associação série de conversores em ponte

Esta topologia consiste em ligar em série vários conversores, de várias formas possíveis, sendo um exemplo a *Cascaded H-Bridges*, uma associação de conversores em série em ponte completa, alimentados por fontes de tensão DC distintas. Algumas aplicações são: compensação de energia reativa, interface com fontes de energia renovável, aplicações em baterias e em tração elétrica [1].

Na Figura 2.4 está ilustrada uma associação de dois conversores monofásicos, em que ambos apresentam os valores possíveis de tensão de saída  $u_m = [-U_{dc}/2, 0, U_{dc}/2]$ . O número de níveis de tensão de saída é dado por  $n=2s+1$ , sendo  $s$  o número de fontes de tensão independentes com o mesmo valor [1].

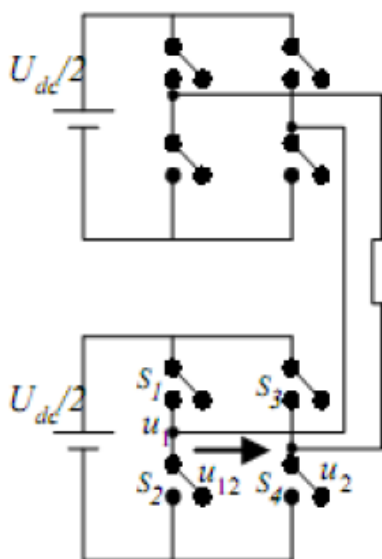


Figura 2.4 - Braço de uma associação série de conversores em ponte [1] .

Uma vantagem evidente desta topologia relativamente às descritas anteriormente, é a ausência de componentes adicionais, sejam díodos ou condensadores. No entanto, ao contrário dos casos anteriores, necessita de várias fontes independentes. A tensão de saída deste conversor multinível traduz-se na soma das tensões de saída de cada célula, uma vez que deriva da associação em série das tensões de saída de cada conversor monofásico [1].

O nível de tensão  $U_{dc}/2$  é obtido numa célula caso  $S_1$  e  $S_4$  entrem em condução,  $-U_{dc}/2$  é obtido se  $S_2$  e  $S_3$  estiverem em condução e o nível 0 aparece se o par  $S_1$  e  $S_3$  ou  $S_2$  e  $S_4$  entrarem em condução (ver Tabela 2.3) [1].

Tabela 2.3 - Combinações possíveis de estado de interruptores num conversor em ponte [1] .

Estado dos interruptores				Tensão de Saída
$S_1$	$S_2$	$S_3$	$S_4$	$u_m$
1	0	0	1	$U_{dc}/2$
1	0	1	0	0
0	1	0	1	0
0	1	1	0	$-U_{dc}/2$

As vantagens desta topologia consistem essencialmente em [1]:

- O número de níveis é superior ao dobro do número de fontes de tensão ( $n=2s+1$ );
- Recurso a um menor número de componentes, condensadores e díodos, relativamente às outras topologias;
- Possibilidade de serem criadas estruturas modulares;
- Técnicas de comutação suaves.

As desvantagens traduzem-se em [1]:

- Dependência de fontes de tensão contínua independentes para cada conversor e da capacidade destas para armazenamento ou recuperação de energia.

### 2.1.2 Métodos de controlo para conversores multinível

Devido ao aumento da complexidade do controlo dos semicondutores de potência com o aumento do número de níveis de tensão  $n$  e à dificuldade em manter o equilíbrio das tensões nos condensadores, foram desenvolvidas diversas técnicas de comando. As duas mais utilizadas são a modulação sinusoidal de largura de impulso (*sinusoidal pulse width modulation* – SPWM) e a modulação por vetores espaciais (*space vector modulation* – SVM) [1],[2].

### 2.1.2.1 Modulação sinusoidal de largura de impulso (SPWM)

Este método consiste em comparar um sinal de referência sinusoidal com uma ou mais portadoras triangulares, permitindo eliminar harmônicos de baixa frequência e obterem-se tensões e correntes alternadas sinusoidais na saída do conversor. Para um conversor de  $n$  níveis de tensão, são necessárias  $n-1$  portadoras triangulares síncronas (em fase ou em oposição de fase). Na Figura 2.5 estão representados os sinais relevantes relativos a um conversor de 3 níveis, onde  $V_m$  é o sinal modulante sinusoidal,  $V_{r1}$  e  $V_{r2}$  as portadoras triangulares, respectivamente [1].

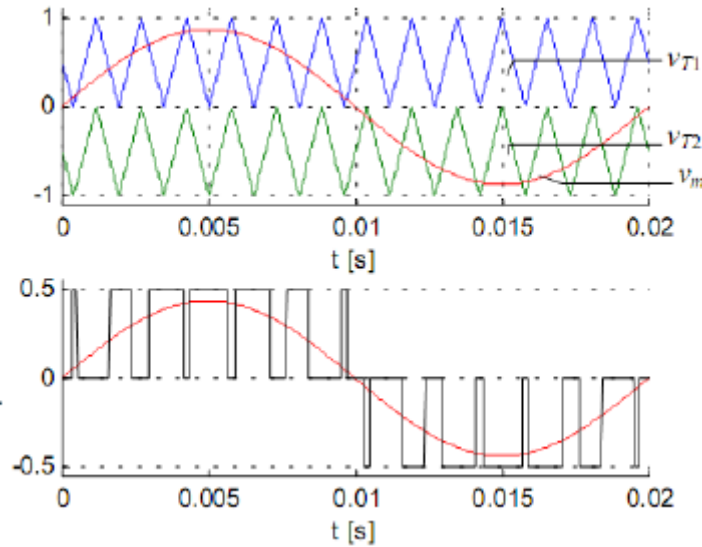


Figura 2.5 - Formas de onda de modulação SPWM com três níveis [1] .

Este método gera uma variável  $\gamma$  que controlará quais semicondutores entrarão em conduções ou corte, necessitando posteriormente da devida tradução. Esta variáveis pode assumir os seguintes valores [1]:

$$u_m = \begin{cases} \frac{U_{dc}}{2} , & V_m < V_{r1} \\ 0 , & V_{r2} \leq V_m \leq V_{r1} \\ -\frac{U_{dc}}{2} , & V_m < V_{r2} \end{cases} \quad (2.1)$$

As vantagens desta modulação traduzem-se na simplicidade do sistema de controlo, no baixo custo e na estabilidade do mesmo em cadeia aberta. As desvantagens são a lentidão dos controladores e a sua dependência dos parâmetros do sistema [1].

### 2.1.2.2 Modulação por vetores espaciais (SVM)

Esta técnica baseia-se no fato de existir um número limitado de combinações possíveis dos estados dos semicondutores de potência de cada braço do conversor, podendo ser determinado o valor de tensão de saída para cada combinação válida. O conjunto dos valores de saída de todos os braços constitui um vetor que pode ser representado num diagrama espacial. Assim sendo, a técnica SVM consiste em escolher

qual o vetor mais adequado a cada instante, determinando assim a combinação dos estados dos semicondutores pretendida. No entanto, o elevado número de possíveis combinações pode levar a uma lentidão na seleção do vetor adequado, o que implica a necessidade de uma grande capacidade de processamento para permitir a sua aplicação em tempo real [1],[2].

Na Figura 2.6 está representado o diagrama de representação espacial dos vetores de um conversor trifásico de 3 e 5 níveis, onde cada dígito do vetor espacial representa o nível de tensão aplicada a cada uma das fases,  $a$ ,  $b$  e  $c$ , respetivamente. A representação das tensões de saída é realizada nas componentes  $d$  e  $q$  da transformada de *Park* [2].

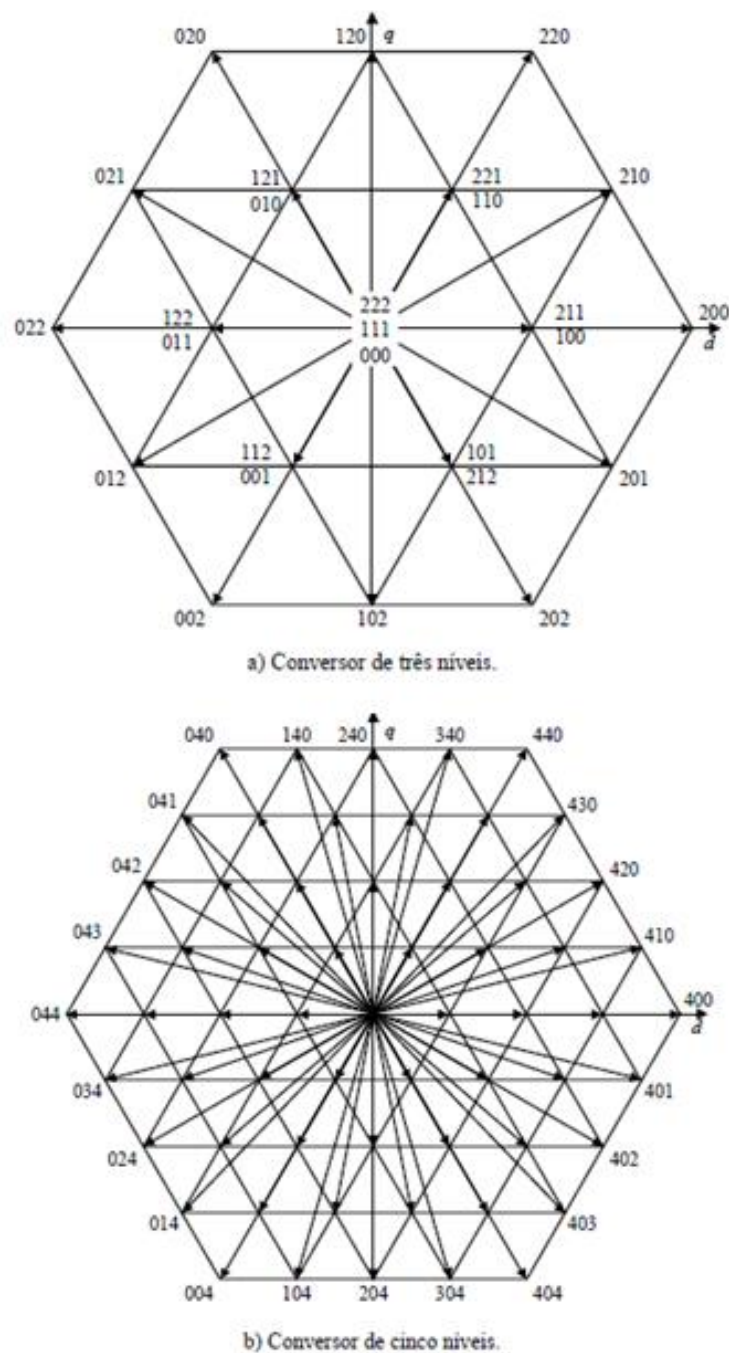


Figura 2.6 - Vetores espaciais do conversor multinível NPC [2].

É de notar que existem estados redundantes, ou seja, diferentes combinações dos estados dos semicondutores que resultam no mesmo valor para as tensões de saída do conversor. Este resultado é importante pois pode ser utilizado para realizar o controlo do equilíbrio de tensão nos condensadores já que, alguns destes estados resultam no carregamento dos mesmos e outro no seu descarregamento [2].

As vantagens deste método traduzem-se na robustez do controlador, nas leis de controlo tolerantes às variações dos parâmetros do conversor e na facilidade de aplicação a sistemas não lineares. As desvantagens consistem na complexidade e custo do sistema de controlo (pois é necessária a medição de grandezas além das controladas) [2].

### 2.1.2.3 Modo de deslizamento (SMC)

A técnica de controlo por modo de deslizamento (*sliding mode control*), é uma variante da técnica SVM em malha fechada, adequada para sistemas de estrutura variável no tempo, como os conversores eletrónicos de potência. Este é um método não linear que permite retirar as leis de controlo e de comutação através da representação do sistema na sua forma canónica. Com os erros das grandezas a seguirem uma superfície de comutação adequada, o sistema é capaz de apresentar um comportamento dinâmico estável, e não dependente de alterações de parâmetros do sistema. As principais vantagens deste método são a sua simplicidade, uma vez que se reduz a ordem do sistema controlado, a sua robustez e uma elevada velocidade de resposta [3].

A noção de modo deslizamento nasceu de uma aplicação a sistema de relé, onde a função de controlo se altera numa frequência elevada (teoricamente infinita), sendo a sua variável de estado definida como [4] :

$$\dot{x}_e = f(x) + u . \quad (2.2)$$

Com a função  $f(x)$ ,  $|f(x)| < f_0 = \text{constante}$  e o controlo como função de relé do erro  $e = e(t) - x$ ,  $r(t)$  é a entrada de referência e  $u$  é dada por [4] :

$$u = \begin{cases} u_0, & e < 0 \\ -u_0, & e \geq 0 \end{cases} \text{ ou } u = u_0 \sin(e), u_0 = \text{constante} . \quad (2.3)$$

Esta operação pode ser representada por diagrama de blocos segundo a ilustração da Figura 2.7.

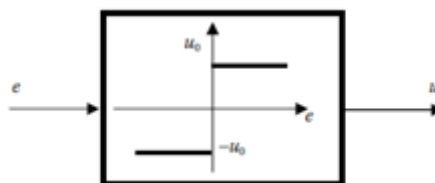


Figura 2.7 - Bloco do método modo de deslizamento [4] .



De forma simplificada, este método consiste em garantir apenas que o erro da grandeza a controlar se encontra dentro de uma gama considerada aceitável, reduzindo o número de comutações necessárias e simplificando o processo de controlo.

Um exemplo de aplicação deste método ao controlo de um determinado sinal genérico, incluindo a ilustração da banda de erro associada ao mesmo, está representado na Figura 2.8 [3].

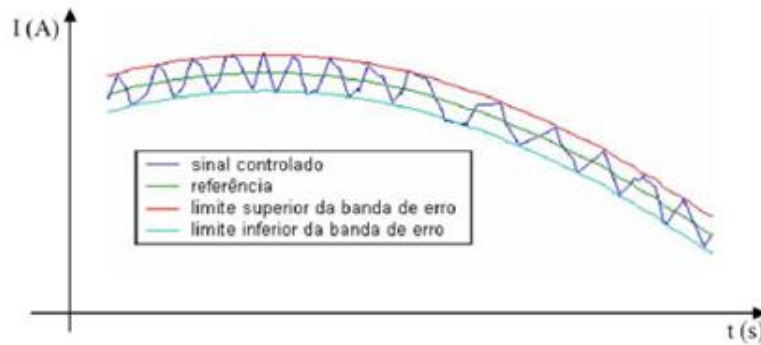


Figura 2.8 - Representação temporal de um sinal controlado por modo de deslizamento [3] .

#### 2.1.2.4 Método linear clássico

Existem diversos compensadores existentes, sendo um dos mais utilizados o compensador PI (proporcional – integral). Este é utilizado para diversas aplicações na indústria, seja para sistemas de resposta rápida ou lenta, tendo como vantagens o seu fácil dimensionamento e implementação, eliminando o erro estacionário e apresentando uma boa resposta dinâmica. A sua arquitetura está representada na Figura 2.9 [3].

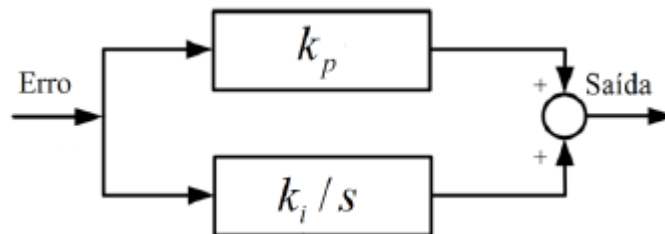


Figura 2.9 - Diagrama de blocos do controlador PI [3] .

A equação que descreve este compensador é dada por [3]:

$$C(s) = k_p + \frac{k_i}{s} . \quad (2.4)$$

Dependendo da ordem do sistema, os parâmetros  $K_p$  e  $K_i$  são deduzidos através da função de transferência em malha fechada [3].

Estes controladores podem ser implementados de forma analógica, recorrendo-se a amplificadores operacionais, ou de forma digital com recurso a microcontroladores, sendo que neste caso são necessários cálculos adicionais, uma vez que se passa de um

sistema contínuo para um discreto, sendo a solução mais popular a implementação da transformada Z à função de transferência.

## 2.2. Conversão costas com costas e suas aplicações

Um conversor costas com costas consiste num retificador de comutação forçada e um inversor de comutação forçada, interligados por uma ligação DC simples, como exemplificado na Figura 2.10 [5].

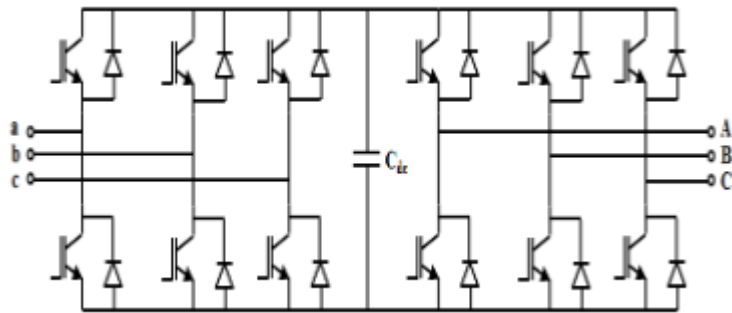


Figura 2.10 - Conversor costas com costas trifásico [6] .

As propriedades desta combinação são bem conhecidas: o conversor do lado da linha de transmissão pode ser operado para fornecer correntes sinusoidais à linha, sendo que para este caso a tensão da linha DC deve ser superior à tensão de pico da linha, sendo que a tensão na linha DC é controlada através do fluxo de potência para a rede AC. Uma das vantagens em certas aplicações, é a possibilidade de retorno da energia de travagem, ao invés desperdiçá-la pela dissipação numa resistência de travagem [5].

Uma propriedade importante de um conversor costas com costas é a possibilidade de controlar rapidamente o fluxo de potência. Ao controlar o fluxo de potência para a rede elétrica, a tensão na linha DC pode ser mantida constante. A presença de um controlador de tensão em malha fechada para a linha DC, possibilita reduzir o tamanho do condensador na linha DC, sem afetar o desempenho do inversor [5].

Os conversores costas com costas são utilizados em diversas aplicações práticas, sendo os principais exemplos a ligação de turbinas aerogeradoras à rede elétrica [7] - [10] e a interligação de redes elétricas de características distintas [11] - [13].

## 2.3. HVDC (*High Voltage Dirrect Current*)

A tecnologia *High Voltage Dirrect Current* (HVDC) é um método eficiente e flexível para a transmissão de energia elétrica comparativamente à transmissão AC convencional, que usa tecnologia de eletrónica de potência associada a valores elevados de tensão e potência. Além disso, consiste num método fiável e económico para diversas aplicações, tais como [14]:

- Interligações assíncronas entre redes AC;
- Integração de fontes renováveis na REE;
- Controlo de fluxo de potência rápido e dinâmico;
- Melhoramento da estabilidade de sistemas de energia.

Com o avanço das tecnologias de eletrónica de potência, equipamentos e métodos de controlo, foi desenvolvido um novo sistema de transmissão DC baseado em Voltage Source Converters (VSC), denominado por “HVDC Light” e “HVDC Plus” pelos fornecedores líderes de mercado (ABB e Siemens). De forma a conseguir um controlo de resposta rápida de potência ativa e reativa, e obter-se a forma de onda de tensão desejada na saída, são utilizados *Insulated Gate Bipolar Transistores* (IGBT) com sinais de controlo de *Pulse Width Modulation* (PWM), desbloqueando um conjunto de vantagens relativamente à tecnologia clássica HVDC, baseada em tirístores. Estas vantagens traduzem-se em [14]:

- Melhorias na estabilidade do sistema;
- Possibilidade de ligação de parques eólicos a redes AC;
- Melhoria da qualidade da energia elétrica (QEE);
- Redução de perdas;
- Redução de custos;
- Limitação de correntes de curto-circuito;
- Acesso à rede de energia elétrica de redes AC de menor dimensão;
- Controlo independente de potência ativa e reativa;
- Fornecimento de energia a redes passivas;
- Performance dinâmica elevada;
- Baixos requisitos de espaço físico;
- Atravessamento de longas distâncias de água;
- Vantagens ambientais.

Estas características tornam os conversores VSC-HVDC apropriados para uma grande variedade de aplicações ligadas à flexibilidade do fluxo de potência, resposta e recuperação rápidas, o que atrai uma crescente atenção a esta tecnologia, esperando-se que esta desempenhe um papel fulcral nos sistemas de potência [14].

Um sistema típico de VSC-HVDC inclui componentes como filtros AC, transformadores, conversores e condensadores, e encontra-se representado na Figura 2.11.

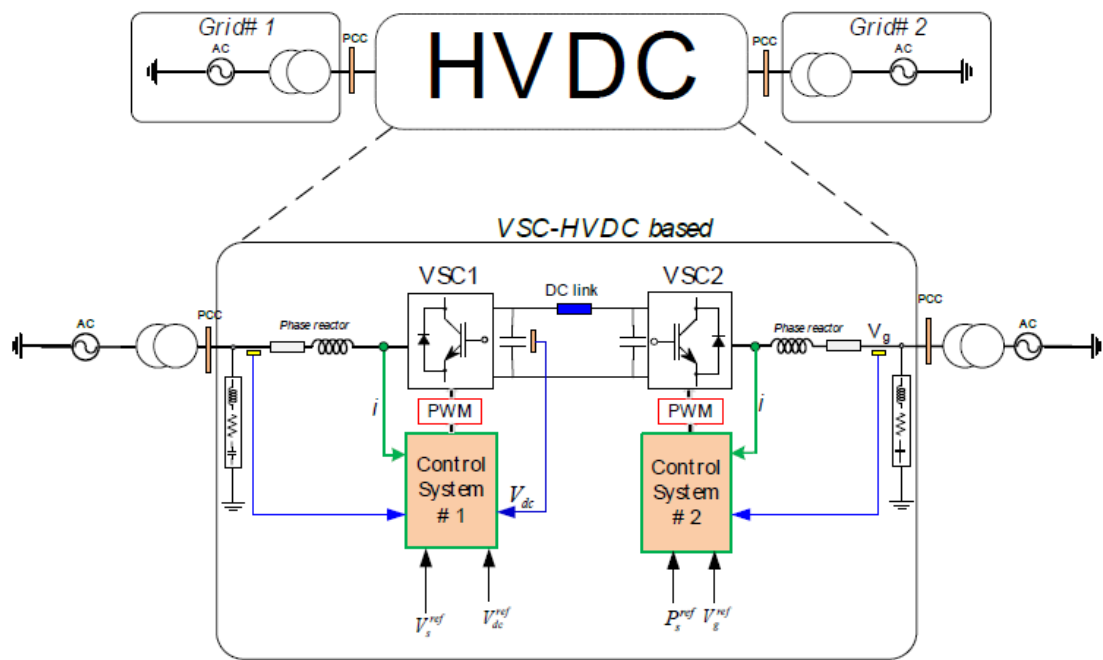


Figura 2.11 - Configuração básica de um sistema VSC-HVDC [14] .

### 3. Projeto do sistema AC/AC multinível

Neste capítulo aborda-se o projeto do sistema HVDC, incluindo as leis de controle utilizadas e as principais soluções encontradas à implementação do modelo pretendido.

#### 3.1. Circuito inversor e projeto do controlador

A topologia seguida neste trabalho foi a de díodos ligados ao ponto neutro (NPC), uma vez que apresenta um compromisso que foi considerado o mais adequado entre os níveis de tensão de saída e de complexidade de controle, e devido às vantagens referentes a outras topologias, já mencionadas na seção 2.1.1. Uma vez que as cargas de elevada tensão e potência da REE são geralmente sistemas trifásicos sem condutor de neutro, a topologia estudada apresenta três braços, um para cada fase. No caso de estudo para cargas trifásicas com condutor de neutro, seria então necessário adicionar um quarto braço à topologia utilizada neste estudo [2].

Esta topologia do conversor multinível NPC apresenta ainda margem de progressão, apesar de ser já trabalhada há vários anos, principalmente no que diz respeito à obtenção de modelos e técnicas de controle rápidas e robustas das correntes de saída e do equilíbrio da tensão nos condensadores. O controle das correntes de um inversor trifásico é um assunto que tem vindo a ser muito estudado nas últimas décadas, continuando a ser alvo de investigação, particularmente para utilização em aplicações de melhoria da QEE, que requerem a utilização de conversores capazes de reduzir fortemente a distorção harmónica da corrente em APF e DVR [2].

Os microprocessadores têm evoluído nos últimos tempos, apresentando progressivamente maior poder de cálculo e velocidade de processamento, permitindo a implementação de métodos de controle mais exigentes a nível computacional e com cada vez melhores resultados [2].

Nesta seção, são apresentados os modelos do conversor e respetivo controle das correntes AC por modo de deslizamento, e equilíbrio dos condensadores [2].

##### 3.1.1. Topologia utilizada

A topologia do inversor trifásico multinível respeita a topologia NPC estudada na seção 2.1.1.1, com três braços constituídos por uma série de quatro IGBTs com um diodo ligado em anti-paralelo cada e dois díodos ligados ao ponto neutro (ver Figura 3.1). No lado DC, tem-se uma tensão contínua  $U_{dc}$ , com impedância interna  $Z_{Udc}$  e uma associação série dos condensadores  $C_1$  e  $C_2$ . No lado AC temos bobinas de indutância  $L$ , com resistência interna  $R$ , filtrando as correntes alternadas e realizando o acoplamento do inversor à REE [2],[3].

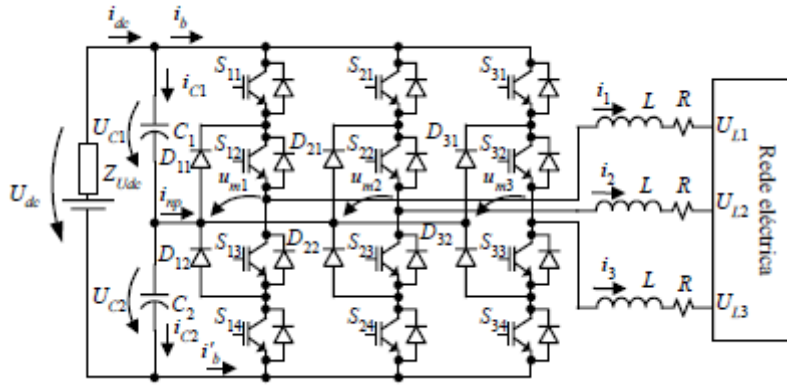


Figura 3.1 - Conversor multinível trifásico NPC com três braços [2] .

### 3.1.2. Variáveis de comutação

Para analisar as variáveis de comutação assumiu-se que os semicondutores são ideais, o que tem as seguintes implicações [3]:

- A tensão necessária para colocar o IGBT em modo de condução é  $V_{condução} = 0$ ;
- A corrente que atravessa o IGBT no modo de corte é  $I_{corte} = 0$ ;
- O tempo que o IGBT leva a comutar entre o estado de corte e condução e vice-versa é  $T_{comutação} = 0$ .

Assim sendo, temos apenas três combinações válidas dos estados binários dos semicondutores  $S_{kj}$ , com  $k \in \{1, 2, 3\}$  e  $j \in \{1, 2, 3, 4\}$ , que podem ser definidas pela variável ternária  $\gamma_k$ . [3]:

$$\gamma_k = \begin{cases} 1 & (S_{k1} = 1 \wedge S_{k2} = 1) \wedge (S_{k3} = 0 \wedge S_{k4} = 0) \\ 0 & (S_{k1} = 0 \wedge S_{k2} = 1) \wedge (S_{k3} = 1 \wedge S_{k4} = 0) \\ -1 & (S_{k1} = 0 \wedge S_{k2} = 0) \wedge (S_{k3} = 1 \wedge S_{k4} = 1) \end{cases} . \quad (3.1)$$

Assumindo que os condensadores  $C_1$  e  $C_2$  têm resistências internas  $R_{C1} = 0$  e  $R_{C2} = 0$ , e que o sistema de controlo equilibra as tensões nos condensadores,  $U_{C1}$  e  $U_{C2}$ , ou seja, que  $U_{C1} = U_{C2} \approx U_{dc}/2$ , a tensão  $u_{mk}$  entre cada braço  $k$  e o ponto neutro do inversor multinível é [3]:

$$u_{mk} = \begin{cases} U_{C1} = \frac{U_{dc}}{2} & \text{se } \gamma = 1 \\ 0 & \text{se } \gamma = 0 \\ -U_{C2} = -\frac{U_{dc}}{2} & \text{se } \gamma = -1 \end{cases} ; \quad u_{mk} = \gamma_k \frac{U_{dc}}{2} . \quad (3.2)$$

As tensões compostas, entre as saídas do inversor, podem então assumir cinco valores:  $-U_{dc}$ ,  $-U_{dc}/2$ ,  $0$ ,  $U_{dc}/2$  e  $U_{dc}$ . Considerando (3.1) e o número total de braços do inversor multinível, temos na saída um total de  $3^3 = 27$  possíveis estados ou vetores de tensão [2],[3].

### 3.1.3. Modelos em coordenadas 123

Aplicando as leis de *Kirchhoff* ao conversor multinível (Figura 3.1) e fazendo alguma manipulação matemática, as equações da dinâmica das correntes alternadas  $i_1$ ,  $i_2$  e  $i_3$  e das tensões dos condensadores  $U_{C1}$  e  $U_{C2}$ , expressam a sua dependência dos parâmetros do conversor e das variáveis de comutação  $S_{kj}$ . O modelo do conversor multinível nas coordenadas 123 é o seguinte [2]:

$$\begin{bmatrix} \frac{di_1}{dt} \\ \frac{di_2}{dt} \\ \frac{di_3}{dt} \\ \frac{dU_{C1}}{dt} \\ \frac{dU_{C2}}{dt} \end{bmatrix} = \begin{bmatrix} -\frac{R}{L} & 0 & 0 & \frac{\Xi_{11}}{L} & \frac{\Xi_{12}}{L} \\ 0 & -\frac{R}{L} & 0 & \frac{\Xi_{21}}{L} & \frac{\Xi_{22}}{L} \\ 0 & 0 & -\frac{R}{L} & \frac{\Xi_{31}}{L} & \frac{\Xi_{32}}{L} \\ -\frac{\Gamma_{11}}{C_1} & -\frac{\Gamma_{12}}{C_1} & -\frac{\Gamma_{13}}{C_1} & 0 & 0 \\ -\frac{\Gamma_{21}}{C_2} & -\frac{\Gamma_{22}}{C_2} & -\frac{\Gamma_{23}}{C_2} & 0 & 0 \end{bmatrix} \begin{bmatrix} i_1 \\ i_2 \\ i_3 \\ U_{C1} \\ U_{C2} \end{bmatrix} + \begin{bmatrix} -\frac{1}{L} & 0 & 0 & 0 & 0 \\ 0 & -\frac{1}{L} & 0 & 0 & 0 \\ 0 & 0 & -\frac{1}{L} & 0 & 0 \\ 0 & 0 & 0 & \frac{1}{C_1} & 0 \\ 0 & 0 & 0 & 0 & \frac{1}{C_2} \end{bmatrix} \begin{bmatrix} U_{L1} \\ U_{L2} \\ U_{L3} \\ i_{dc} \\ i_{dc} \end{bmatrix} \quad (3.3)$$

Onde a variável de comutação  $\Xi_{ki}$ , com  $k \in \{1,2,3\}$  e  $i \in \{1,2\}$ , é definida por [2]:

$$\Xi_{ki} = \frac{1}{3} \left[ 2\Gamma_{ik} - \sum_{\substack{j=1 \\ j \neq k}}^3 \Gamma_{ij} \right] \quad (3.4)$$

Sendo que as variáveis de comutação  $\Gamma_{1k}$  e  $\Gamma_{2k}$ , com  $k \in \{1,2,3\}$ , são definidas em função dos estados dos SPA  $\gamma_k$  (3.1) através de (3.5) e (3.6), respetivamente [2]:

$$\Gamma_{1k} = \frac{\gamma_k (\gamma_k + 1)}{2} ; \quad (3.5)$$

$$\Gamma_{2k} = \frac{\gamma_k (1 - \gamma_k)}{2} . \quad (3.6)$$

Para sistemas elétricos sem neutro, é útil a representação do modelo em coordenadas  $\alpha\beta 0$ , ou seja, com a aplicação da transformada de *Clarke-Concordia*, uma vez que as três correntes  $i_1$ ,  $i_2$  e  $i_3$  podem ser representadas apenas por duas variáveis  $i_\alpha$  e  $i_\beta$ , facilitando o projeto dos compensadores e outros cálculos relevantes.

### 3.1.4. Modelos em coordenadas $\alpha\beta 0$

O modelo do inversor é um sistema trifásico descrito no plano tridimensional 123. Ao aplicar-se a transformada de *Clarke-Concordia* a este sistema trifásico, consegue-se convertê-lo num equivalente bidimensional ortogonal, reduzindo a ordem do sistema, o que permite simplificar o cálculo das equações da dinâmica do mesmo. A relação entre o plano tridimensional  $X_{123}$  e o plano bidimensional  $X_{\alpha\beta}$  é a seguinte [3]:

$$X_{123} = C X_{\alpha\beta 0} . \quad (3.7)$$

Em que a matriz de transformação  $C$  é dada por [3]:

$$C = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & 0 & \frac{\sqrt{2}}{2} \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} & \frac{\sqrt{2}}{2} \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} & \frac{\sqrt{2}}{2} \end{bmatrix}, \quad (3.8)$$

o que resulta na seguinte relação [3]:

$$X_{123} = \begin{bmatrix} X_1 \\ X_2 \\ X_3 \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & 0 & \frac{\sqrt{2}}{2} \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} & \frac{\sqrt{2}}{2} \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} & \frac{\sqrt{2}}{2} \end{bmatrix} \begin{bmatrix} X_\alpha \\ X_\beta \\ X_0 \end{bmatrix}. \quad (3.9)$$

Para aplicar a transformada inversa, realiza-se a operação inversa, pois a matriz de transformação é ortogonal, ou seja [3]:

$$[C]^T = [C]^{-1}. \quad (3.10)$$

Assim, temos que [3]:

$$X_{\alpha\beta 0} = [C]^T X_{123}, \quad (3.11)$$

onde [3]:

$$[C]^T = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{\sqrt{2}}{2} & \frac{\sqrt{2}}{2} & \frac{\sqrt{2}}{2} \end{bmatrix}. \quad (3.12)$$

Aplicando a transformação de *Clarke-Concordia* (3.11) ao modelo do conversor multinível (3.3) e considerando  $d_{i0}/dt = 0$ , uma vez que o conversor multinível não tem acesso ao neutro, obtém-se o modelo simplificado em coordenadas  $\alpha\beta 0$  [2]:

$$\begin{bmatrix} \frac{di_\alpha}{dt} \\ \frac{di_\beta}{dt} \\ \frac{dU_{C1}}{dt} \\ \frac{dU_{C2}}{dt} \end{bmatrix} = \begin{bmatrix} -\frac{R}{L} & 0 & \frac{\Gamma_{1\alpha}}{L} & \frac{\Gamma_{2\alpha}}{L} \\ 0 & -\frac{R}{L} & \frac{\Gamma_{1\beta}}{L} & \frac{\Gamma_{2\beta}}{L} \\ -\frac{\Gamma_{1\alpha}}{C_1} & -\frac{\Gamma_{2\alpha}}{C_1} & 0 & 0 \\ -\frac{\Gamma_{1\beta}}{C_2} & -\frac{\Gamma_{2\beta}}{C_2} & 0 & 0 \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \\ U_{C1} \\ U_{C2} \end{bmatrix} + \begin{bmatrix} -\frac{1}{L} & 0 & 0 & 0 \\ 0 & -\frac{1}{L} & 0 & 0 \\ 0 & 0 & \frac{1}{C_1} & 0 \\ 0 & 0 & 0 & \frac{1}{C_2} \end{bmatrix} \begin{bmatrix} U_{L\alpha} \\ U_{L\beta} \\ i_{dc} \\ i_{dc} \end{bmatrix} \quad (3.13)$$

As variáveis de comutação  $\Gamma_{i\alpha}$  e  $\Gamma_{i\beta}$  com  $i \in \{1,2\}$ , são obtidas através da aplicação da transformação de *Clarke-Concordia* (3.11) às variáveis de comutação no sistema de coordenadas  $123$ ,  $\Gamma_{1k}$  (3.5) e  $\Gamma_{2k}$  (3.6) [2]:



$$\Gamma_{i\alpha} = \sqrt{\frac{2}{3}} \left( \Gamma_{i1} - \frac{\Gamma_{i2}}{2} - \frac{\Gamma_{i3}}{2} \right) ; \quad (3.14)$$

$$\Gamma_{i\beta} = \sqrt{\frac{2}{3}} \left( \frac{\sqrt{3}}{2} \Gamma_{i2} - \frac{\sqrt{3}}{2} \Gamma_{i3} \right) . \quad (3.15)$$

Uma vez que se tem como objetivo ligar o conversor à REE, é também relevante definir o modelo do conversor no sistema de coordenadas  $dq0$  (transformação de *Park*), que simplifica os cálculos que dizem respeito às potências ativas e reativas.

### 3.1.5. Modelos em coordenadas $dq0$

Quando se lida com valores de potência (ativa e reativa), é relevante falar-se na representação no plano  $dq$ , um plano onde os valores são traduzidos para a componente direta e ortogonal segundo um referencial giratório. Para realizar a transformação do plano  $\alpha\beta$  para o plano  $dq$  é usada a transformada de *Park* que é caracterizada pelo uso da matriz de transformação  $D$  [3]:

$$D = \begin{bmatrix} \cos \theta & -\sin \theta \\ \sin \theta & \cos \theta \end{bmatrix} , \quad (3.16)$$

em que o argumento  $\theta$ , ângulo de Park, depende da velocidade angular  $\omega$  das grandezas AC e do valor inicial da fase  $\varphi$  [3]:

$$\theta = \omega t + \varphi . \quad (3.17)$$

Considerando o eixo da componente direta sobre o  $\alpha$  do plano  $\alpha\beta$ , consegue-se simplificar esta variável uma vez que implica que o ângulo  $\varphi$  tenha um valor nulo. A matriz  $D$  é ortogonal, o que implica [3]:

$$D^T = D^{-1} . \quad (3.18)$$

Logo, a relação entre as grandezas nos planos  $\alpha\beta$  e  $dq$  é [3]:

$$[X_{dq}]^T = [D^T][X_{\alpha\beta}] . \quad (3.19)$$

Para realizar a operação inversa, temos que [3]:

$$[X_{\alpha\beta}] = [D][X_{dq}] . \quad (3.20)$$

Aplicando a transformação de *Park* (3.19) ao modelo do conversor multinível em coordenadas  $\alpha\beta 0$  (3.13) e considerando a componente homopolar  $d_{i0}/dt = 0$ , uma vez que o conversor multinível não tem acesso ao neutro, obtém-se o modelo simplificado em coordenadas  $dq0$  [3]:

$$\begin{bmatrix} \frac{di_\alpha}{dt} \\ \frac{di_\beta}{dt} \\ \frac{dU_{C1}}{dt} \\ \frac{dU_{C2}}{dt} \end{bmatrix} = \begin{bmatrix} -\frac{R}{L} & 0 & \frac{\Gamma_{1\alpha}}{L} & \frac{\Gamma_{2\alpha}}{L} \\ 0 & -\frac{R}{L} & \frac{\Gamma_{1\beta}}{L} & \frac{\Gamma_{2\beta}}{L} \\ -\frac{\Gamma_{1\alpha}}{C_1} & -\frac{\Gamma_{2\alpha}}{C_1} & 0 & 0 \\ -\frac{\Gamma_{1\beta}}{C_2} & -\frac{\Gamma_{2\beta}}{C_2} & 0 & 0 \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \\ U_{C1} \\ U_{C2} \end{bmatrix} + \begin{bmatrix} -\frac{1}{L} & 0 & 0 & 0 \\ 0 & -\frac{1}{L} & 0 & 0 \\ 0 & 0 & \frac{1}{C_1} & 0 \\ 0 & 0 & 0 & \frac{1}{C_2} \end{bmatrix} \begin{bmatrix} U_{L\alpha} \\ U_{L\beta} \\ i_{dc} \\ i_{dc} \end{bmatrix}. \quad (3.21)$$

No sistema de coordenadas  $dq0$ , as pequenas variações nas grandezas podem ser desprezadas, devido ao funcionamento do conversor multinível se realizar de forma comutada. Isto implica que, em regime permanente, as variáveis de comutação são constantes, tornando este modelo (3.21) invariante no tempo, apesar da sua não linearidade [3].

As variáveis de comutação  $\Gamma_{id}$  e  $\Gamma_{iq}$  com  $i \in \{1,2\}$ , são obtidas através da aplicação da transformação de *Park* (3.19) às variáveis de comutação no sistema de coordenadas  $\alpha\beta 0$ ,  $\Gamma_{i\alpha}$  (3.14) e  $\Gamma_{i\beta}$  (3.15) [3]:

$$\Gamma_{id} = \Gamma_{i\alpha} \cos \theta + \Gamma_{i\beta} \sin \theta ; \quad (3.22)$$

$$\Gamma_{iq} = -\Gamma_{i\alpha} \sin \theta + \Gamma_{i\beta} \cos \theta . \quad (3.23)$$

### 3.2. Controlo

Nesta secção abordam-se os métodos de controlo utilizados para as diversas grandezas de interesse no conversor multinível trifásico, quer a funcionar como inversor, quer a funcionar como retificador. Para o caso de o conversor funcionar em modo inversor, é pretendido controlar-se a forma de onda das correntes AC (amplitude e frequência) assim como a gestão do equilíbrio das tensões nos condensadores, de forma a não comprometerem o controlo das correntes. No caso do funcionamento em modo retificador, pretende-se regular o nível de tensão DC na saída do mesmo, a forma das correntes alternadas e o FP.

O controlo das correntes AC é feito através da utilização do modo de deslizamento, referido na secção 2.1.2.3, onde é escolhido a cada iteração qual o vetor de tensão mais adequado, de forma a manter os erros das grandezas a controlar dentro da gama considerada aceitável. A questão do equilíbrio dos condensadores será abordada utilizando o mesmo método, tirando-se partido dos vetores redundantes que diferem apenas no impacto na tensão dos condensadores, como foi já referido anteriormente.

A regulação da tensão DC será realizada com a utilização do método linear clássico, anteriormente descrito na secção 2.1.2.4, onde se recorre a um compensador do tipo PI para regulação do valor da tensão de forma a apresentar o menor erro possível.

### 3.2.1. Controlo por modo de deslizamento

O objetivo deste controlador passa por controlar as formas de onda das correntes AC,  $i_1$ ,  $i_2$  e  $i_3$  e equilibrar as tensões nos condensadores  $U_{C1}$  e  $U_{C2}$ . Foi escolhido o método por modo de deslizamento uma vez que, tal como referido na secção 2.1.2.3, este apresenta robustez, elevada velocidade de resposta e permite reduzir a ordem do sistema controlado.

Analisando as equações da dinâmica das correntes AC, representadas no plano  $\alpha\beta$ , constata-se que os únicos termos que dependem dos estados dos SPA's são os que multiplicam pelas tensões dos condensadores  $U_{C1}$  e  $U_{C2}$ . Estes termos podem ser definidos por novas variáveis de tensão  $u_\alpha$  e  $u_\beta$  [2]:

$$u_\alpha = \Gamma_{1\alpha}U_{C1} + \Gamma_{2\alpha}U_{C2} ; \quad (3.24)$$

$$u_\beta = \Gamma_{1\beta}U_{C1} + \Gamma_{2\beta}U_{C2} . \quad (3.25)$$

Tal como foi referido na secção anterior, considerando que as tensões nos condensadores estão equilibradas, é possível obter-se um total de 27 combinações válidas, que se encontram representadas na Tabela 3.1. Esta tabela é composta, da esquerda para a direita, pela numeração do vetor, sequencialmente numerado, pelo estado dos SPA representado pelo valor de  $\gamma_k$  para cada braço  $k$  do conversor multinível, pelas tensões entre a saída de cada braço  $k$  e o ponto neutro  $u_{mk}$ , pelas componentes da tensão de controlo representadas no plano  $\alpha\beta$   $u_\alpha$  e  $u_\beta$  uniformizadas por  $U_{dc}$ , pelas componentes de corrente que caracterizam o sentido de potência do conversor multinível  $i_b-i_b'$  e a corrente no ponto neutro  $i_{np}$  [2].

Tabela 3.1 – Vetores de conversor NPC multinível trifásico de três níveis [3] .

Vector	$\gamma_1$	$\gamma_2$	$\gamma_3$	$u_{m1}$	$u_{m2}$	$u_{m3}$	$u_\alpha/U_{dc}$	$u_\beta/U_{dc}$	$i_b-i_b'$	$i_{np}$
1	-1	-1	-1	$-U_{dc}/2$	$-U_{dc}/2$	$-U_{dc}/2$	0,00	0,00	0	0
2	-1	-1	0	$-U_{dc}/2$	$-U_{dc}/2$	0	-0,20	-0,35	$i_3$	$i_3$
3	-1	-1	1	$-U_{dc}/2$	$-U_{dc}/2$	$U_{dc}/2$	-0,41	-0,71	$-i_1-i_2+i_3$	0
4	-1	0	-1	$-U_{dc}/2$	0	$-U_{dc}/2$	-0,20	0,35	$i_2$	$i_2$
5	-1	0	0	$-U_{dc}/2$	0	0	-0,41	0,00	$-i_1$	$-i_1$
6	-1	0	1	$-U_{dc}/2$	0	$U_{dc}/2$	-0,61	-0,35	$-i_1+i_3$	$-i_1-i_3$
7	-1	1	-1	$-U_{dc}/2$	$U_{dc}/2$	$-U_{dc}/2$	-0,41	0,71	$-i_1+i_2-i_3$	0
8	-1	1	0	$-U_{dc}/2$	$U_{dc}/2$	0	-0,61	0,35	$-i_1+i_2$	$-i_1-i_2$
9	-1	1	1	$-U_{dc}/2$	$U_{dc}/2$	$U_{dc}/2$	-0,82	0,00	$-i_1+i_2+i_3$	0
10	0	-1	-1	0	$-U_{dc}/2$	$-U_{dc}/2$	0,41	0,00	$i_1$	$i_1$
11	0	-1	0	0	$-U_{dc}/2$	0	0,20	-0,35	$-i_2$	$-i_2$
12	0	-1	1	0	$-U_{dc}/2$	$U_{dc}/2$	0,00	-0,71	$-i_2+i_3$	$-i_2-i_3$
13	0	0	-1	0	0	$-U_{dc}/2$	0,20	0,35	$-i_3$	$-i_3$
14	0	0	0	0	0	0	0,00	0,00	0	0
15	0	0	1	0	0	$U_{dc}/2$	-0,20	-0,35	$i_3$	$-i_3$
16	0	1	-1	0	$U_{dc}/2$	$-U_{dc}/2$	0,00	0,71	$i_2-i_3$	$-i_2-i_3$
17	0	1	0	0	$U_{dc}/2$	0	-0,20	0,35	$i_2$	$-i_2$
18	0	1	1	0	$U_{dc}/2$	$U_{dc}/2$	-0,41	0,00	$-i_1$	$i_1$
19	1	-1	-1	$U_{dc}/2$	$-U_{dc}/2$	$-U_{dc}/2$	0,82	0,00	$i_1-i_2-i_3$	0
20	1	-1	0	$U_{dc}/2$	$-U_{dc}/2$	0	0,61	-0,35	$i_1-i_2$	$-i_1-i_2$
21	1	-1	1	$U_{dc}/2$	$-U_{dc}/2$	$U_{dc}/2$	0,41	-0,71	$i_1-i_2+i_3$	0
22	1	0	-1	$U_{dc}/2$	0	$-U_{dc}/2$	0,61	0,35	$i_1-i_3$	$-i_1-i_3$
23	1	0	0	$U_{dc}/2$	0	0	0,41	0,00	$i_1$	$-i_1$
24	1	0	1	$U_{dc}/2$	0	$U_{dc}/2$	0,20	-0,35	$-i_2$	$i_2$
25	1	1	-1	$U_{dc}/2$	$U_{dc}/2$	$-U_{dc}/2$	0,41	0,71	$i_1+i_2-i_3$	0
26	1	1	0	$U_{dc}/2$	$U_{dc}/2$	0	0,20	0,35	$-i_3$	$i_3$
27	1	1	1	$U_{dc}/2$	$U_{dc}/2$	$U_{dc}/2$	0,00	0,00	0	0

### 3.2.2. Controlo das correntes

Uma vez que este sistema de controlo reage ao erro das grandezas a controlar, o primeiro passo é exatamente definir esses erros. Sabendo-se os valores das correntes, com recurso a sensores adequados, é necessários definir os valores de referência. Definindo então  $i_{xRef}$  com  $x \in \{\alpha, \beta\}$ , como as correntes de referência do conversor, temos que os erros correspondentes são [2]:

$$e_{ix} = i_{xRef} - i_x; \quad x \in \{\alpha, \beta\} . \quad (3.26)$$

Substituindo nas equações da dinâmica (3.13) representadas no plano  $\alpha\beta$ , com as correntes AC  $i_x$  com  $x \in \{\alpha, \beta\}$ , pelos seus erros (3.26), obtêm-se as equações da dinâmica dos erros no plano  $\alpha\beta$  [2]:

$$\frac{de_{ix}}{dt} = -\frac{R}{L}e_{ix} + \frac{R}{L}i_{xRef} + \frac{di_{xRef}}{dt} + \frac{1}{L}U_{Lx} - \frac{1}{L}u_x; \quad x \in \{\alpha, \beta\} . \quad (3.27)$$

De forma a aplicar o método do modo de deslizamento, é necessário definir uma janela de erro, uma vez que a frequência de comutação dos SPA's não é infinita. Assim, definiu-se uma janela de  $2\zeta$ , centrada em zero, que varia entre os limites  $-\zeta$  e  $\zeta$ . É necessário também definir as superfícies de deslizamento dos erros a analisar [3]:

$$S_{md}(e_{ix}, t) = k_k(i_{xRef} - i_x); \quad x \in \{\alpha, \beta\} . \quad (3.28)$$

Aplicando o método do modo de deslizamento à equação (3.27), e após alguma manipulação matemática, chegamos às leis de comutação dos erros das correntes AC [2]:

$$\begin{cases} S(e_{ix}, t) > \xi_{ix} \Rightarrow \frac{d}{dt}S(e_{ix}, t) < 0 \Rightarrow u_x > L \frac{di_{xRef}}{dt} + Ri_x + U_{Lx} \\ S(e_{ix}, t) < -\xi_{ix} \Rightarrow \frac{d}{dt}S(e_{ix}, t) > 0 \Rightarrow u_x < L \frac{di_{xRef}}{dt} + Ri_x + U_{Lx} \end{cases} . \quad (3.29)$$

Analisando estas leis conclui-se que para o caso em que o erro das correntes é positivo e superior ao limite da janela de erro  $\zeta$ , é necessário que a derivada do erro da corrente seja negativa, de forma a reduzir o erro da mesma. Para tal, verifica-se que é necessário selecionar um vetor de controlo que tenha uma componente de tensão de controlo,  $u_x$  com  $x \in \{\alpha, \beta\}$ , superior à soma da queda de tensão na bobine de acoplamento  $L$  e respetiva resistência de perdas  $R$  com a tensão na linha  $U_{Lx}$ . Da mesma forma, se o erro é negativo e inferior ao limite inferior da janela de erro  $-\zeta$ , é necessário que a derivada do erro da corrente seja positiva, pelo que deve ser escolhido um vetor de controlo que tenha uma componente de tensão de controlo  $u_x$  com  $x \in \{\alpha, \beta\}$ , inferior à soma da queda de tensão na bobine de acoplamento  $L$  e respetiva resistência de perdas  $R$  com a tensão na linha  $U_{Lx}$ .

### 3.2.3. Equilíbrio das tensões dos condensadores

Um problema de grande importância no controlo do conversor NPC multinível é o equilíbrio das tensões nos condensadores, ou seja, garantir o valor de tensão de  $U_{dc}/2$  no ponto intermédio (ver Figura 3.2). Para realizar este controlo é necessário considerar o estado dos SPA's, o nível de tensão dos condensadores e o sentido de potência [3].

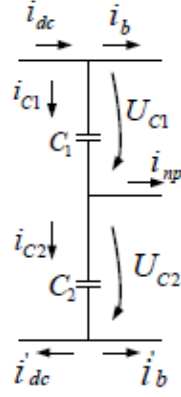


Figura 3.2 - Sentido das correntes no ponto neutro (adaptado de [3]).

Como foi enunciado na secção anterior, ao analisar as componentes de corrente  $i_b$ - $i_b'$  é possível determinar o sentido de potência pois, caso  $i_b$  seja superior a  $i_b'$ , significa que a transferência de energia dá-se no sentido DC para AC (inversor) e caso seja inferior, a transferência de energia dá-se no sentido AC para DC (retificador). De forma a evitar a necessidade de serem adicionados dois sensores para medir estas correntes, estas podem ser definidas à custa das correntes AC e os estados dos SPA:

$$i_b = \left[ \frac{(1+\gamma_1)\gamma_1}{2} i_1 + \frac{(1+\gamma_2)\gamma_2}{2} i_2 + \frac{(1+\gamma_3)\gamma_3}{2} i_3 \right] ; \quad (3.30)$$

$$i_b' = \left[ \frac{(1-\gamma_1)\gamma_1}{2} i_1 + \frac{(1-\gamma_2)\gamma_2}{2} i_2 + \frac{(1-\gamma_3)\gamma_3}{2} i_3 \right] . \quad (3.31)$$

Tendo em conta que o sentido de potência depende do sinal da grandeza  $i_b$ - $i_b'$ , aplica-se as expressões (3.30) e (3.31) e após alguma manipulação matemática chegou-se às seguintes condições:

$$\gamma_1^2 i_1 + \gamma_2^2 i_2 + \gamma_3^2 i_3 > 0 ; \quad (3.32)$$

$$\gamma_1^2 i_1 + \gamma_2^2 i_2 + \gamma_3^2 i_3 < 0 . \quad (3.33)$$

Caso se verifique a condição (3.32), o conversor está a funcionar no modo inversor, caso se verifique a condição (3.33), o conversor está a funcionar no modo retificador.

De seguida é definido o erro das tensões nos condensadores  $U_{C1}$  e  $U_{C2}$  por [2]:

$$e_{UC} = U_{C1} - U_{C2} . \quad (3.34)$$

Combinando a expressão dos erros dos condensadores (3.34) com as equações da dinâmica (3.13) temos que [2]:

$$\frac{de_{UC}}{dt} = \left( \frac{r_{2\alpha}}{c_2} - \frac{r_{1\alpha}}{c_1} \right) i_\alpha + \left( \frac{r_{2\beta}}{c_2} - \frac{r_{1\beta}}{c_1} \right) i_\beta - \left( \frac{1}{c_2} - \frac{1}{c_1} \right) i_{dc} . \quad (3.35)$$

Aplicando o modo de deslizamento com janela de erro  $2\xi_{UC}$ , igualmente centrada em zero, obtém-se a lei de comutação de equilíbrio dos condensadores [3] :

$$\begin{cases} U_{C1} - U_{C2} > +\varepsilon_{UC} \Rightarrow i_{np} < 0 \\ U_{C1} - U_{C2} < -\varepsilon_{UC} \Rightarrow i_{np} > 0 \end{cases} . \quad (3.36)$$

Analisando (3.36) conclui-se que, caso a diferença entre as tensões nos condensadores  $U_{C1}$  e  $U_{C2}$  seja positiva e superior ao limite superior da janela de erro  $\xi_{UC}$ , deve ser selecionado um vetor de controlo que implique uma corrente no ponto neutro  $i_{np}$  negativa, de forma a carregar o condensador  $C_2$ . Caso essa diferença seja negativa e inferior ao limite inferior da janela de erro  $-\xi_{UC}$ , então deve ser selecionado um vetor de controlo que implique uma corrente no ponto neutro  $i_{np}$  positiva, de forma a carregar o condensador  $C_1$ . A relação entre os vetores de controlo e o seu efeito na corrente no ponto neutro  $i_{np}$ , pode ser consultada na Tabela 3.1 [2].

#### 3.2.4. Estratégia de seleção de vetores

O processo de controlo das correntes AC e do equilíbrio dos condensadores deve ser capaz de, através da leitura das grandezas a medir ( $i_a$ ,  $i_b$ ,  $i_c$ ,  $U_{C1}$  e  $U_{C2}$ ), conseguir decidir qual a combinação adequada dos estados dos SPA ( $\gamma_1$ ,  $\gamma_2$  e  $\gamma_3$ ) a cada momento. É de notar que, com a ausência de neutro, bastam as medições de  $i_a$  e  $i_b$ , sendo o valor de  $i_c$  estimado com base nesses valores, evitando assim a utilização de um terceiro sensor. Uma componente essencial para este processo é a escolha do vetor de tensão. Este bloco deve ser capaz de realizar a escolha do vetor de tensão de controlo (Tabela 3.1) mais adequado, baseando-se nos erros das correntes e das tensões dos condensadores e no sentido de potência.

É necessário ter em conta que este sistema utiliza os mesmos vetores de controlo para controlar duas grandezas distintas: a forma de onda das correntes AC e o equilíbrio da tensão nos condensadores. Deste modo, é necessário dar prioridade a uma delas, sendo escolhida a forma de onda das correntes AC, como será explicado mais adiante. Para tal, o estado dos SPA deve ser escolhido utilizando os dados da Tabela 3.1 tendo em conta os erros das correntes.

No que diz respeito ao controlo das correntes AC, é de notar que apenas existem 19 vetores distintos, sendo que os restantes 8 são vetores redundantes. Isto significa que a escolha do vetor de controlo adequado, em componentes  $u_\alpha$  e  $u_\beta$ , pode ser efetuada se o erro das correntes for quantificado em cinco níveis ( $5^2 = 25$  estados possíveis), utilizando as variáveis  $\lambda_{i\alpha}$  e  $\lambda_{i\beta}$  com  $\lambda_{i\alpha}$  e  $\lambda_{i\beta} \in \{-2, -1, 0, 1, 2\}$  [2].

Na Figura 3.3 estão representados todos os 27 vetores de controlo,  $u_\alpha$  e  $u_\beta$  do conversor, os valores dos estados dos semicondutores em cada braço ( $\gamma_1, \gamma_2$  e  $\gamma_3$ ) e os erros quantificados das correntes  $\lambda_{i\alpha}$  e  $\lambda_{i\beta}$ , de forma a satisfazer as leis de controlo por modo de deslizamento das correntes AC do conversor (3.29) [2].

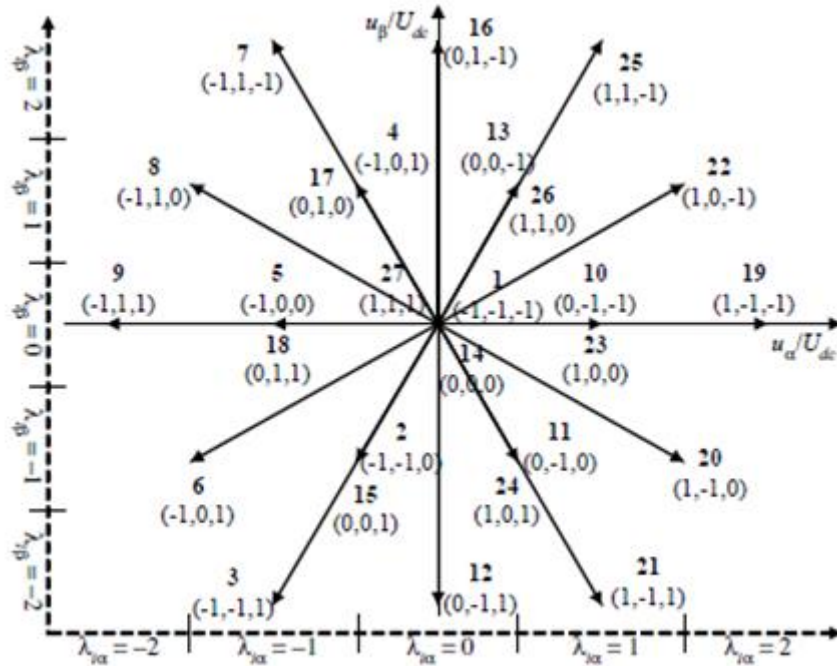


Figura 3.3 - Vetores de tensão à saída do conversor multiníveis e respetivos erros quantificados [2] .

Esta quantificação dos erros das correntes em 5 níveis (eixos da Figura 3.3), pode ser realizada através de um sistema de quatro comparadores de histerese binários (Figura 3.4). Para ser possível diferenciar os erros, a gama de histerese é diferente para que os erros sejam quantificados em cinco níveis distintos, sendo que quanto mais comparadores estejam ativos (retornem o valor “1”), maior o nível do erro total [3].

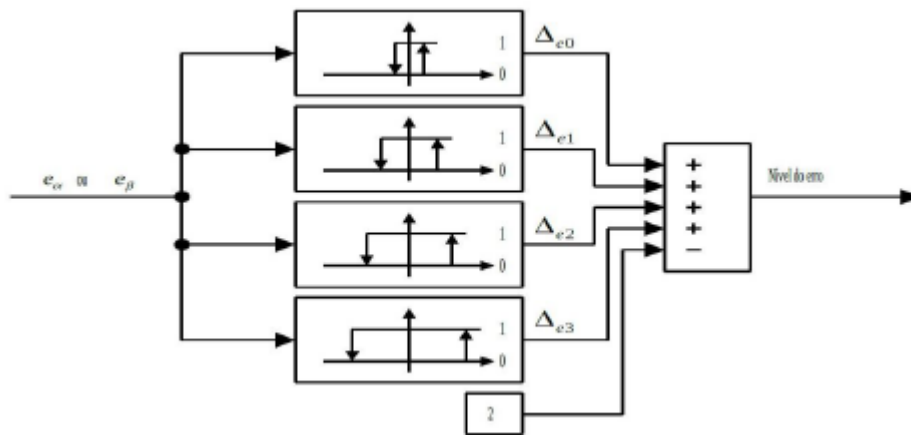


Figura 3.4 - Sistema de quatro comparadores de histerese binários com diferentes gamas de histerese [3] .

A Tabela 3.2 apresenta os diversos níveis de erro dados pelo sistema de histeresse [3].

Tabela 3.2 – Níveis de erro de acordo com os erros das correntes [3] .

$\Delta_{e3}$	$\Delta_{e2}$	$\Delta_{e1}$	$\Delta_{e0}$	Nível do erro	$\Delta_{e3}$	$\Delta_{e2}$	$\Delta_{e1}$	$\Delta_{e0}$	Nível do erro
0	0	0	0	-2	1	0	0	0	-1
0	0	0	1	-1	1	0	0	1	0
0	0	1	0	-1	1	0	1	0	0
0	0	1	1	0	1	0	1	1	1
0	1	0	0	-1	1	1	0	0	0
0	1	0	1	0	1	1	0	1	1
0	1	1	0	0	1	1	1	0	1
0	1	1	1	1	1	1	1	1	2

Analisando ainda a Figura 3.3 verifica-se que os vetores  $\{(2, 15), (4, 17), (5, 18), (10, 23), (11, 24), (13, 26)\}$  apresentam o mesmo vetor espacial, sendo obtidos por combinações diferentes dos estados dos SPA. Verificando estes vetores na Tabela 3.1, nota-se que para cada par, como por exemplo, os vetores 2 e 15, os valores da corrente  $i_{np}$  são simétricos, tendo um efeito oposto nas tensões dos condensadores, apesar de terem exatamente o mesmo efeito nas correntes AC. Isto significa que estes vetores podem ser utilizados para o controlo das tensões nos condensadores, sem prejudicar o controlo das correntes AC. A exceção é o caso dos vetores (1, 14, 27), representados na origem do referencial, pois estes têm o mesmo efeito no equilíbrio dos condensadores [2].

O processo de escolha do vetor adequado para equilibrar as tensões dos condensadores traduz-se apenas por, em caso de escolha de um vetor redundante, escolher a combinação de estados das SPA mais adequada, tendo em conta o erro da tensão dos condensadores e o sentido de potência. O erro das tensões nos condensadores pode ser obtido através da equação (3.34) e o sentido de potência através das condições (3.32) e (3.33). De modo a respeitar a lei de controlo por modo de deslizamento do equilíbrio dos condensadores (3.36), a escolha do vetor redundante a utilizar será então baseada em duas novas variáveis binárias:  $\Delta_{UC}$  e  $\Delta_{ib-ib'}$ . A primeira depende da diferença de tensões nos condensadores (3.34), cujo valor positivo indica a necessidade de descarregar  $C_1$  relativamente a  $C_2$ , e um valor negativo implica a necessidade de carregar  $C_1$  relativamente a  $C_2$ ; e a segunda depende do sentido de transferência de potência, cuja verificação da primeira condição (3.32) indica uma transferência de energia do lado DC para o lado AC, e a verificação da segunda condição (3.33) uma transferência do lado AC para o lado DC.



Estas duas variáveis binárias podem ser definidas da seguinte forma [2]:

$$\Delta_{UC} = \begin{cases} 1 & \text{se } e_{UC} > 0 \\ 0 & \text{se } e_{UC} < 0 \end{cases} ; \quad (3.37)$$

$$\Delta_{ib-ib'} = \begin{cases} 1 & \text{se } i_b - i_b' > 0 \\ 0 & \text{se } i_b - i_b' < 0 \end{cases} . \quad (3.38)$$

A Tabela 3.3 contém os vetores redundantes utilizados para controlar o equilíbrio das tensões nos condensadores, e quais as combinações lógicas das duas variáveis lógicas acima definidas,  $\Delta_{UC}$  e  $\Delta_{ib-ib'}$ , que definem a escolha de qual vetor utilizar [2].

Tabela 3.3 – Vetores para equilibrar as tensões nos condensadores do conversor multinível trifásico NPC [2] .

$(\Delta_{UC} > 0 \wedge \Delta_{ib-i'b} < 0) \vee$ $(\Delta_{UC} < 0 \wedge \Delta_{ib-i'b} > 0)$	2	4	5	10	11	13
$(\Delta_{UC} > 0 \wedge \Delta_{ib-i'b} > 0) \vee$ $(\Delta_{UC} < 0 \wedge \Delta_{ib-i'b} < 0)$	15	17	18	23	24	26

Combinando esta informação com a quantificação dos erros variáveis  $\lambda_{ia}$  e  $\lambda_{ib}$  descrita anteriormente, obtém-se a Tabela 3.4.

Tabela 3.4 – Seleção dos vetores para controlar as correntes  $ia$  e  $ib$  e equilibrar as tensões nos condensadores  $C1$  e  $C2$  em função de  $\lambda_{ia}$ ,  $\lambda_{ib}$ ,  $\Delta_{ib-ib'}$  e  $\Delta_{UC}$  [2] .

		$(\Delta_{UC}>0 \wedge \Delta_{ib-i'b}>0) \vee$ $(\Delta_{UC}<0 \wedge \Delta_{ib-i'b}<0)$					$(\Delta_{UC}>0 \wedge \Delta_{ib-i'b}<0) \vee$ $(\Delta_{UC}<0 \wedge \Delta_{ib-i'b}>0)$				
		$\lambda_{i\alpha}$									
		-2	-1	0	1	2	-2	-1	0	1	2
$\lambda_{i\beta}$	2	8	7	16	25	25	8	7	16	25	25
	1	8	17	17	26	22	8	4	4	13	22
	0	9	18	27	23	19	9	5	27	10	19
	-1	6	15	24	24	20	6	2	11	11	20
	-2	3	3	12	21	20	3	3	12	21	20

Respeitando a Tabela 3.4, e sabendo-se as tensões  $U_{C1}$  e  $U_{C2}$ , assim como os estados dos SPA  $\gamma_1$ ,  $\gamma_2$  e  $\gamma_3$ , definidos na iteração anterior, é finalmente possível escolher o vetor mais adequado.

Por fim, é feita a tradução do vetor escolhido para os valores de tensão de controlo  $u_\alpha$  e  $u_\beta$  recorrendo a (3.24) e (3.25) e a conversão destas para os estados  $\gamma_1, \gamma_2$  e  $\gamma_3$  pretendidos através de (3.1), enviando o sinal adequado para os semicondutores. O sistema completo é representado na Figura 3.5.

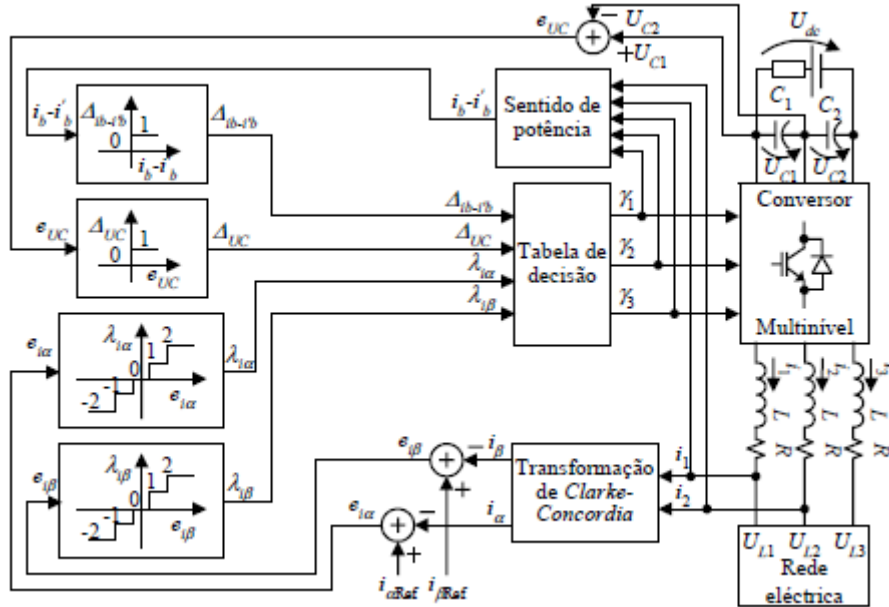


Figura 3.5 - Conversor multinível com controladores por modo de deslizamento das correntes AC e do equilíbrio das tensões nos condensadores (adaptado de [2]).

### 3.3. Circuito retificador e projeto do controlador

A topologia utilizada para o estudo do funcionamento do conversor como retificador é muito semelhante à topologia utilizada para o inversor (Figura 3.1) onde, no lugar da fonte de tensão DC, aparece então uma carga DC, conforme ilustrado na Figura 3.6. É de notar que, apesar do principal sentido de potência ser no sentido AC/DC, ou seja, da REE para a carga, o conversor continua a ser bidirecional, o que significa que é capaz de transferir, energia no sentido inverso.

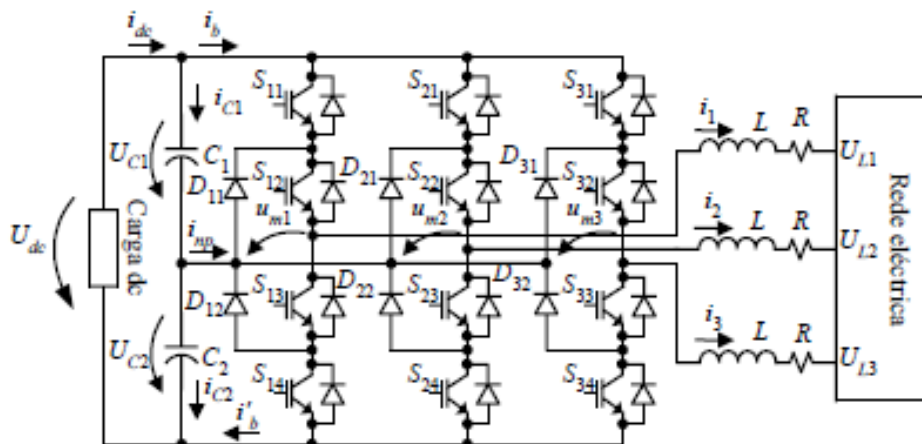


Figura 3.6 - Retificador multinível trifásico NPC com três braços [2].

### 3.3.1. Controle de tensão DC

Com o conversor a trabalhar como retificador, é apenas necessário projetar um controlador para a tensão na carga DC, isto é, entre os terminais positivos de  $C_1$  e negativo de  $C_2$ , como demonstra a Figura 3.6. Como tal é necessária a dedução da lei de controlo desta grandeza, fazendo-se uso dos resultados obtidos anteriormente, uma vez que a diferença comparativamente à topologia utilizada para o inversor não implica nenhuma alteração nas deduções e cálculos realizados anteriormente.

A tensão a controlar, aos terminais da carga DC, consiste na soma das tensões dos condensadores  $C_1$  e  $C_2$ , sendo que as suas equações da dinâmica, em coordenadas  $123$  (3.39),  $\alpha\beta 0$  (3.40) e  $dq0$  (3.41) podem ser obtidas pela soma das equações da dinâmica da tensão de cada condensador [2].

$$\frac{dU_{dc}}{dt} = \left(\frac{1}{C_1} + \frac{1}{C_2}\right) i_{dc} - \left(\frac{\Phi_{11}}{C_1} + \frac{\Phi_{21}}{C_2}\right) i_1 - \left(\frac{\Phi_{12}}{C_1} + \frac{\Phi_{22}}{C_2}\right) i_2 - \left(\frac{\Phi_{13}}{C_1} + \frac{\Phi_{23}}{C_2}\right) i_3 \quad (3.39)$$

$$\frac{dU_{dc}}{dt} = \left(\frac{1}{C_1} + \frac{1}{C_2}\right) i_{dc} - \left(\frac{\Gamma_{1\alpha}}{C_1} + \frac{\Gamma_{2\alpha}}{C_2}\right) i_\alpha - \left(\frac{\Gamma_{1\beta}}{C_1} + \frac{\Gamma_{2\beta}}{C_2}\right) i_\beta - \left(\frac{\Gamma_{10}}{C_1} + \frac{\Gamma_{20}}{C_2}\right) i_0 \quad (3.40)$$

$$\frac{dU_{dc}}{dt} = \left(\frac{1}{C_1} + \frac{1}{C_2}\right) i_{dc} - \left(\frac{\Gamma_{1d}}{C_1} + \frac{\Gamma_{2d}}{C_2}\right) i_d - \left(\frac{\Gamma_{1q}}{C_1} + \frac{\Gamma_{2q}}{C_2}\right) i_q - \left(\frac{\Gamma_{10}}{C_1} + \frac{\Gamma_{20}}{C_2}\right) i_0 \quad (3.41)$$

Analisando a equação da dinâmica da tensão DC, nas coordenadas  $dq0$  (3.41), verifica-se que esta tensão depende da corrente da carga  $i_{dc}$ , das correntes alternadas  $i_1$ ,  $i_2$  e  $i_3$ , e dos estados dos SPA  $\Gamma_{id}$ ,  $\Gamma_{iq}$  e  $\Gamma_{i0}$ , com  $i \in \{1, 2\}$  [2].

Em regime estacionário, no sistema de coordenadas  $dq0$ , as correntes alternadas e os estados dos SPA do conversor multinível são constantes. Adicionalmente, no conversor de três braços, sem neutro acessível, as componentes homopolares são nulas, ou seja,  $i_0 = 0$ ,  $\Gamma_{10} = 0$  e  $\Gamma_{20} = 0$ . Aplicando estas simplificações à equação da dinâmica da tensão DC (3.41) temos que [2]:

$$\frac{dU_{dc}}{dt} = \left(\frac{1}{C_1} + \frac{1}{C_2}\right) i_{dc} - \left(\frac{\Gamma_{1d}}{C_1} + \frac{\Gamma_{2d}}{C_2}\right) i_d - \left(\frac{\Gamma_{1q}}{C_1} + \frac{\Gamma_{2q}}{C_2}\right) i_q \quad (3.42)$$

Baseando-se nesta lei de controlo, é possível dimensionar-se um compensador apropriado utilizando o método linear clássico. Escolheu-se utilizar a lei de controlo no modelo de coordenadas  $dq0$  uma vez que se trata de um modelo invariante no tempo.

### 3.3.2. Dimensionamento do compensador PI

A lei de controlo da tensão DC (3.42) diz-nos que a grandeza a controlar depende da corrente DC na carga  $i_{dc}$  e das componentes direta e em quadratura das correntes alternadas  $i_d$  e  $i_q$ . Do ponto de vista de controlo, a corrente na carga  $i_{dc}$  pode ser vista como uma perturbação, sendo  $i_d$  e  $i_q$  as grandezas de controlo. Uma vez que as correntes de controlo têm de ser alternadas e aproximadamente sinusoidais, implica que a variação da sua amplitude seja lenta, comparativamente à escala das grandezas AC da REE. Adicionalmente, considerando um fator de potência quase unitário, as correntes AC deverão estar em fase com as tensões da REE [2].

As tensões da REE são alternadas e trifásicas e idealmente caracterizam-se por terem uma amplitude constante  $U_L$ , uma frequência angular constante  $\omega = 2\pi 50$  rad/s e um desfasamento de  $120^\circ$  (ou  $2\pi/3$  rad) entre si. Em suma, podem ser definidas da seguinte forma [2]:

$$U_{Lk}(t) = U_L \cos\left(\omega t - \frac{2\pi}{3}(k-1)\right); \text{ com } k \in \{1,2,3\}. \quad (3.43)$$

Aplicando as transformações de *Clarke-Concordia* (3.11) e de *Park* (3.19) às tensões AC da REE (3.43), obtém-se a componente direta  $U_{Ld}$  (3.44) e em quadratura  $U_{Lq}$  (3.45) das tensões AC representadas no sistema de coordenadas dq0 [2].

$$U_{Ld} = \sqrt{\frac{3}{2}} U_L \quad (3.44)$$

$$U_{Lq} = 0 \quad (3.45)$$

Aplicando a transformada de *Laplace* à equação da dinâmica da tensão DC (3.42), considerando que a carga do retificador é puramente resistiva  $R_{dc}$ , que as capacidades dos condensadores do conversor multinível são iguais, isto é,  $C = C_1 = C_2$ , e que o controlador de corrente previamente dimensionado faz com que as correntes acompanhem as suas referências, ou seja,  $i_d = i_{dref}$  e  $i_q = i_{qref} = 0$ , obtém-se o modelo do retificador em malha aberta (3.46) [2].

$$U_{dc} = -\frac{\frac{\Gamma_{1d} + \Gamma_{2d}}{C}}{s + \frac{2}{R_{dc}C}} i_{dref} \quad (3.46)$$

A função transferência em malha aberta da tensão DC (3.46), indica que a relação entre a grandeza a controlar,  $U_{dc}$  e a grandeza de controlo,  $i_{dref}$  traduz-se por uma função transferência com um pólo em  $s = -2/R_{dc}C$ . A tensão DC do retificador pode então ser controlada num sistema em malha fechada, de forma a se obter um erro aproximadamente nulo, em regime estacionário, utilizando um compensador  $C_{Udc}(s)$  do tipo PI (3.47) [2].

$$C_{Udc}(s) = K_p + \frac{K_i}{s} \quad (3.47)$$

Este compensador respeita a equação do compensador PI (2.4) anteriormente descrito na seção 2.1.2.4. A representação do sistema em malha fechada, incluindo o compensador, apresenta-se na Figura 3.7.

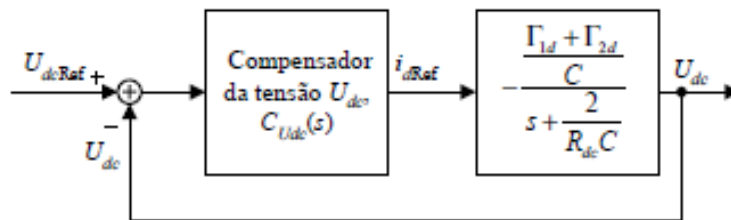


Figura 3.7 - Diagrama de blocos do sistema em malha fechada do retificador com o controlador  $C_{Udc}(s)$  [2].

Os parâmetros  $K_p$  e  $K_i$  do compensador (3.47) podem ser dimensionados a partir da função de transferência em malha fechada da tensão DC [2]:

$$\frac{U_{dc}}{U_{dcref}} = \frac{-\frac{1}{C}(sK_p + K_i)(\Gamma_{1d} + \Gamma_{2d})}{s^2 + s\left(\frac{2}{R_{dc}C} - \frac{K_p(\Gamma_{1d} + \Gamma_{2d})}{C}\right) - \frac{K_i}{C}(\Gamma_{1d} + \Gamma_{2d})} . \quad (3.48)$$

A função transferência em malha fechada da tensão DC  $U_{dc}$  é um sistema de 2ª ordem, ou seja, é do tipo:

$$\frac{x}{x_{ref}} = \frac{\omega_n^2}{s^2 + 2\xi\omega_n s + \omega_n^2} . \quad (3.49)$$

Onde  $x$  é a grandeza a controlar,  $x_{ref}$  é a referência da grandeza a controlar,  $\xi$  é o fator de amortecimento do sistema e  $\omega_n$  é a frequência natural.

Comparando os denominadores da função transferência em malha fechada da tensão DC (3.48) e da equação que representa um sistema de segunda ordem (3.49) pode-se concluir que:

$$\begin{cases} 2\xi\omega_n = \frac{2}{R_{dc}C} - \frac{K_p(\Gamma_{1d} + \Gamma_{2d})}{C} \\ \omega_n^2 = -\frac{K_i}{C}(\Gamma_{1d} + \Gamma_{2d}) \end{cases} . \quad (3.50)$$

Reordenando as equações (3.50) temos que:

$$K_p = \frac{2 - 2\xi\omega_n R_{dc}C}{(\Gamma_{1d} + \Gamma_{2d})R_{dc}} ; \quad (3.51)$$

$$K_i = -\frac{\omega_n^2 C}{\Gamma_{1d} + \Gamma_{2d}} . \quad (3.52)$$

Analisando (3.51) e (3.52), observa-se que os parâmetros do compensador PI,  $K_p$  e  $K_i$ , dependem do valor das variáveis de comutação dos SPA do conversor multinível  $\Gamma_{1d}$  e  $\Gamma_{2d}$ . Em regime estacionário e desprezando as perdas no conversor, estas variáveis são constantes e podem ser calculadas a partir da equação da dinâmica da componente direta do conversor (3.21) [2]:

$$\Gamma_{1d} + \Gamma_{2d} \approx \frac{\sqrt{6}U_L}{U_{dcref}} . \quad (3.53)$$

Substituindo o valor das variáveis de comutação (3.53) nas equações dos parâmetro do compensador PI (3.51) e (3.52), temos que [2]:

$$K_p = \frac{2U_{dcref} - 2U_{dcref}\xi\omega_n R_{dc}C}{\sqrt{6}U_L R_{dc}} ; \quad (3.54)$$

$$K_i = -\frac{U_{dcref}\omega_n^2 C}{2\sqrt{6}U_L} . \quad (3.55)$$

Analisando (3.54) e (3.55) verifica-se que os parâmetros do compensador PI dependem dos dois parâmetros que caracterizam o sistema de segunda ordem,  $\xi$  e  $\omega_n$ . Os valores destes parâmetros vão caracterizar a resposta dinâmica do sistema de segunda ordem. O fator de amortecimento  $\xi$  é geralmente escolhido com valores próximos de 0,707 para minimizar o critério ITAE (*integral of time multiplied by absolut error*), ou seja, para evitar uma sobrelevação acentuada à resposta em degrau da tensão DC de referência, assim como tempos demasiados elevados de convergência. A frequência natural  $\omega_n$  deve ter valores muito inferiores à frequência das grandezas AC, ou seja,  $\omega_n \ll \omega$  ( $\omega = 2\pi 50$  rad/s), para que a amplitude das correntes da REE tenha uma variação muito mais lenta que a frequência AC da REE (50 Hz) [2].

## 4. Modelo de MATLAB/Simulink

Neste capítulo é descrito o modelo concebido para realizar as diversas simulações para o conversor multinível, através do programa *MATLAB/Simulink*. São expostas as soluções encontradas, não só para a implementação dos componentes já descritos nos capítulos anteriores, assim como para ultrapassar os diversos desafios encontrados, como as especificidades do próprio *software*. É de notar que a solução apresentada é a que foi utilizada na realização do projeto, sendo que esta é apenas uma de várias soluções possíveis que o *software* permite implementar.

Na elaboração deste modelo recorreu-se à biblioteca *SimPowerSystems*, parte integrante do *software* por defeito, que permite a implementação de componentes elétricos destinados a aplicações de elevada potência. Saliente-se que todas as variáveis passíveis de alteração entre os diversos testes realizados foram definidas de forma genérica, sendo necessário desenvolver um curto programa (*script*) de *MATLAB* onde estas seriam então definidas de acordo com o pretendido aquando da realização de cada teste.

### 4.1. Inversor

Nesta secção é descrito o modelo implementado para a simulação da componente inversora do conversor multinível, ou seja, a componente responsável por enviar energia de uma fonte DC para a REE, controlando a forma de onda das correntes alternadas e o equilíbrio das tensões nos condensadores. Destaque-se que o controlo de tensão DC não é necessário uma vez que este é garantido pela própria fonte.

Começou-se então por implementar o conversor DC/AC (Figura 4.1), respeitando a topologia descrita na Figura 3.1.

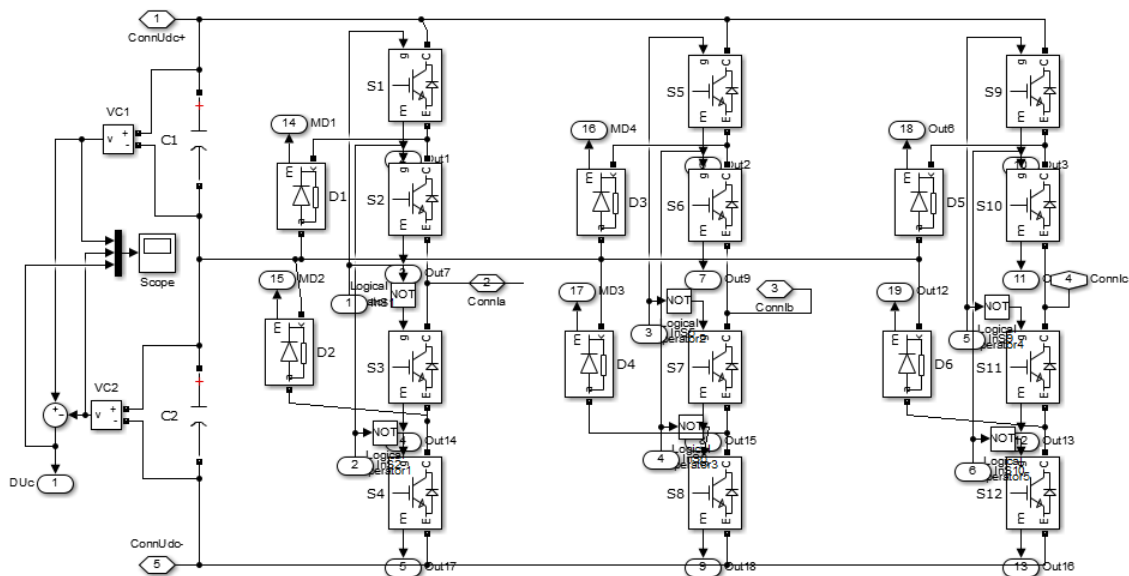


Figura 4.1 - Modelo do conversor DC/AC implementado em MATLAB/Simulink.

Os componentes utilizados nos braços do conversor foram os modelos fornecidos pelo *SimPowerSystems* para um *IGBT* e um diodo, sendo necessário adicionar uma porta lógica *NOT* na ligação à *gate* de  $S_3, S_4, S_7, S_8, S_{11}$  e  $S_{12}$ , uma vez que o seu sinal de controlo deve ser a negação do seu complementar, tal como foi descrito na secção 2.1.1.1. É de referir que os blocos do *IGBT* e diodo, por defeito, vêm equipados com uma porta de saída para monitorização da corrente que por eles passa. Os condensadores foram implementados recorrendo-se a um *series RLC branch*, onde é apenas utilizada a componente capacitiva.

Para questões de monitorização e controlo foram utilizados blocos *voltage measurement* como sensores de tensão. À saída destes é então aplicado um somador algébrico, *sum*, de forma a obter-se o sinal da diferença entre as tensões dos condensadores ( $DU_C$ ). Em conjunto com este, são também associados a um *scope* os sinais de tensão em cada condensador de modo a serem visualizados de forma intuitiva.

Finalmente, foi utilizada a funcionalidade *create subsystem* para converter o modelo representado na Figura 4.1 para um bloco, tendo como entradas os sinais de controlo nas *gates* dos vários *IGBT*, como saídas os sinais de monitorização dos *IGBT* e a grandeza  $DU_C$ , e como conetores (entrada/saída) as ligações às redes DC (fonte) e AC (REE) uma vez que, tal como foi referido anteriormente, apesar de este conversor transmitir principalmente energia no sentido DC/AC, também é capaz de transferir energia no sentido inverso.

De seguida, representou-se a REE (4.2), a ser ligada à “saída” (conetores apropriados) do conversor.

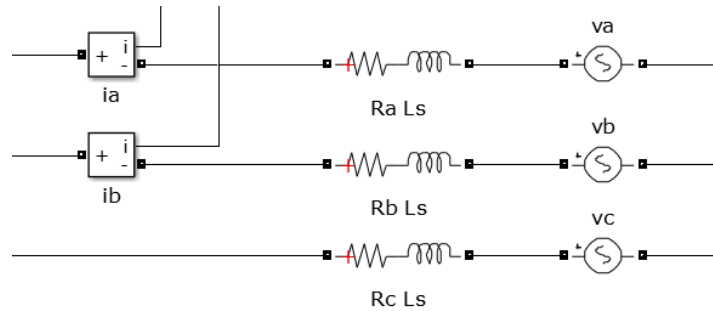


Figura 4.2 – Modelo utilizado para a representação da REE.

As três linhas da REE foram representadas por uma fonte AC através do bloco *AC voltage source* e um *series RLC branch*, apenas com componentes resistiva e indutiva. É de realçar que as fontes carecem da definição, de forma genérica, dos valores de tensão e frequência, com o pormenor de estarem desfasadas de 120 graus, desfasamento este que define um sistema trifásico. Para efeitos de monitorização e controlo foram utilizados blocos *current measurement* para medir as correntes em duas linhas, sendo que a terceira é calculada a partir dos valores das duas anteriores, uma vez que, não existindo neutro, a soma das três correntes é nula.



Foi também necessário representar a fonte DC (Figura 4.3), a ser ligada à “entrada” (conectores apropriados) do conversor.

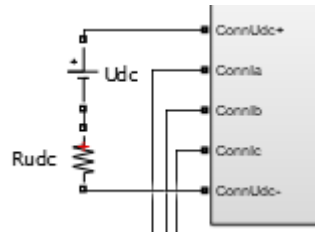


Figura 4.3 - Modelo implementado para a representação da fonte DC.

Este modelo é definido apenas por um bloco *DC voltage source* como fonte DC em série com um *series RLC branch*, apenas com componente resistiva, de forma a representar a resistência interna da fonte, aproximando-a do seu comportamento real.

De seguida, implementou-se o sistema de controlo dimensionado na secção 3.2.2, resultando no esquema da Figura 4.4.

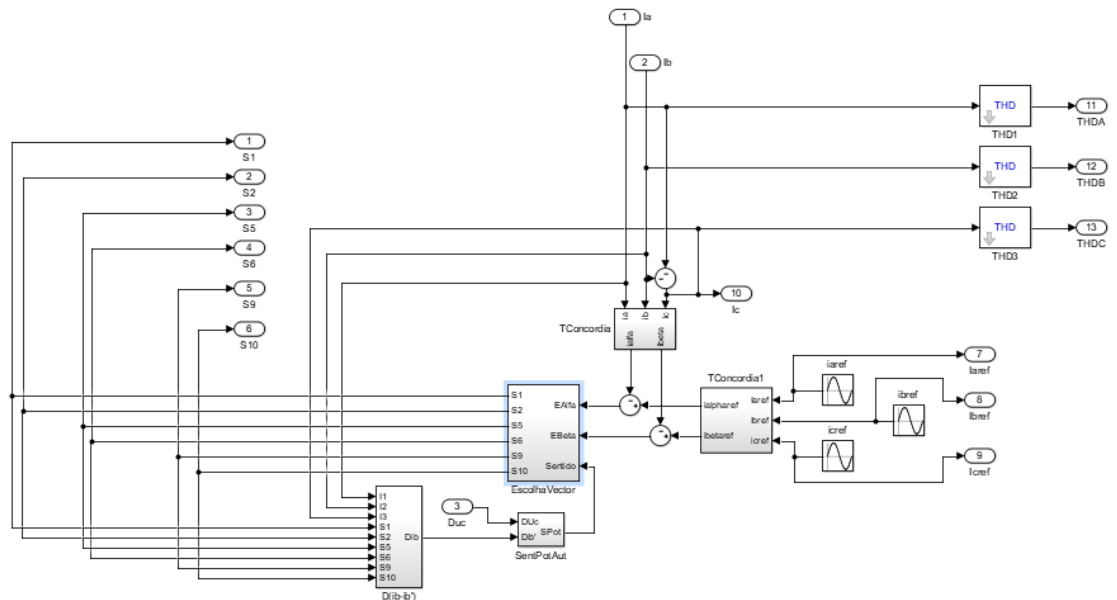


Figura 4.4 - Diagrama de blocos do controlo das correntes AC e do equilíbrio das tensões nos condensadores.

O primeiro passo corresponde à leitura dos valores das correntes  $i_1$  e  $i_2$ , apresentadas no modelo como  $i_a$  e  $i_b$ , e estimação do valor da terceira corrente, sabendo que a soma de todas as correntes deverá ser nula, redireccionando-o para uma saída, de forma a utilizar esta grandeza na monitorização. De seguida, é necessário aplicar a transformada de *Clarke-Concordia*, de acordo com a relação (3.11), implementada através do seguinte bloco:

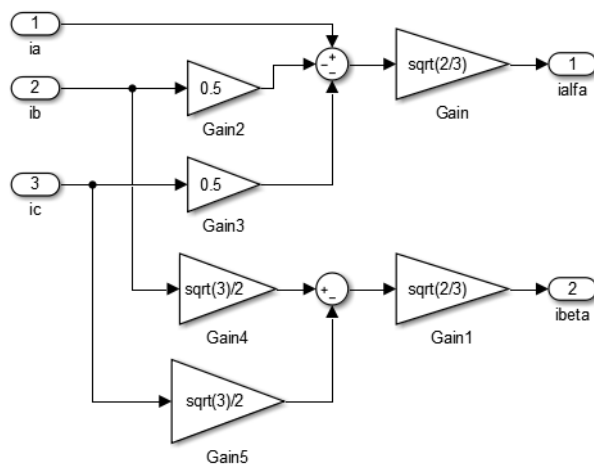


Figura 4.5 - Diagrama de blocos da transformação de *Clarke-Concordia*.

Este diagrama é de fácil compreensão através da análise da equação (3.11), utilizando blocos *gain* para realizar as multiplicações das variáveis de entrada por constantes e blocos *sum* para realizar a soma algébrica das várias parcelas. Por fim, foi aplicada a funcionalidade *create subsystem* a este diagrama de forma a facilitar a organização do modelo da Figura 4.4.

De seguida, foram geradas as correntes de referência, primeiramente à custa de blocos *sine wave*, capazes de gerar sinais sinusoidais com a amplitude e frequência desejadas, além de desfasados de 120 graus, conforme é imposto pelo sistema trifásico. A estas referências é então aplicada a transformada de *Clarke-Concordia*, através de uma cópia direta do bloco concebido previamente e ilustrado na Figura 4.5. As referências, no sistema de coordenadas *123*, são simultaneamente definidas como saídas do sistema de controlo descrito na Figura 4.4, para efeitos de monitorização.

De modo a se proceder à escolha do vetor, é preciso considerar duas grandezas: a diferença entre a tensão nos condensadores  $U_{C1}$  e  $U_{C2}$  e do sentido da corrente no ponto neutro  $i_{np}$ . Baseando-se nas condições (3.32) e (3.33), chega-se ao esquema representado na Figura 4.6.

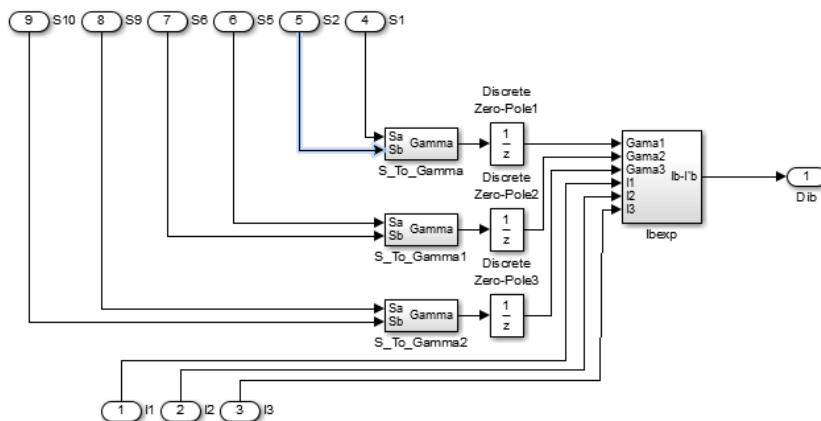


Figura 4.6 - Diagrama de blocos do cálculo de  $i_{np}$ .

Segundo as relações (3.30) e (3.31) o valor de  $i_{np}$ , ou  $i_b - i_b'$ , depende diretamente das correntes alternadas e dos valores de  $\gamma_k$ , sendo obrigatória a definição das variáveis  $\gamma_1, \gamma_2$  e  $\gamma_3$ , à custa dos estados dos SPA, de acordo com a relação (3.1). Tal foi conseguido através da criação do bloco “S\_To\_Gamma” presente na Figura 4.6 e que foi definido como ilustra a Figura 4.7.

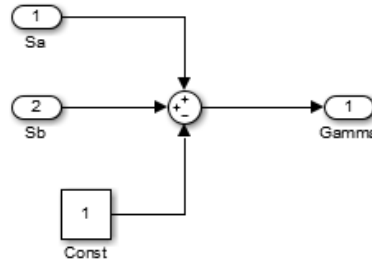


Figura 4.7 - Diagrama de blocos da definição das variáveis  $\gamma_k$ .

Como se pode observar pela Figura 4.7, este bloco foi bastante simplificado, de forma a evitar o uso de blocos por programação ou tabelas de verdade, recorrendo-se à seguinte propriedade:

$$\gamma_k = S_{1k} + S_{2k} - 1 \quad (4.1)$$

Verificando a definição da variável  $\gamma_k$  (3.1), assim como a sua relação com os estados dos SPA (Tabela 3.1), é possível verificar que a equação (4.1) respeita a relação entre  $\gamma_k$  e os estados dos SPA.

Devido a especificações do próprio *software*, aplicou-se à saída dos blocos “S\_To\_Gamma” (Figura 4.7) um bloco “Discrete Zero-Pole”. Baseando-se nas saídas destes blocos e nos valores lidos de  $i_1$  e  $i_2$ , e calculados de  $i_3$ , desenvolveu-se o bloco “Ibexp”, ilustrado na Figura 4.8, responsável por calcular o valor da corrente no ponto neutro  $i_{np}$ .

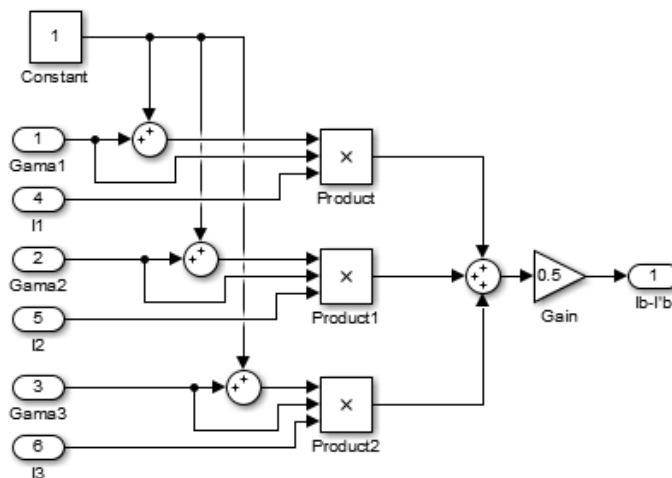


Figura 4.8 - Diagrama de blocos de “Ibexp”.

Como descrito anteriormente, este bloco traduz-se numa aplicação direta de (3.30) e (3.31), recorrendo a blocos *sum*, *product*, *constant* e *gain*.

A saída do bloco ilustrado na Figura 4.8 é utilizada para a definição do sentido de potência, indispensável à escolha do vetor de controlo. O bloco implementado, responsável por esta tarefa, está representado na Figura 4.9.

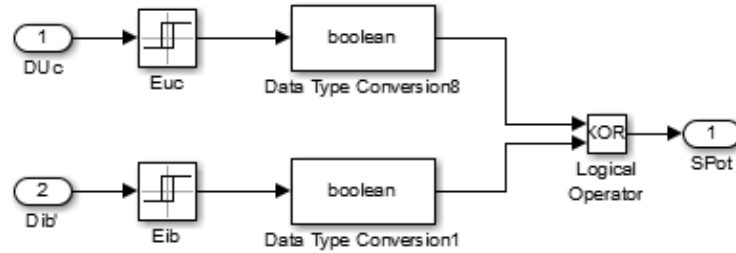


Figura 4.9 - Diagrama de blocos da definição do sentido de potência.

Como é possível observar pela Figura 4.9, este bloco recorre à grandeza  $DU_C$ , definida anteriormente, e  $D_{ib'}$ , que se trata da saída do bloco de cálculo de  $i_{np}$  (Figura 4.6). A ambas as entradas é aplicado o bloco *relay*, posteriormente aplicado um bloco *Data Type Conversion* para converter o tipo de dados para booleano, de modo a poder ser aplicado um bloco *Logical Operator*.

Com esta variável definida, procede-se à soma algébrica das correntes  $i_\alpha$  e  $i_\beta$  com as suas referências, de forma a obter-se o erro destas grandezas que, juntamente com a saída do bloco representado na Figura 4.9, constituem as entradas do bloco que procederá à escolha do vetor de controlo, incluindo a tradução destes para os sinais de controlo apropriados à aplicação nas *gates* dos *IGBT*.

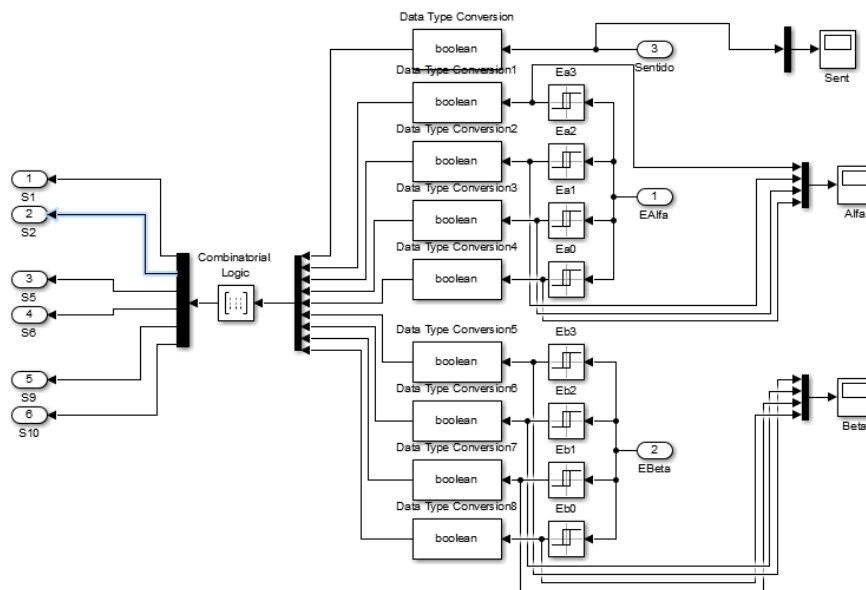


Figura 4.10 - Diagrama de blocos da escolha do vetor de controlo.

A Figura 4.10 mostra o diagrama de blocos da escolha do vetor de controlo. Este bloco é constituído por duas partes: a quantização dos erros e a escolha do vetor adequado. A primeira parte baseia-se no processo representado na Figura 3.4, em que são usados quatro blocos *relay* com valores distintos de  $u_0$  (*switch point*), de forma a quantificar o erro, seguidos de blocos *Date Type Conversion* de forma a converter o tipo de dados para booleano.

A segunda parte é constituída por um bloco *Combinatorial Logic*, que aplica uma tabela de verdade, baseada na Tabela 3.1, para escolher as saídas, já no tipo de dados booleano, o adequado à aplicação nas *gates* dos *IGBT*, conforme os valores apresentados nas entradas. O sentido de potência, sinal de saída do bloco descrito na Figura 4.9, também necessita de ser convertido numa variável booleana, tal como acontece com os erros quantificados.

Analisando a Figura 4.4, que representa o bloco de controlo do inversor, verifica-se então que os sinais de saída do bloco de escolha do vetor de controlo são definidos como saídas, de forma a possibilitar o seu uso no inversor, e que as correntes alternadas, no plano *123*, são definidas também como saídas, após a aplicação de um bloco *THD*, permitindo que os valores de distorção harmónica das mesmas seja utilizado para efeitos de monitorização.

Interligando o bloco do modelo do inversor com o bloco de controlo da forma correta, assim como o modelo da rede à saída do inversor, e uma carga DC na sua entrada, e adicionando todos os sensores relevantes, tem-se o diagrama de blocos do sistema completo representado na Figura 4.11.

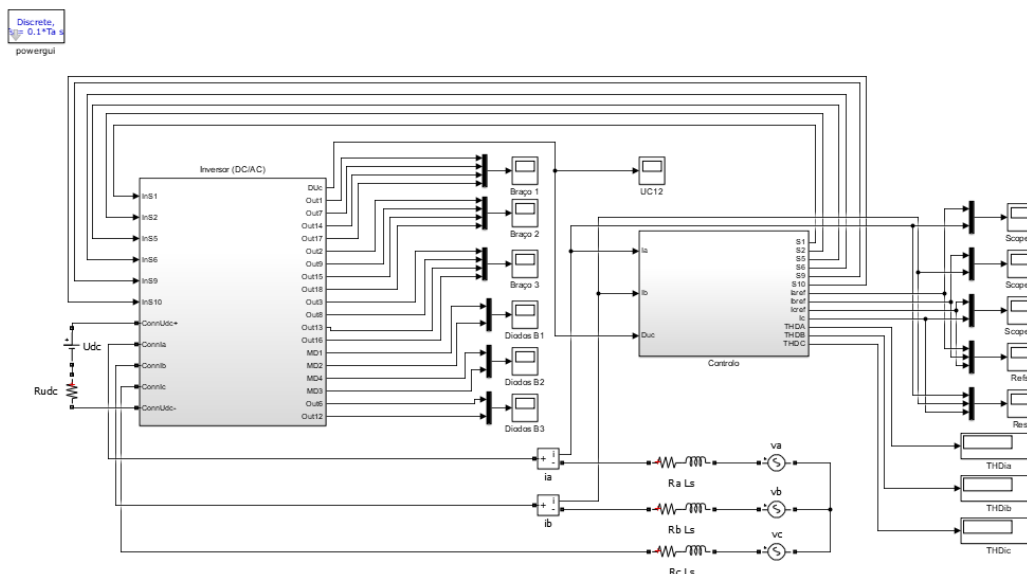


Figura 4.11 - Modelo completo de simulação do inversor.

Na parte direita da Figura 4.11 são visíveis os blocos *scope* para a visualização das tensões nos condensadores, da comparação das correntes alternadas com as suas referências, das referências das correntes trifásicas, das correntes trifásicas da REE e os blocos *Display* para verificar a distorção harmónica das correntes da REE.

## 4.2. Retificador

Nesta secção é descrito o modelo implementado para a simulação da componente retificadora do conversor multinível, ou seja, a componente responsável por enviar energia da REE para uma carga DC, controlando o valor da tensão aos terminais da mesma, assim como o equilíbrio das tensões nos condensadores.

Começou-se por implementar o conversor AC/DC, respeitando a topologia representada na Figura 3.6.

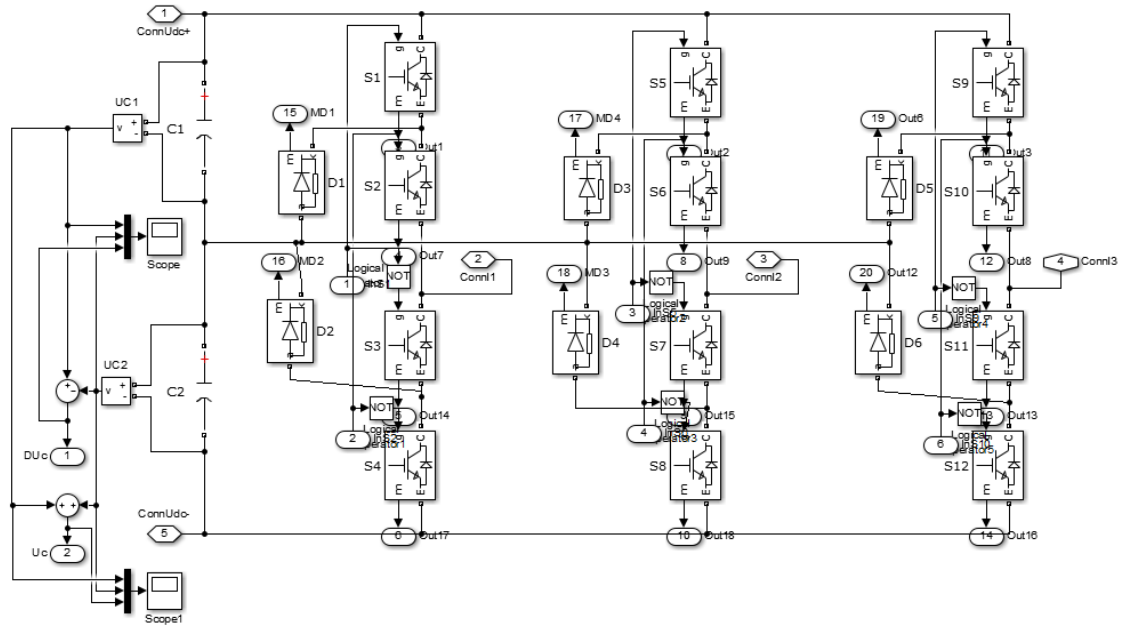


Figura 4.12 - Modelo do conversor AC/DC implementado em MATLAB/Simulink.

Sendo o conversor multinível bidirecional, o retificador não passa de uma cópia direta do inversor, sendo que a única diferença entre o modelo do retificador (Figura 4.12) e o modelo do inversor (Figura 4.1) é o cálculo da grandeza  $U_C$ , a tensão nos terminais da carga DC. Esta grandeza é obtida à custa de um somador (bloco *sum*) que realiza a soma de  $U_{C1}$  e  $U_{C2}$ , sendo estas três grandezas monitorizadas num *scope* e  $U_C$  enviado para uma saída, uma vez que é necessária para o bloco de controlo, por ser uma grandeza a controlar.

Neste modelo, a REE não apresenta nenhuma diferença relativamente à representação utilizada na simulação do inversor (Figura 4.2), sendo que esta se tornará numa “entrada” apenas com a inversão do sinal dos valores de referência das correntes alternadas.

Relativamente ao lado DC do conversor, que passa a ser uma “saída”, distingue-se no modelo utilizado anteriormente (Figura 4.3) pela ausência da fonte DC. O valor da resistência  $R_{Udc}$  deverá, naturalmente, ser ajustado aquando dos testes de simulação, uma vez que deixa de ser uma representação da resistência interna da fonte, para representar uma carga DC (Figura 4.13).

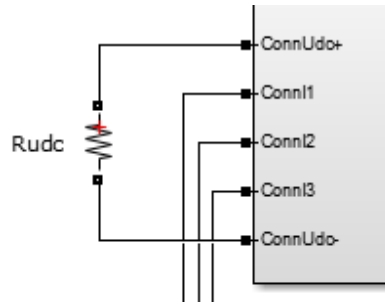


Figura 4.13 - Modelo implementado para representação da carga DC.

A componente do modelo que sofreu mais alterações comparativamente ao modelo completo utilizado para a simulação do inversor (Figura 4.11), é o bloco de controlo (Figura 4.14) que sofreu algumas atualizações em comparação ao bloco de controlo do inversor (Figura 4.4).

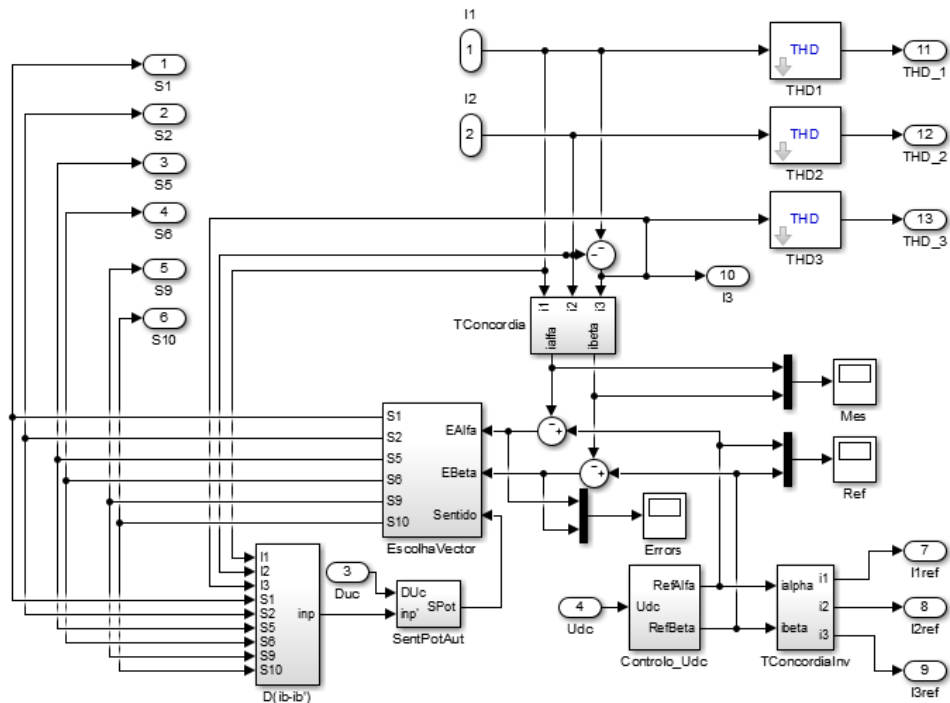


Figura 4.14 - Modelo implementado para o controlo das grandezas associadas ao retificador.

Este diagrama de blocos baseia-se nos métodos de controlo descritos nas secções 3.2.4 e 3.3.1. Comparativamente com o diagrama da Figura 4.11 foram alteradas as referências das correntes alternadas, que passam a ser dadas pelo controlador da tensão  $U_{dc}$ . O bloco “controlo\_Udc” é responsável por calcular estas correntes de referência, no plano  $\alpha\beta$ , em função do erro de  $U_{dc}$  (Figura 4.15).

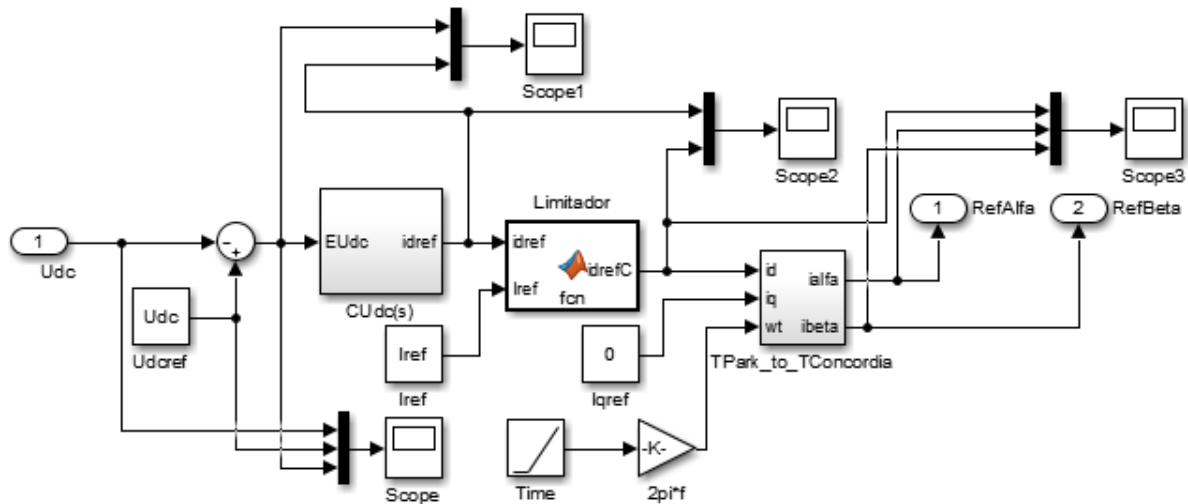


Figura 4.15 - Diagrama de blocos do controlador da tensão  $U_{dc}$ .

O controlador começa por calcular o erro da grandeza a controlar, subtraindo-a ao valor de referência. De seguida, o bloco “ $CU_{dc}(s)$ ” é responsável por calcular a amplitude das correntes de referência à custa do erro da tensão  $U_{dc}$ , bloco que será explicado mais adiante. Este valor passa, então, por um limitador implementado através de um bloco *MATLAB Function*, cujo objetivo é limitar os valores de corrente de forma a evitar que estas tomem valores que implicariam danos a nível de *hardware*, em caso de uma eventual falha do compensador. O código desenvolvido e aplicado neste bloco de programação é facultado no Apêndice A. É de realçar que o bloco “ $CU_{dc}(s)$ ” calcula a corrente de referência no plano  $dq0$ , pelo que é necessário transformar esta grandeza para o plano  $\alpha\beta0$ , utilizado na saída do bloco representado na Figura 4.15.

A Figura 4.16 apresenta o diagrama de blocos da transformação da referência da corrente do plano  $dq0$  para o plano  $\alpha\beta0$ , baseando-se na relação (3.20). Tal é conseguido à custa de blocos *product*, *sum* e de blocos *fcn* para a aplicação das funções seno e cosseno.

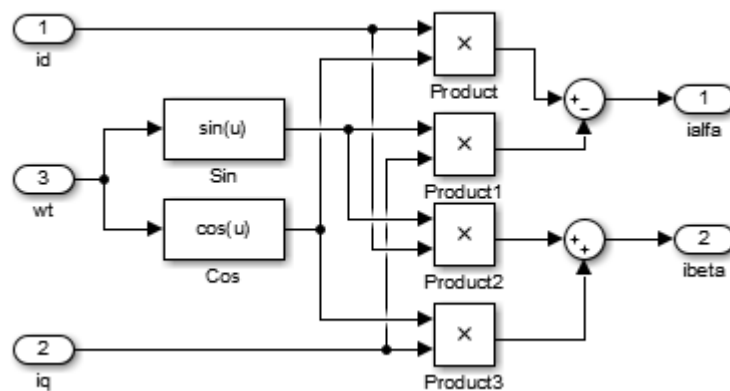


Figura 4.16 - Diagrama de blocos da transformação de Park.



Tal como pode ser observado na Figura 4.15, a entrada  $i_d$  é a referência dada pela saída do limitador. Já  $i_q$  é um valor nulo, uma vez que se usam valores de referência para um fator de potência unitário, e o argumento  $\omega t$  é conseguido à custa de um bloco *ramp* com declive unitário, de forma a simular o tempo, sendo adicionado um atraso de 0,005 s, de forma a sincronizá-lo com o tempo de simulação, e um bloco *gain* para multiplicar esta variável por  $\omega$ , ou seja,  $2\pi f$ , sendo  $f = 50$  Hz.

Relativamente ao bloco “ $CUdc(s)$ ” (Figura 4.17), este aplica o compensador PI dimensionado na secção 3.3.2 e baseia-se no esquema da Figura 2.9.

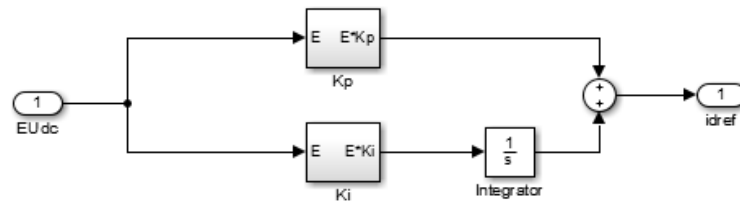


Figura 4.17 - Diagrama de blocos do compensador PI.

Este compensador é constituído por dois blocos desenvolvidos à custa de blocos *constant*, *sum* e *divide* para aplicar ao erro da tensão, as relações (3.54) para  $K_p$  e (3.55) para  $K_i$ . Uma vez que este bloco foi desenvolvido de raiz, para que a componente integradora ( $K_i$ ) tivesse o comportamento adequado, é necessária a aplicação de um bloco *integrator* na sua saída.

Regressando ao esquema da Figura 4.14, é vantajoso definirem-se como saídas, no plano 123, as referências das correntes para efeitos de monitorização. No entanto, uma vez que estas são apresentadas nos planos  $dq0$  e  $\alpha\beta0$ , é necessário realizar a transformação adequada (ver Figura 4.18) antes de estes sinais serem encaminhados para as respetivas saídas.

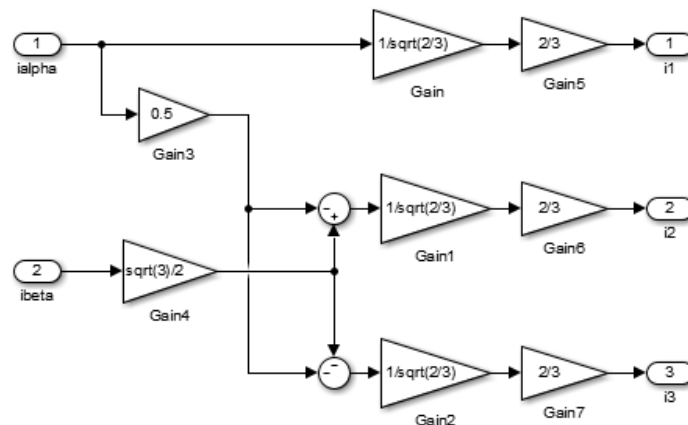


Figura 4.18 - Diagrama de blocos da transformação inversa de Clarke-Concordia.

O diagrama de blocos da Figura 4.18 é uma aplicação direta da relação (3.7), sendo escolhida esta transformação pelo fato da sua conceção ser mais simples, uma vez que apresenta menos variáveis de entrada, que não necessitam da aplicação de mais nenhum bloco, e por uma questão de organização do próprio modelo.

Por fim, realizando a interligação, de forma apropriada, dos blocos dos modelos do retificador, REE, carga DC e controlo, e da aplicação de todos os blocos necessários à monitorização das grandezas de interesse, à semelhança do modelo desenvolvido para o inversor, obtém-se o modelo completo para a simulação do retificador, ilustrado na Figura 4.19.

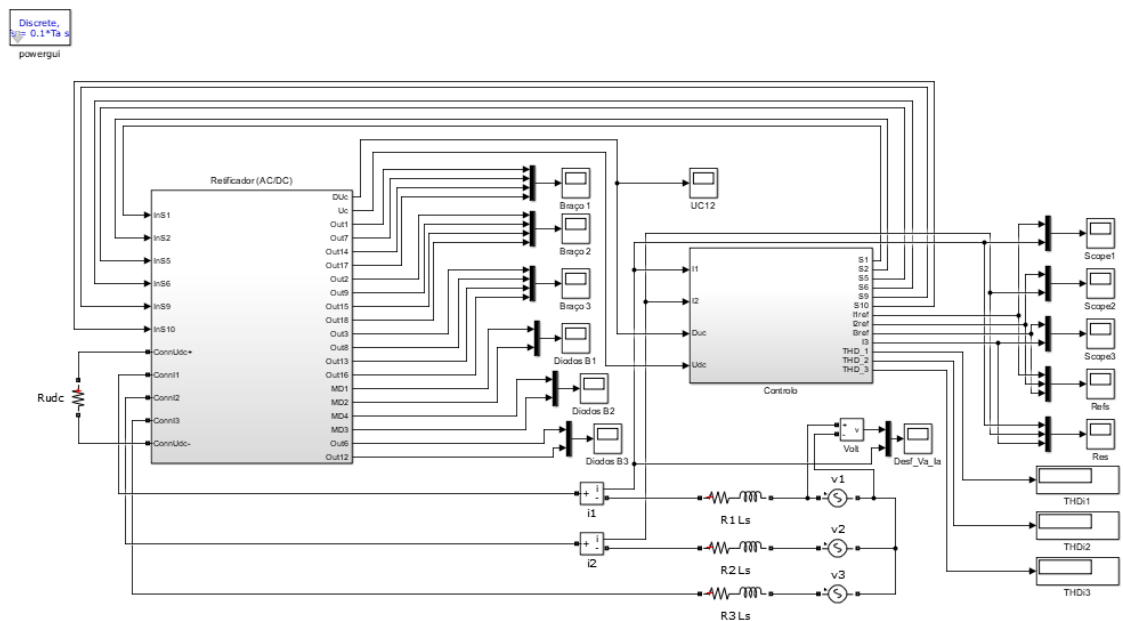


Figura 4.19 - Modelo completo utilizado na simulação do retificador.

### 4.3. Conversor AC/AC costas com costas

Para realizar a conversão costas com costas basta unir os esquemas do inversor (Figura 4.11) e do retificador (Figura 4.19), substituindo a fonte/carga DC por uma ligação direta, resultando no modelo apresentado na Figura 4.20.

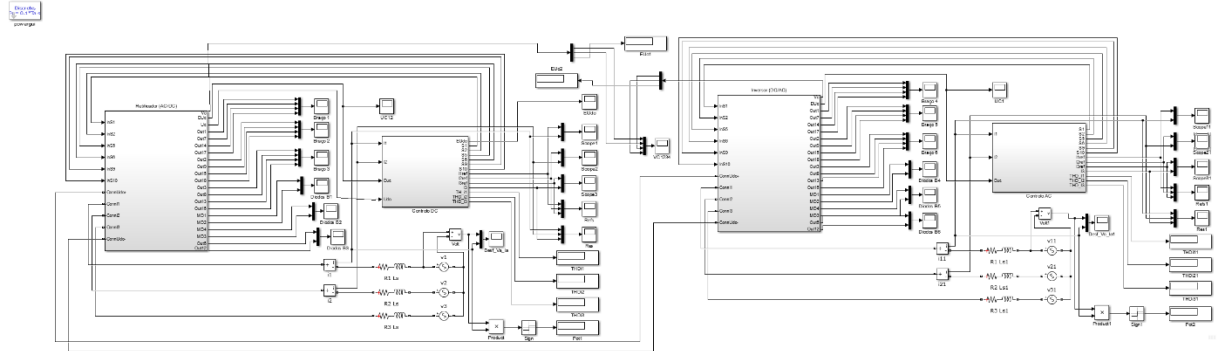


Figura 4.20 - Modelo utilizado para realizar a simulação do conversor AC/AC costas com costas.

Realçam-se duas alterações em relação aos esquemas utilizados anteriormente. A primeira é na monitorização do modelo representativo da REE, onde foi acrescentado, em ambos os modelos, um pequeno sistema de leitura da potência instantânea (Figura 4.21), de modo a facilitar a análise aos testes de inversão do mesmo. A segunda é o envio dos sinais de tensão de todos os condensadores ( $C_1, C_2, C_3$  e  $C_4$ ) para um único *scope* no centro do modelo.

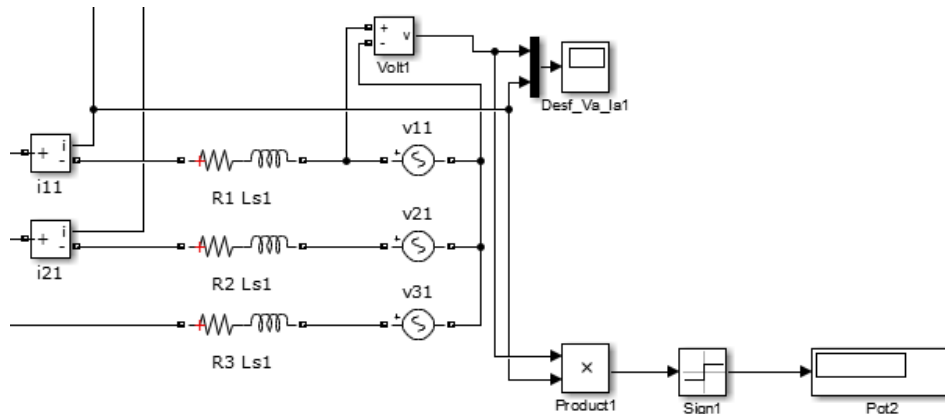


Figura 4.21 - Sistema implementado para a verificação do sentido de transferência de potência instantânea.

Como ilustra a Figura 4.21, este sistema consiste no cálculo do valor de potência numa das fases da REE através da multiplicação dos seus valores de tensão e corrente, adicionando-se também um bloco *sign* de forma a verificar o seu sinal. Caso a saída deste bloco seja “1”, significa que o valor de potência é positivo e que a REE está a receber energia; caso seja “-1” significa que o valor de potência é negativo, logo a REE está a fornecer energia ao sistema. Assim sendo, sabe-se que o conversor está a enviar energia da rede que apresenta valores negativos de potência para a rede que apresenta valores positivos de potência.

#### 4.4. Conversor com HVDC

Para realizar o teste do sistema HVDC foi necessário implementar a topologia do cabo, resultando no modelo da Figura 4.22.

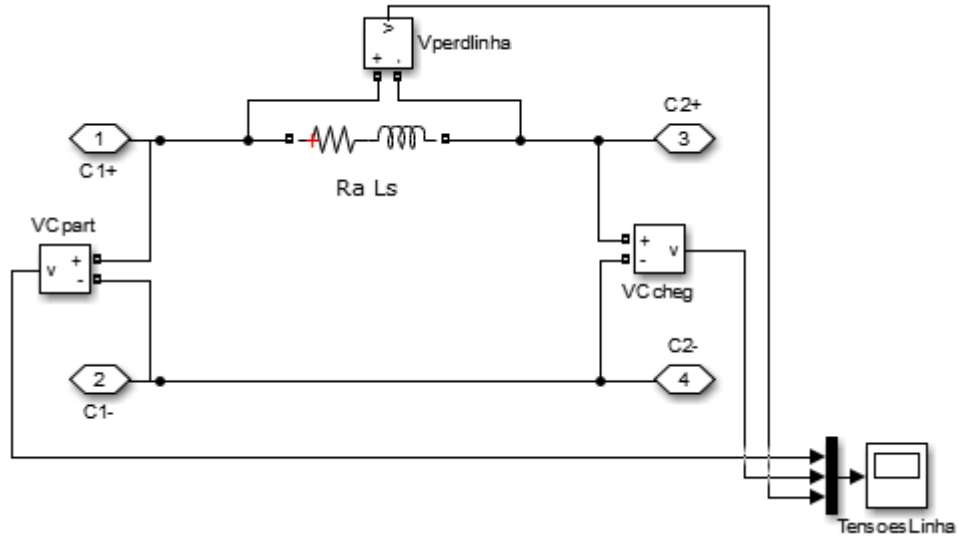


Figura 4.22 - Modelo da linha HVDC utilizado nas simulações.

Substituindo este modelo de linha HVDC pela ligação direta utilizada na conversão costas com costas (Figura 4.20), obtém-se o modelo final apresentado na Figura 4.23.

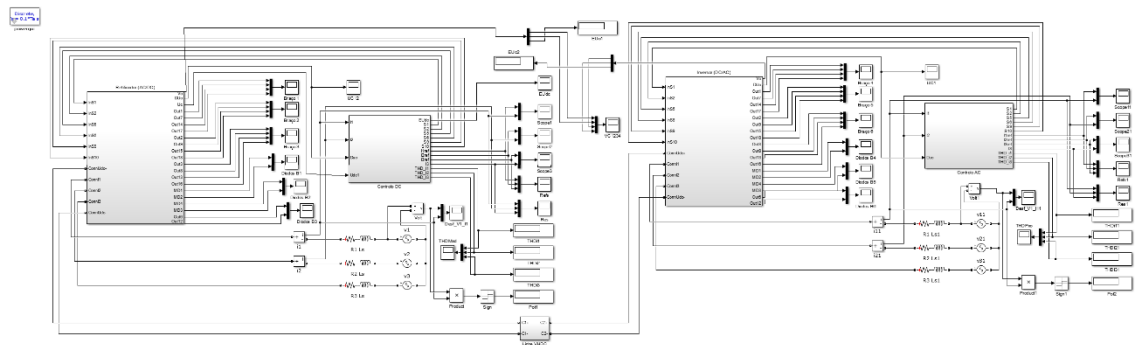


Figura 4.23 - Modelo utilizado para a simulação do sistema HVDC.

## 5. Resultados de simulação

Neste capítulo são apresentados os resultados dos principais testes realizados aos modelos implementados em *MATLAB/Simulink*, descritos no capítulo anterior. Cada teste será detalhado, incluindo as grandezas a serem verificadas, a especificação das variáveis utilizadas, quais os resultados espetáveis e a apresentação dos resultados obtidos, assim como uma breve conclusão sobre os mesmos.

Este capítulo segue a mesma organização de todo o documento, começando-se pela análise individual ao inversor e retificador, seguindo-se a conversão costas com costas e acabando com o sistema completo de transmissão HVDC.

### 5.1. Inversor

Nesta secção são descritos os testes realizados à componente inversora do conversor, recorrendo-se ao modelo descrito na secção 4.1 e apresentado na Figura 4.11, assim como todos os resultados relevantes extraídos desta análise. Ao longo dos vários testes são focadas, essencialmente, as grandezas a controlar: a forma de onda das correntes alternadas (saída) e o equilíbrio das tensões nos condensadores.

Começa-se, então, por verificar o funcionamento do inversor em regime permanente, sendo esperadas correntes trifásicas aproximadamente sinusoidais na saída, em fase com as tensões da REE, de forma a garantir um FP quase unitário. É ainda esperado um equilíbrio das tensões nos condensadores, sendo que ambas as grandezas a controlar deverão apresentar erros não superiores a 10% da sua referência.

As variáveis relevantes foram definidas através de um ficheiro *script*, apresentado no Apêndice B, assumindo os valores da Tabela 5.1.

Tabela 5.1 - Valores das grandezas utilizadas para a simulação do inversor em regime permanente.

REE			DC			AC		
<i>Vac</i>	23	V	<i>Cdc</i>	5	mF	<i>Iref</i>	5	A
<i>Ls</i>	5	mH	<i>Udc</i>	100	V	<i>f</i>	50	Hz
<i>Rac</i>	10	mΩ	<i>Rudc</i>	10	mΩ	<i>Hist</i>	5	%

As correntes de referência  $i_{1ref}$ ,  $i_{2ref}$  e  $i_{3ref}$  obtidas (Figura 5.1 – a) são sinusoidais, apenas limitadas pelo processo de amostragem, sendo que as correntes na saída do conversor  $i_1$ ,  $i_2$  e  $i_3$  (Figura 5.1 – b) apresentam uma forma de onda aproximadamente sinusoidal, com um desfasamento de 120 graus entre si e uma frequência de cerca de 50 Hz, sendo apenas visível um pequeno tremor, que pode ser melhorado ou pelo aumento da frequência de amostragem (que implica maior exigência a nível de processamento) ou pelo aumento de níveis do conversor, resultando numa maior complexidade do mesmo.

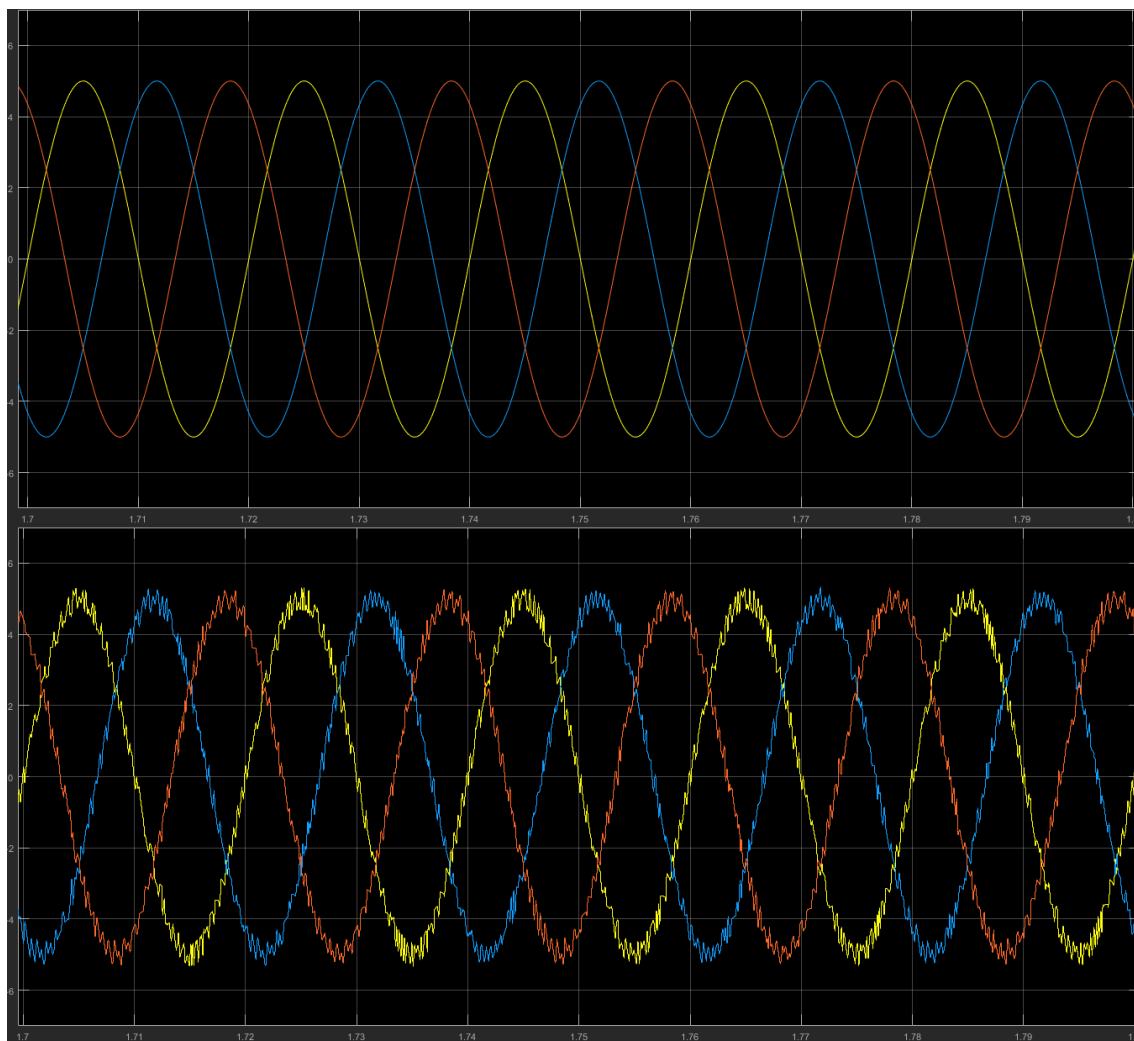


Figura 5.1 - Comparação entre referências e resultados das correntes trifásicas na saída do inversor.

De forma a verificar melhor a capacidade das correntes alternadas seguirem a sua referência, é apresentada de seguida a sobreposição de  $i_l$  e  $i_{lref}$ , sendo que os resultados obtidos para as outras duas correntes são bastante semelhantes.

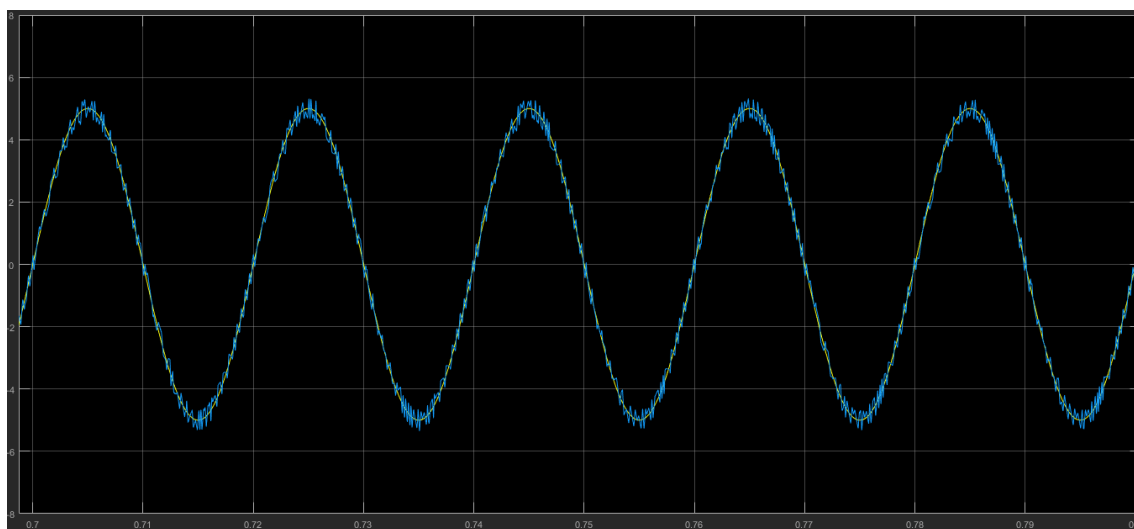


Figura 5.2 - Sobreposição de  $i_l$  (azul) com a sua referência (amarelo).

Observando a Figura 5.2, conclui-se que a corrente  $i_l$ , à saída do inversor, segue a referência, respeitando os critérios de erro anteriormente definidos. O valor obtido para a distorção harmônica (THD) foi de 4,99%, 4,60% e 5,07% para  $i_l$ ,  $i_2$  e  $i_3$  respetivamente, valores aceitáveis para uma ligação à REE.

De seguida analisa-se a outra grandeza a controlar, o equilíbrio das tensões nos condensadores (Figura 5.3). Sendo  $U_{dc} = 100$  V e considerando que o conversor tem dois condensadores e estes devem ter a mesma tensão aos seus terminais, implica que as tensões nos mesmos devem ser controladas de forma a manterem-se em torno dos 50 V cada.

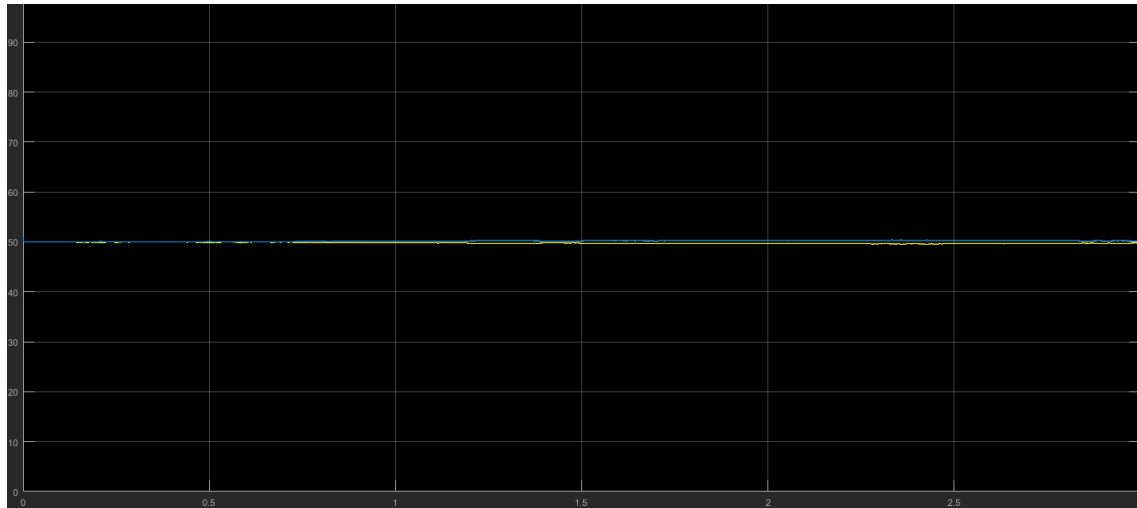


Figura 5.3 - Evolução das tensões  $U_{C1}$  (amarelo) e  $U_{C2}$  (azul).

Através da Figura 5.3 é possível verificar que as tensões  $U_{C1}$  e  $U_{C2}$  variam menos de 0,5 V em torno dos 50 V pretendidos, valor claramente dentro da margem de erro de 10%.

Por fim, a tensão e corrente numa das fases trifásicas da REE ( $v_1$  e  $i_1$ ) são sobrepostas de forma a analisar o FP que, pretendendo-se que seja próximo do unitário, implica que ambas as sinusoides estejam em fase.

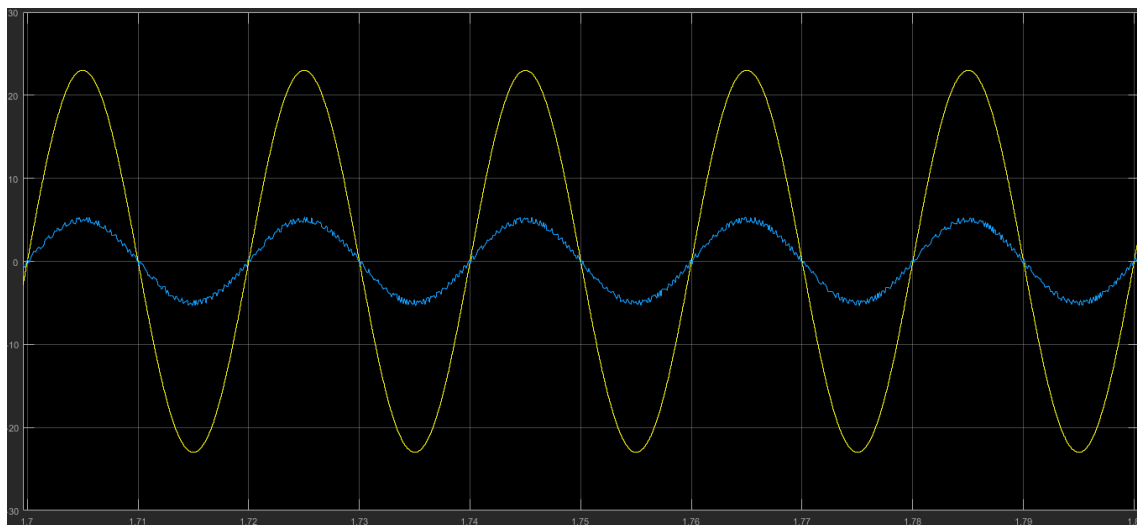


Figura 5.4 - Sobreposição de  $v_1$  (amarelo) com  $i_1$  (azul).

A Figura 5.4 demonstra que os sinais de tensão  $v_l$  e corrente  $i_l$  encontram-se em fase, o que sugere um FP bastante próximo do unitário. Apesar de não estarem aqui representados, os sinais de tensão e corrente das restantes fases apresentam resultados semelhantes.

Analisando todos estes resultados, é possível concluir que, em regime permanente, o inversor apresenta resultados satisfatórios, cumprindo os critérios de erro definidos para as duas grandezas a controlar (forma de onda da tensão de saída e equilíbrio das tensões nos condensadores), verificando-se também os aceitáveis valores de distorção harmónica das ditas correntes e a proximidade do FP com o valor unitário.

Seguidamente, começaram-se os testes ao regime transitório, analisando a resposta do inversor aos principais tipos de variação brusca nas referências. Uma variação possível, tendo em conta o tipo de aplicação pretendido, é uma inversão súbita do sentido de potência. Para simular esta situação, fizeram-se variar os valores de referência das correntes entre um valor positivo e negativo, esperando-se uma resposta rápida do inversor, implicando uma distorção momentânea das correntes alternadas, sem afetar o FP nem o controlo do equilíbrio das tensões nos condensadores.

Comparativamente ao cenário utilizado no teste anterior (ver Tabela 5.1), a única alteração realizada ocorreu na grandeza  $I_{ref}$ , que agora varia entre 5 e -5 A a cada segundo de simulação.



Analisando a Figura 5.5 é possível verificar que, apesar da inversão do sentido de potência, as correntes trifásicas continuam a seguir as suas referências, verificando-se um tempo máximo de resposta de cerca de 0,002 s.

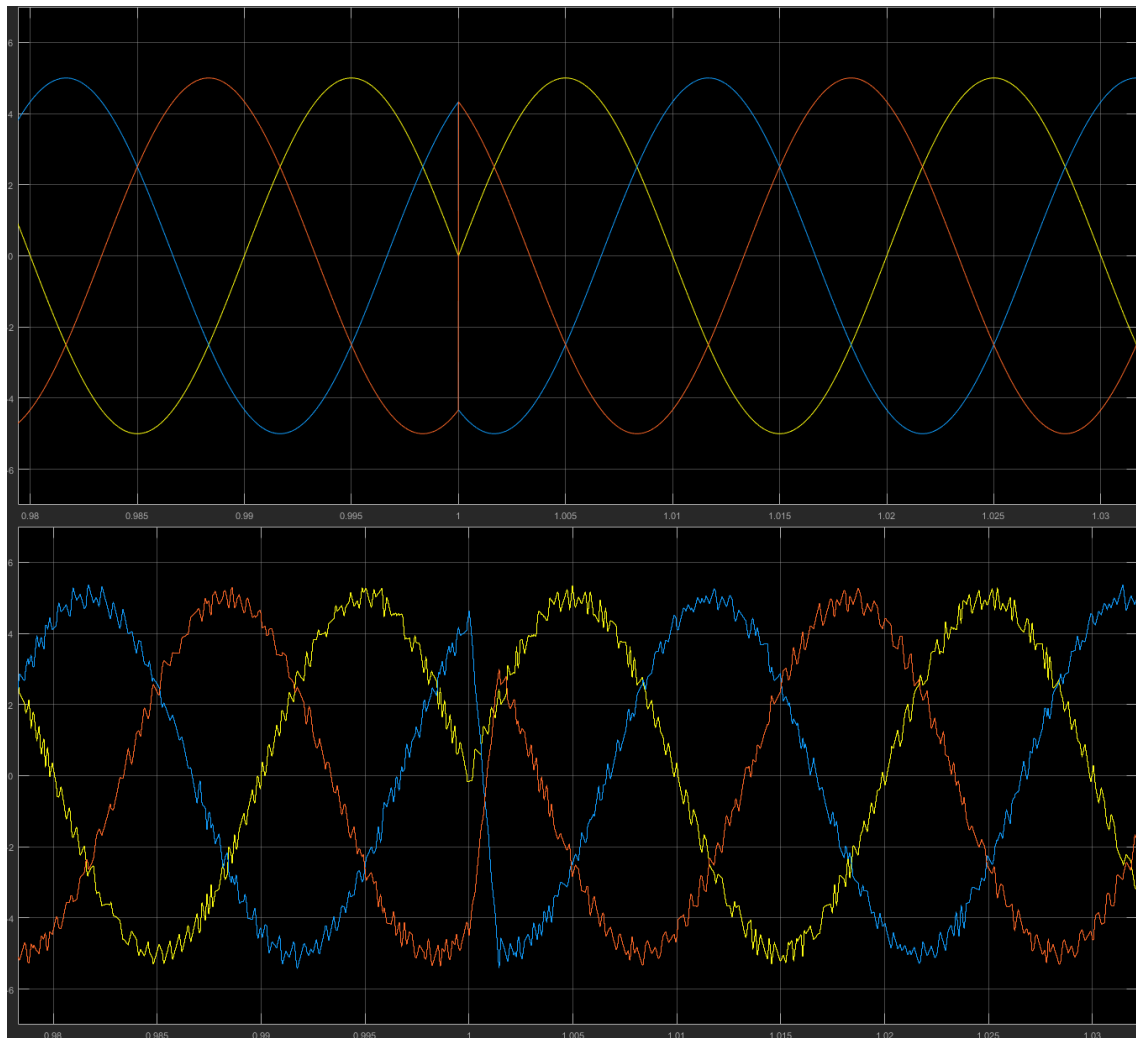


Figura 5.5 - Comparação entre referências e resultados das correntes trifásicas.

De forma a melhor visualizar esta característica do inversor, sobrepueram-se as correntes  $i_{2ref}$  e  $i_2$  (fase em que se verificou uma variação mais acentuada na referência), confirmando o atraso de 0,002 s da corrente  $i_2$  em relação à sua referência, como mostra a Figura 5.6.

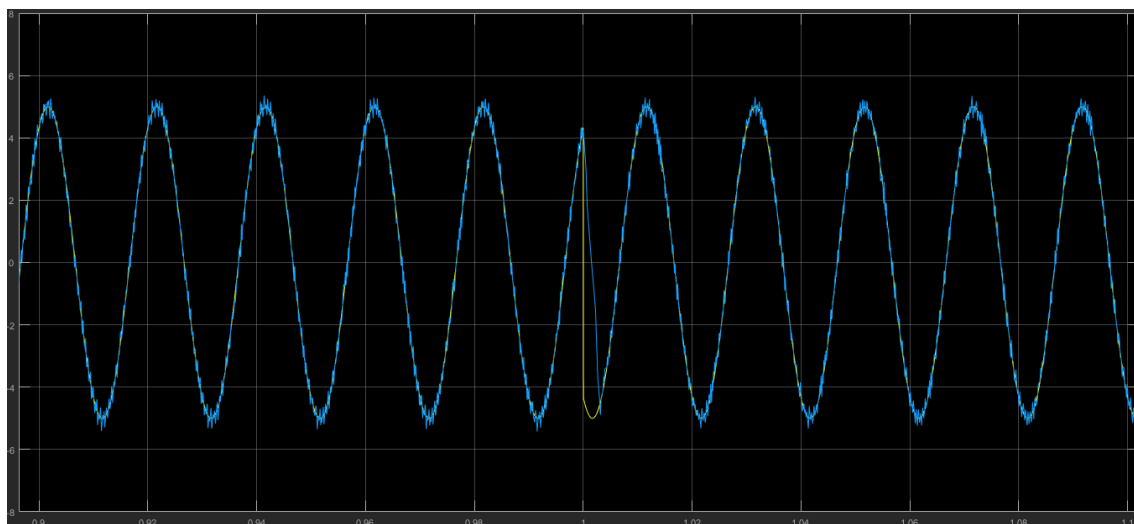


Figura 5.6 - Sobreposição de  $i_2$  (azul) com a sua referência (amarelo).

Tendo em conta que se tratam de correntes da REE, este atraso tem um valor bastante satisfatório, sendo que a distorção provocada por esta inversão de sentido é apenas momentânea e tem um impacto bastante reduzido no valor total, obtendo-se os valores totais de 5,319%, 4,606% e 5,035% para  $i_1$ ,  $i_2$  e  $i_3$  respetivamente, o que resulta numa variação máxima de 0,33%, em comparação ao teste em regime permanente.

Relativamente ao equilíbrio das tensões nos condensadores, verificou-se que a diferença em relação ao regime permanente é um maior número de cruzamentos entre as tensões dos dois condensadores, mantendo-se sempre claramente dentro da gama de erro admitida (variação máxima de cerca de 1 V em torno da referência), pelo que é possível concluir que o inversor tem uma boa reação à inversão do sentido de potência no controlo de ambas as grandezas a controlar.

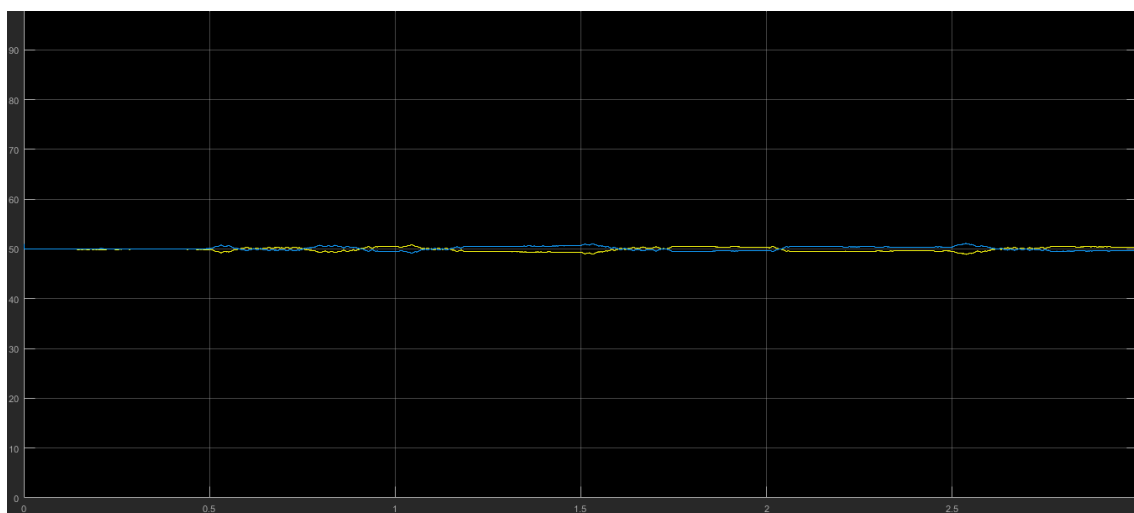


Figura 5.7 - Evolução das tensões  $U_{C1}$  (amarelo) e  $U_{C2}$  (azul).

Devido à variação brusca na corrente de referência, é necessário também verificar a robustez do sistema relativamente ao FP, que se deve manter próximo do unitário, esperando-se que a corrente leve, no máximo, apenas alguns ciclos a ressincronizar-se com a tensão.

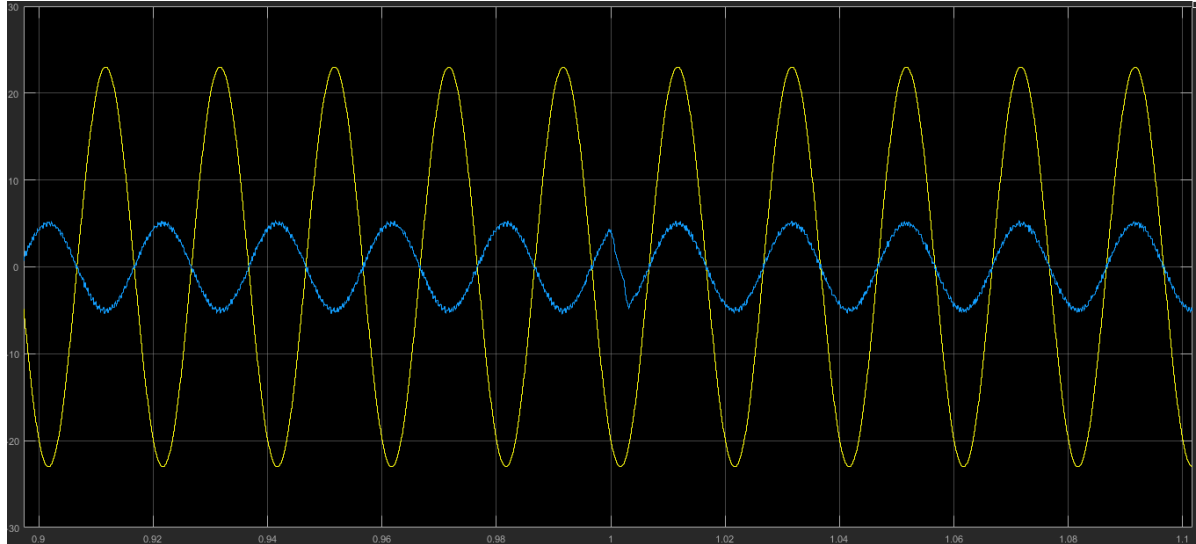


Figura 5.8 - Sobreposição de  $v_2$  (amarelo) com  $i_2$  (azul).

Observando a Figura 5.8 é possível verificar que a corrente  $i_2$  leva menos de um ciclo a ressincronizar-se com a tensão  $v_2$ , pelo que se pode concluir que a resposta do inversor é aceitável, também relativamente ao FP.

Analisando todos estes resultados, chega-se à conclusão que, perante uma inversão brusca no sentido de potência, o inversor apresenta resultados satisfatórios, mantendo todas as grandezas relevantes (correntes alternadas, tensões nos condensadores e FP) dentro dos valores aceitáveis, apresentando distorções momentâneas que não comprometem o bom desempenho do mesmo.

Outro tipo de variação brusca na referência das correntes alternadas é uma variação em *step*, resultando, por exemplo, num aumento brusco das correntes. Para simular esta situação, variaram-se as referências de corrente  $I_{ref}$  entre os 5 e 10 A, sendo esta a única alteração realizada às variáveis utilizadas em regime permanente (Tabela 5.1). Para efeitos de comparação, está disponível no Apêndice C a análise a uma diminuição brusca das correntes.

Tal como no teste anterior, espera-se que as correntes reajam rapidamente a esta alteração, gerando uma distorção momentânea, que deverá ter pouco impacto nos resultados finais.

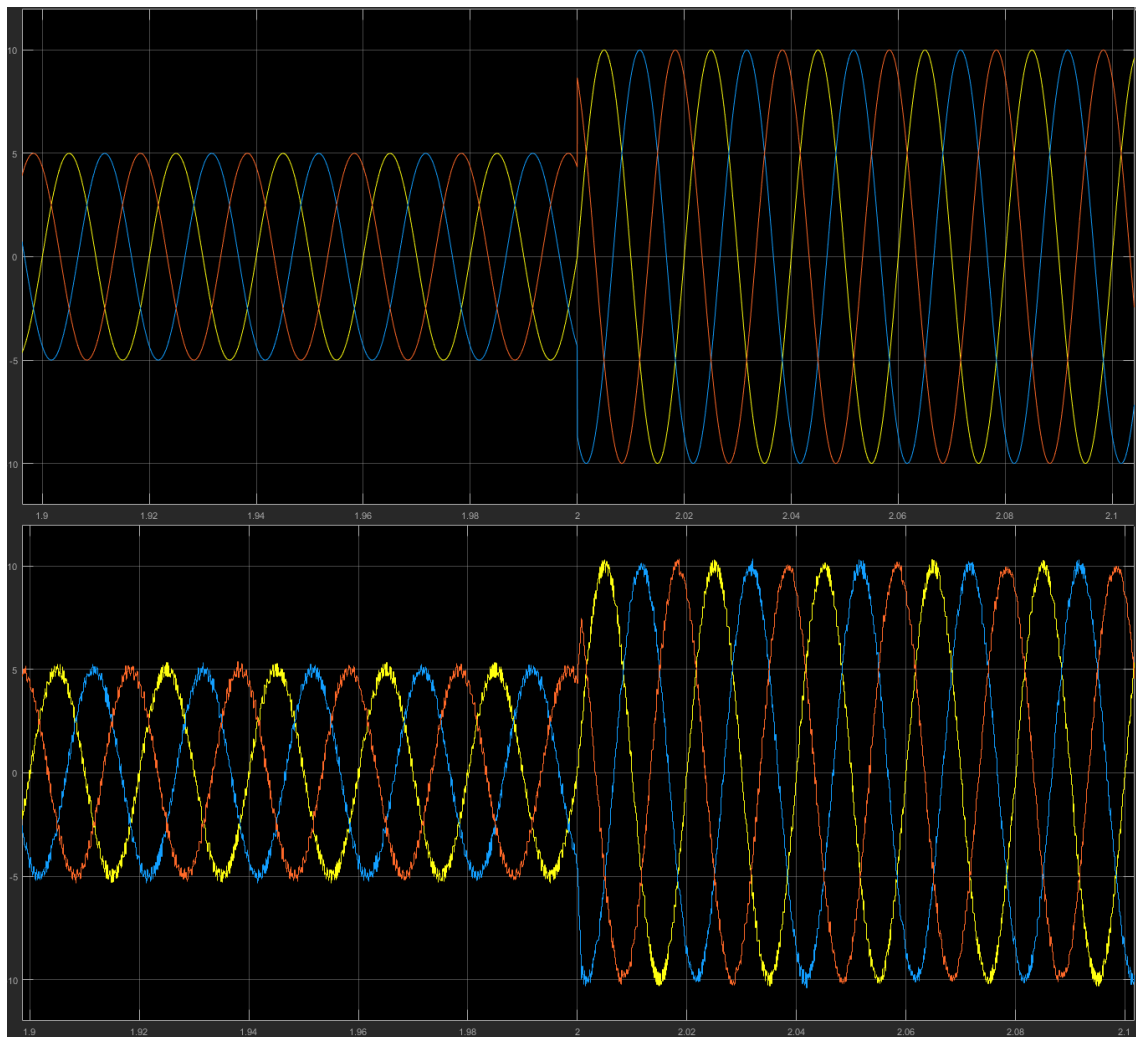


Figura 5.9 - Comparação entre referências e resultados das correntes trifásicas.

Comparando as correntes trifásicas com as suas referências (Figura 5.9) verifica-se que estas continuam a seguir as suas referências, apresentando um atraso máximo inferior a 0,001 s relativamente à variação instantânea das referências. Para uma análise mais pormenorizada pode observar-se a Figura 5.10, onde  $i_l$  é sobreposta a  $i_{lref}$ .

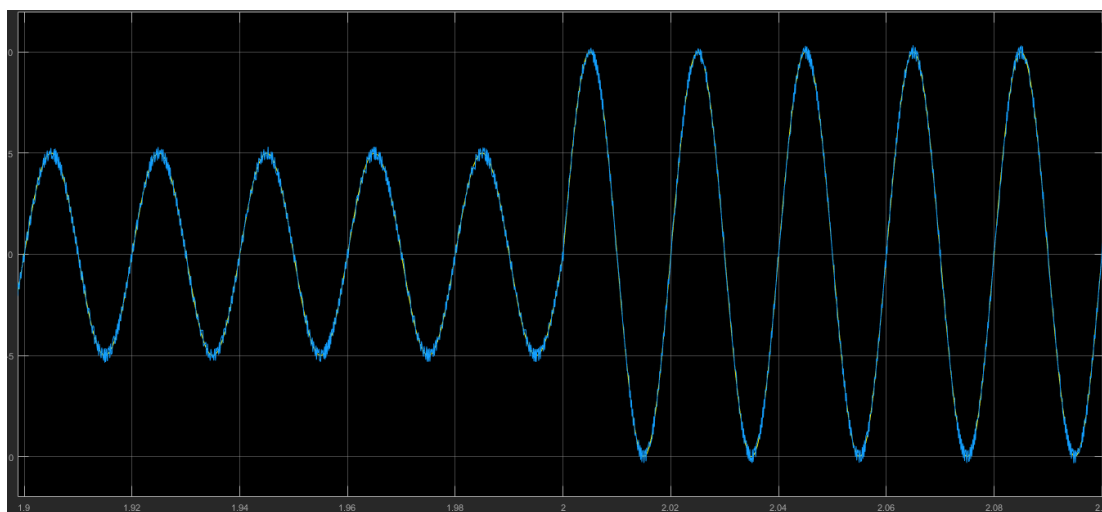


Figura 5.10 - Sobreposição de  $i_l$  (azul) com a sua referência (amarelo).

Pela análise da Figura 5.10 é possível verificar a rápida resposta da corrente a uma variação de amplitude da sua referência, sendo que para  $i_1$  a distorção é impercetível, uma vez que a alteração coincide com a passagem por zero. A distorção total de  $i_1$ ,  $i_2$  e  $i_3$  é de 2,385%, 2,401% e 2,484% respetivamente, relevando-se estes resultados inferiores aos obtidos em regime permanente, devido ao aumento da amplitude das correntes.

No caso do equilíbrio das tensões nos condensadores (Figura 5.11), observou-se que as duas tensões apresentam uma diferença cerca de 0,2 V superior à verificada em regime permanente, não constituindo um problema uma vez que estes valores continuam a convergir ao longo do tempo e dentro da gama de erro definida.

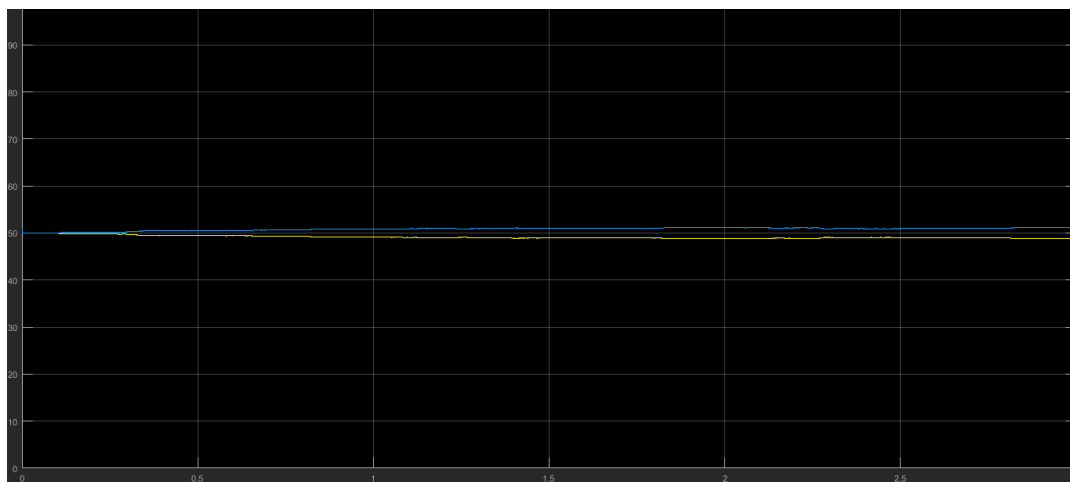


Figura 5.11 - Evolução das tensões  $U_{C1}$  (amarelo) e  $U_{C2}$  (azul).

Relativamente ao desfasamento entre tensão e corrente, ou seja, o FP, os resultados são bastante positivos, uma vez que a corrente reage rapidamente, nunca chegando a perder o sincronismo com a tensão, tal como se pode verificar na Figura 5.12.

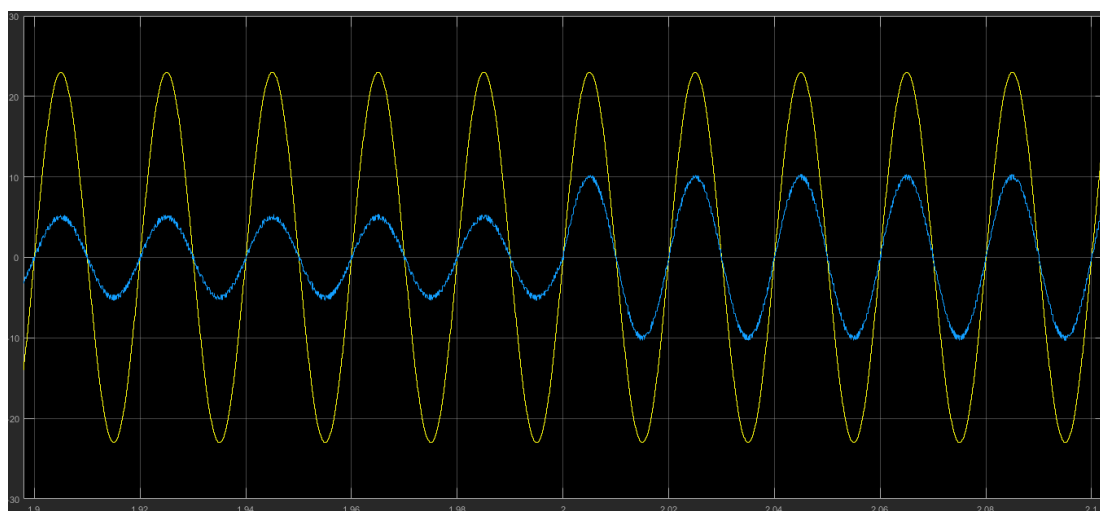


Figura 5.12 - Sobreposição de  $v_1$  (amarelo) com  $i_1$  (azul).

Analisando todos os resultados deste teste, pode concluir-se que o inversor reage bem a um aumento brusco da amplitude da referência, corrigindo rapidamente a amplitude das correntes alternadas, sem afetar significativamente o FP ou o equilíbrio das tensões nos condensadores, obtendo-se mesmo um menor valor de distorção harmónica.

De forma resumida, o inversor consegue apresentar formas de onda bastante satisfatórias relativamente à amplitude e frequências desejadas, reagindo de forma bastante rápida a variações bruscas na sua referência e provocando uma deformação momentânea que apresenta um impacto bastante reduzido no valor da sua distorção harmónica. O controlo do equilíbrio das tensões dos condensadores é também bastante satisfatório, mantendo-se sempre dentro da gama de erro definida como aceitável, mesmo perante variações na referência das correntes. O FP da REE mantém-se muito próximo do unitário, sendo que o sincronismo apenas se perde num caso de inversão de sentido de potência, tendo uma duração inferior a um ciclo dos sinais da rede (a 50 Hz).

É de realçar que a referência das tensões dos condensadores não foi alterada em nenhum teste, visto que depende diretamente do valor de tensão DC ( $U_{dc}/2$ ) e este valor não está a ser controlado no inversor, ao contrário do que acontece na componente retificadora.

## 5.2. Retificador

Nesta secção são descritos os testes realizados para verificar o funcionamento da componente retificadora do conversor, recorrendo-se ao modelo descrito na secção 4.2 e apresentado na Figura 4.19, assim como todos os resultados relevantes extraídos desta análise. Nos diversos testes é verificado o controlo da tensão DC (saída), assim como o impacto deste nas grandezas já analisadas anteriormente (forma de onda das correntes alternadas, equilíbrio das tensões nos condensadores e FP), que deverá ser o mínimo possível.

Tal como a análise ao inversor, o teste inicial passa pela análise do retificador a funcionar em regime permanente, sendo que a única variável alterada comparativamente aos valores apresentados na Tabela 5.1 é o aumento de  $R_{Udc}$  (agora denominado de  $R_{dc}$ ) para 70  $\Omega$ , uma vez que deixa de ser a resistência interna de uma fonte DC para ser uma resistência de carga, que fecha o circuito na entrada para a realização do controlo dessa tensão. Devido à introdução de um compensador do tipo PI, foi necessário atualizar o *script* desenvolvido para os testes ao inversor, estando o código utilizado para a definição das variáveis do retificador também disponível no Apêndice D.

Começando pela análise ao controlo da tensão DC, espera-se que esta acompanhe o valor de referência ( $U_{dref} = 100$  V), dentro da gama de erro definida de 10% e com o mínimo de perturbações possível.

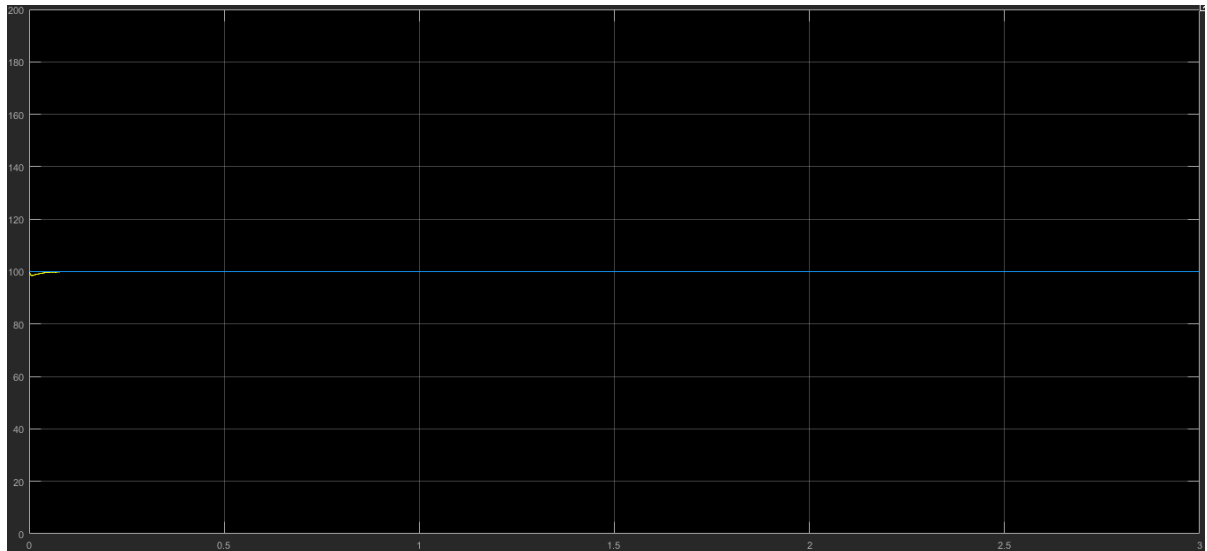


Figura 5.13 - Comparação da tensão DC (amarelo) com a sua referência (azul).

Como se pode verificar pela observação da Figura 5.13, o controlo da tensão DC é realizado com sucesso, com variações impercetíveis, com exceção dos primeiros instantes da simulação, que podem ser considerados como uma perturbação temporária, devido à inicialização das várias variáveis realizada pelo *software* no arranque da simulação.

Apesar do sucesso do controlo de tensão, em regime permanente, é imperativa a verificação das restantes grandezas de interesse, pois estas não devem ser afetadas por este controlo, de forma a evitar comprometer a QEE. Como tal, verificou-se a forma de onda e amplitude das correntes trifásicas, presentes na entrada do retificador, que não deverão ter alterações comparativamente ao funcionamento do inversor.

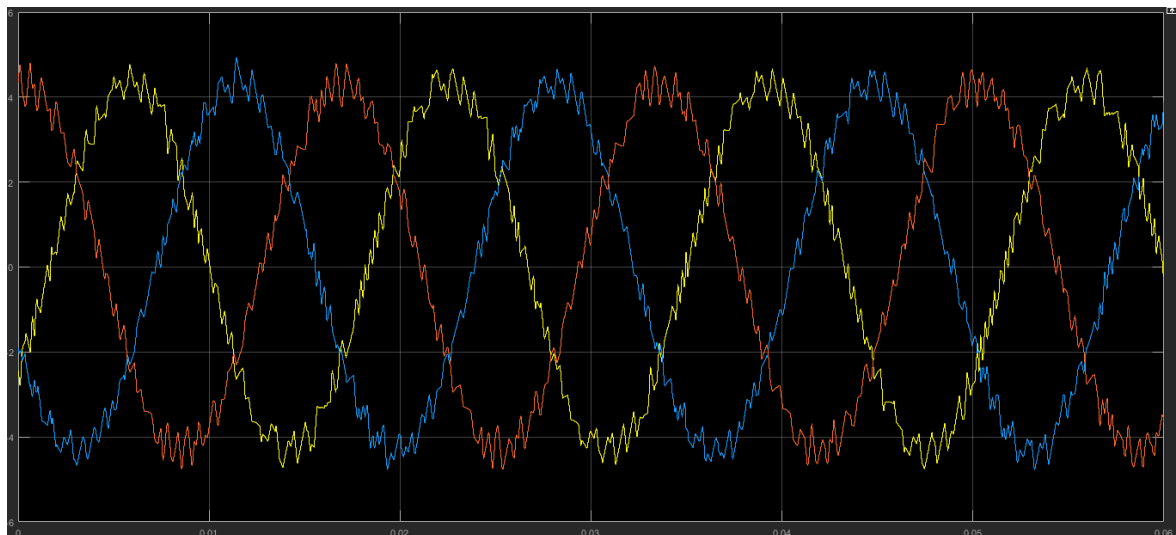


Figura 5.14 - Correntes trifásicas na entrada do retificador.

Tal como se pode verificar através da Figura 5.14, não existem diferenças evidentes em relação aos resultados obtidos para as mesmas correntes ( $i_1$ ,  $i_2$  e  $i_3$ ) no teste ao inversor em regime permanente (Figura 5.1 – b). No entanto, ao analisar a quantificação da deformação das correntes, ou seja, o THD, obtiveram-se os resultados de 7,245%, 6,712% e 6,973%, o que representa uma variação máxima de 2,256%. Esta variação é expectável, uma vez que o controlador de tensão foi dimensionado para dar prioridade ao controlo da tensão  $U_{DC}$ .

Também o equilíbrio das tensões nos condensadores deve ser analisado, de forma a verificar que este não é afetado pelo controlo da tensão DC, de modo a exceder os critérios de erro previamente definidos.

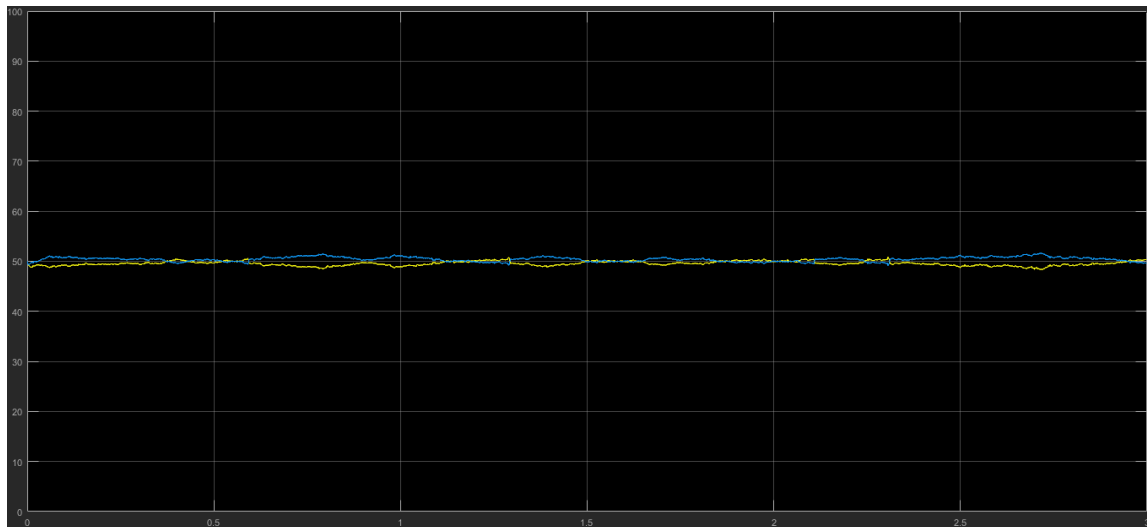


Figura 5.15 - Valores de  $U_{C1}$  (amarelo) e  $U_{C2}$  (azul).

Através da Figura 5.15 é possível verificar que, comparativamente ao teste em regime permanente realizado para o inversor (Figura 5.3), existe uma maior variação dos valores de  $U_{C1}$  e  $U_{C2}$ . Tendo em conta que esta variação não excede os 2 V e que a gama de erro definida como aceitável é de 10%, ou seja, 5 V, pode concluir-se que o impacto do controlador de tensão nas tensões nos condensadores não compromete o bom funcionamento do mesmo.

A última grandeza que carece de uma análise de comparação com o teste em regime permanente da componente inversora do conversor, é o FP. Este deverá permanecer próximo do unitário, de acordo com o que foi definido para este projeto, o que implica que tensões e correntes deverão estar sincronizadas.



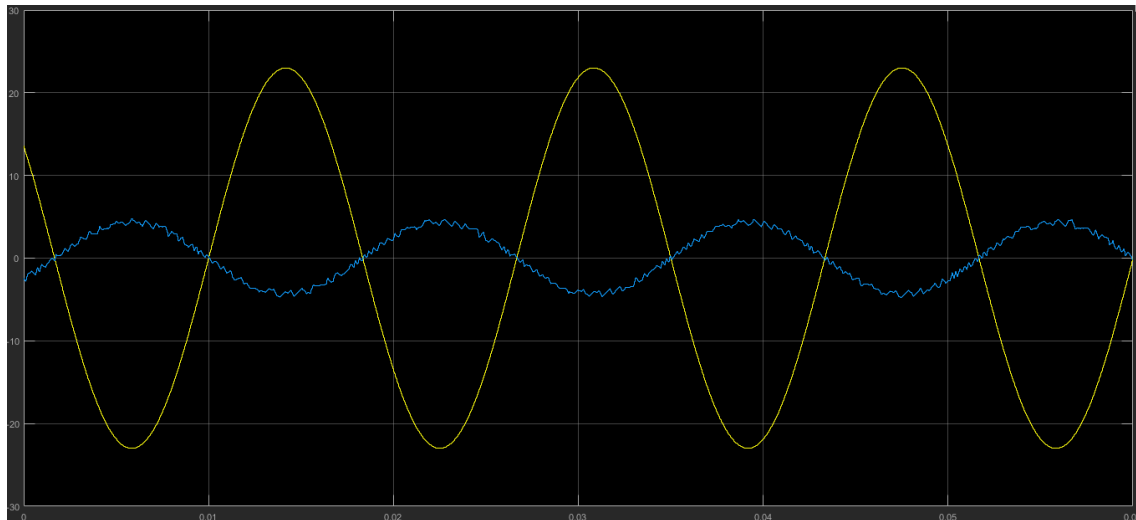


Figura 5.16 - Sobreposição da tensão  $v_l$  (amarelo) à corrente  $i_l$  (azul).

Pela análise à Figura 5.16, é possível concluir que o FP permanece muito próximo do unitário, tal como pretendido, onde a única diferença relativamente ao inversor (Figura 5.4) é o fato de agora estes dois sinais estarem em oposição de fase, uma vez que a REE está agora a enviar energia para o conversor, ao contrário do que acontece com a componente inversora.

Considerando todos os resultados obtidos da análise ao funcionamento da componente retificadora do conversor, pode concluir-se que o controlo de tensão é realizado com sucesso, tendo um impacto aceitável nas restantes grandezas, nomeadamente a forma de onda das correntes, as tensões nos condensadores e o FP.

Verificado o funcionamento em regime permanente, passou-se à análise da resposta do retificador a variações bruscas das referências, começando naturalmente por uma variação na tensão de referência, fazendo-a variar entre os 100 e os 125 V a cada segundo de simulação.

Nesta situação, pretende-se que o retificador seja capaz de reagir rapidamente a esta alteração, afetando o mínimo possível as outras grandezas analisadas e mantendo a ausência de oscilações da tensão DC.

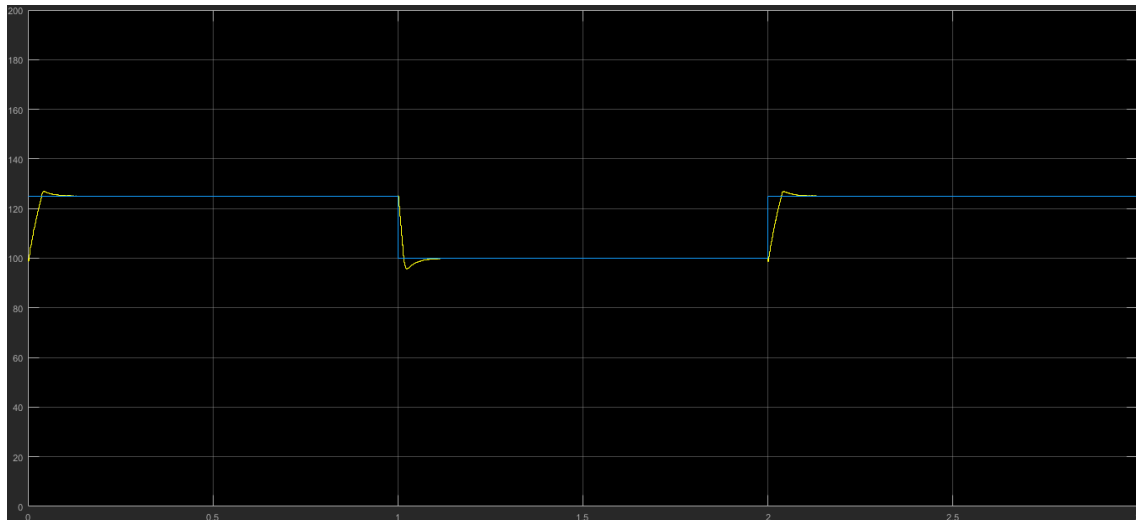


Figura 5.17 - Comparação da tensão DC (amarelo) com a sua referência (azul).

Analisando a Figura 5.17, é possível verificar a rápida resposta à variação da referência (tendo em conta que estão a ser analisadas tensões nos terminais de uma série de condensadores), sendo que a tensão DC apresenta uma sobrelevação máxima inferior a 5%, e que o sistema leva menos de 0,2 s a convergir para a nova referência.

De seguida, verificou-se o efeito desta alteração nas correntes alternadas que, além da breve transição, deverão apresentar o mínimo de discrepância possível com os resultados em regime permanente (Figura 5.14).

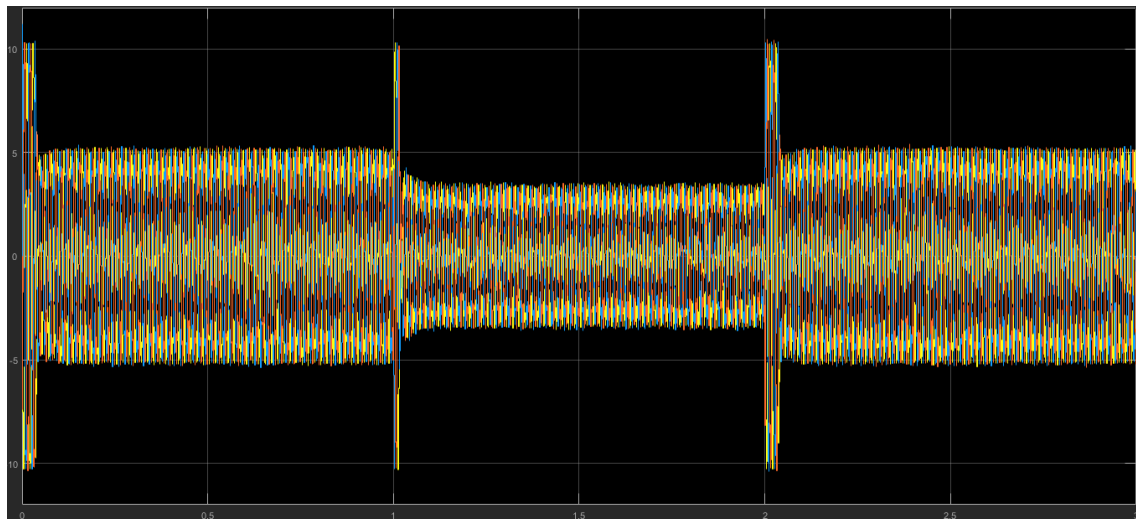


Figura 5.18 - Evolução das correntes trifásicas na entrada do retificador.

Ao analisar a Figura 5.18 pode ver-se que, após as transições a amplitude das correntes dispara, realçando-se a importância do limitador de corrente implementado no controlador de tensão. Nota-se, naturalmente, um ajuste na amplitude que acompanha a alteração do valor de tensão, uma vez que o valor da potência fornecida ao conversor mantém-se constante. Além destas duas alterações, não se verificam diferenças visíveis em relação aos resultados em regime permanente (Figura 5.14), mesmo ajustando devidamente a base de tempo. Assim sendo, a deformação causada nestas correntes pode

ser quantificada pelos valores obtidos de THD para  $i_1$ ,  $i_2$  e  $i_3$ , que apresentam uma variação máxima de 0,783%, comparativamente ao teste em regime permanente.

Relativamente ao equilíbrio das tensões nos condensadores, a única alteração que se espera obter será o ajuste de  $U_{dc}/2$  dos 50 V para metade da nova referência, ou seja, 62,5 V.

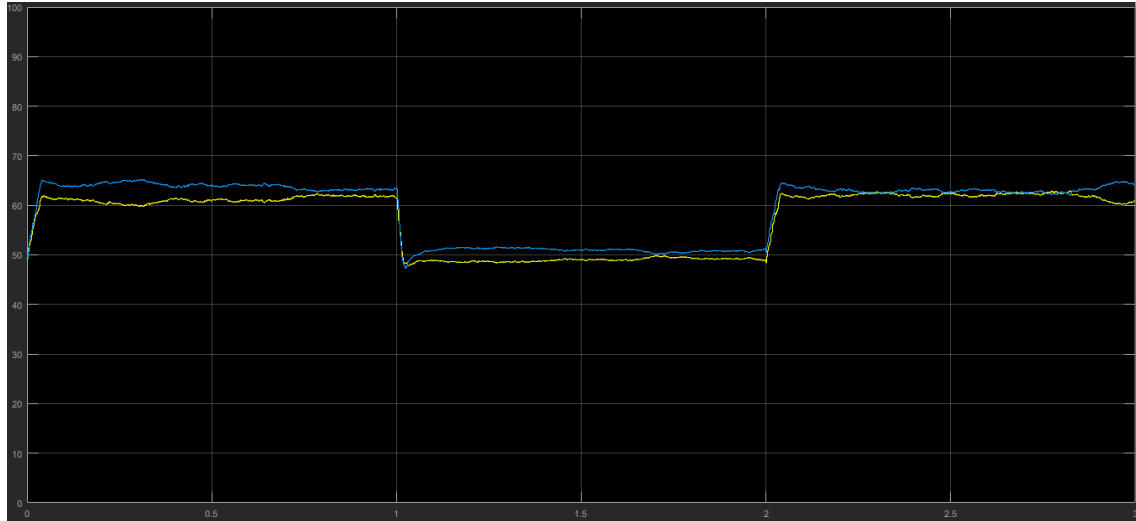


Figura 5.19 - Valores de  $U_{C1}$  (amarelo) e  $U_{C2}$  (azul).

Analisando a Figura 5.19, é possível verificar que o tempo de subida e descida é aproximadamente o mesmo e está de acordo com o obtido para a tensão DC. Após esta transição, seja no sentido ascendente ou descendente, o equilíbrio das tensões apresenta resultados positivos, mantendo os dois valores dentro da gama de erro definida, pelo que se pode concluir que este controlo não é comprometido por uma variação brusca de  $U_{dref}$ .

Relativamente ao FP, este mantém-se muito próximo do unitário, não se verificando nenhuma diferença visível comparativamente aos resultados em regime permanente (Figura 5.16) com exceção, naturalmente, do aumento da amplitude da corrente no intervalo de tempo em que  $U_{dc}$  assume o valor de 125 V.

Considerando todos os resultados obtidos para a resposta a uma variação da tensão de referência, pode concluir-se que o controlo de tensão é robusto o suficiente para lidar com variações na sua referência, não comprometendo as formas de onda das correntes alternadas, equilíbrio das tensões nos condensadores ou FP.

Após ser analisada a resposta do retificador a uma variação em *step* à referência da tensão DC, aplicou-se uma variação semelhante às referências das correntes alternadas, fazendo-as variar entre 5 e 7,5 A a cada 2 segundos, de forma a verificar se esta afeta o controlo de tensão. Esta variação da amplitude de referência foi conseguida através da ligação da série de uma resistência com um interruptor em paralelo com a carga  $R_{DC}$ .

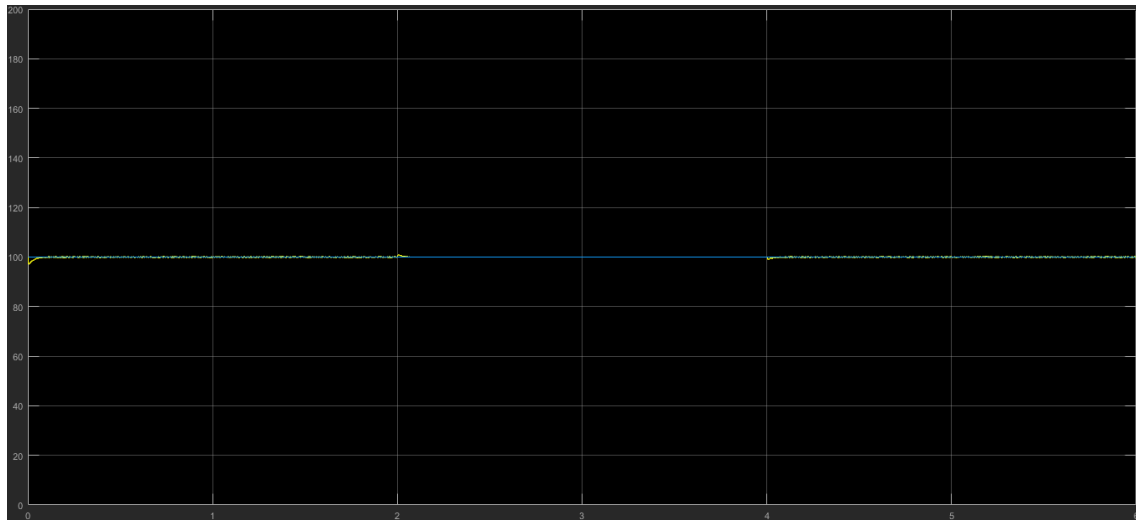


Figura 5.20 - Comparação da tensão DC (amarelo) com a sua referência (azul).

Analisando a Figura 5.20, é possível verificar algum tremor na tensão DC no intervalo de tempo em que  $I_{ref}$  toma o valor de 7,5 A, representando uma variação de cerca de 1%, podendo-se considerar que esta não afeta o seu controle. Nota-se também uma sobrelevação inferior a 5% da referência no momento da transição, levando o retificador menos de 0,2 s a convergir para o valor de referência.

Neste caso, a influência nas correntes alternadas é natural, uma vez que o pretendido é que esta se altere entre as duas referências definidas nos 5 e 7,5 A, introduzindo o mínimo de distorção possível.

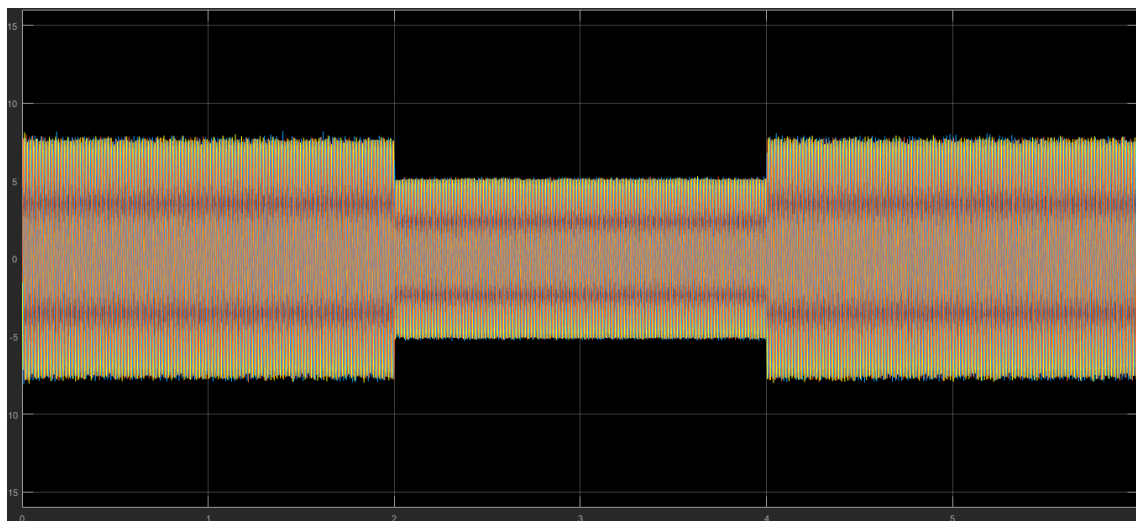


Figura 5.21 - Evolução das correntes trifásicas na entrada do retificador.

Tal como se pode ver na Figura 5.21, as correntes alternadas acompanham a variação brusca na referência, à semelhança do que acontecia com o inversor, sendo que neste teste os valores obtidos para a distorção harmónica de  $i_1$ ,  $i_2$  e  $i_3$ , representam uma variação máxima de 1,792% comparativamente ao teste em regime permanente, devido ao aumento da amplitude das correntes.

No que diz respeito ao equilíbrio das tensões nos condensadores, esta alteração não deverá comprometer o seu funcionamento, podendo-se verificar as variações máximas de 8% de  $U_{C1}$  e  $U_{C2}$  em torno de  $U_{dc}/2$ , pela observação da Figura 5.22.

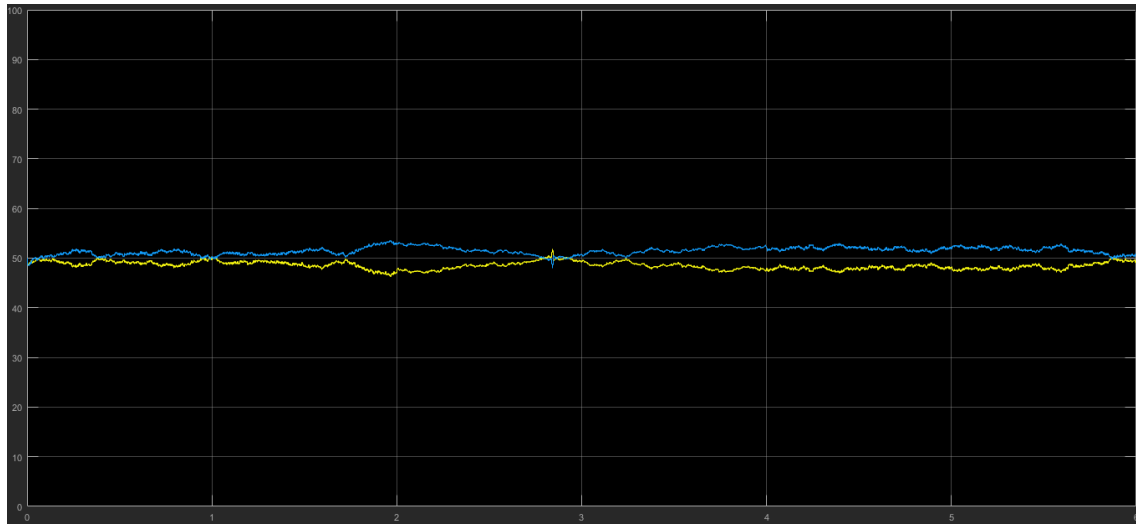


Figura 5.22 - Valores de  $U_{C1}$  (amarelo) e  $U_{C2}$  (azul).

Uma vez mais, para este teste, o FP manteve-se muito próximo do unitário, sem alterações visíveis relativamente aos resultados em regime permanente (Figura 5.16) com exceção, naturalmente, da alteração da amplitude da corrente.

Considerando todos os resultados obtidos para a resposta a uma variação das referências das correntes alternadas, pode concluir-se que o controlo de tensão não é afetado por estas, não se comprometendo também o controlo do equilíbrio das tensões nos condensadores ou o FP.

Repetiu-se o mesmo teste, mas desta vez fazendo as referências das correntes alternadas variarem entre os 5 e -5 A a cada segundo de simulação, implicando uma inversão no sentido de transferência do retificador. Tal foi conseguido à custa da introdução de uma fonte de corrente em paralelo com  $R_{DC}$ , além da resistência e interruptor adicionados no teste anterior.

Perante esta situação, o retificador deverá ser capaz de manter o valor da tensão DC muito próximo do valor de referência, apresentando uma perturbação reduzida nos instantes de alteração do sentido de potência.

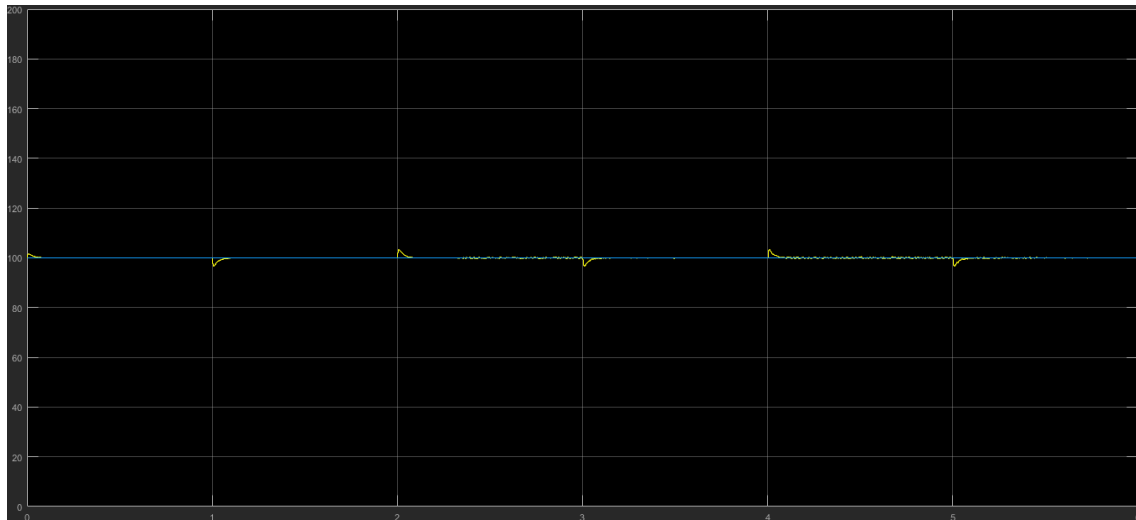


Figura 5.23 - Comparação da tensão DC (amarelo) com a sua referência (azul).

Pela análise à Figura 5.23, é possível verificar que, tal como esperado, a tensão DC continua a seguir a sua referência, respeitando o critério de erro definido, tendo variações abaixo dos 5% aquando da inversão do sentido de potência e demorando menos de 0,2 s a voltar a convergir, o que é consistente com os resultados obtidos anteriormente.

Relativamente às correntes alternadas, estas devem seguir a variação na referência, não tendo impacto visível na amplitude das mesmas, uma vez que a referência é alterada para o seu simétrico.

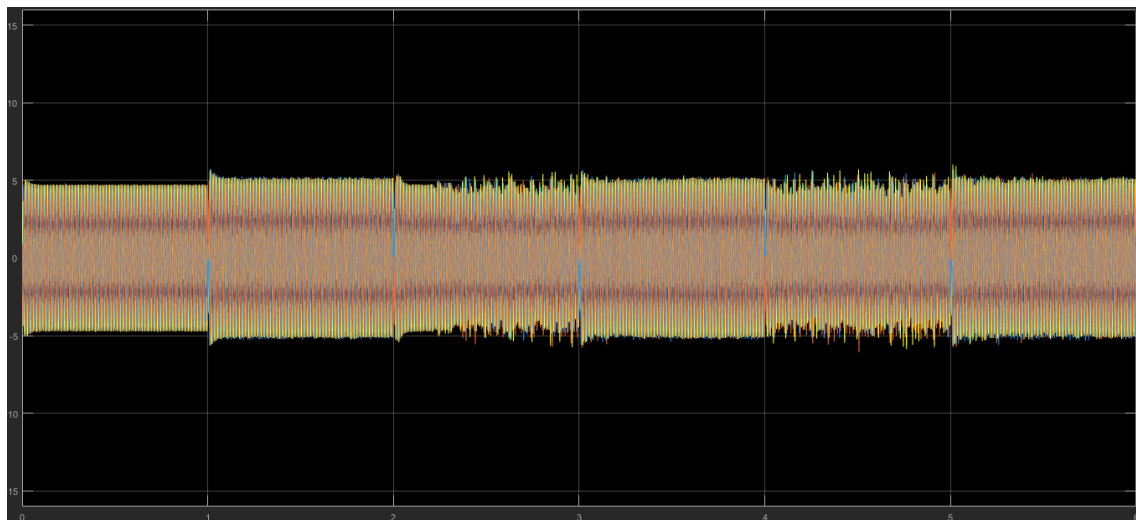


Figura 5.24 - Evolução das correntes trifásicas na entrada do retificador.

Analisando a Figura 5.24, verifica-se que existe alguma flutuação na amplitude das correntes alternadas nos intervalos de tempo em que o sentido de potência é invertido, isto é, quando o conversor funciona no modo inversor. Existe também uma pequena sobrelevação na amplitude das mesmas no momento da variação da referência, sendo que esta converge rapidamente. Para este teste obteve-se uma variação máxima de 1,048% do THD comparativamente ao teste em regime permanente.

Também para o equilíbrio das tensões nos condensadores, a influência desta alteração deve ser bastante reduzida, com possível exceção de uma variação reduzida no momento da transição.

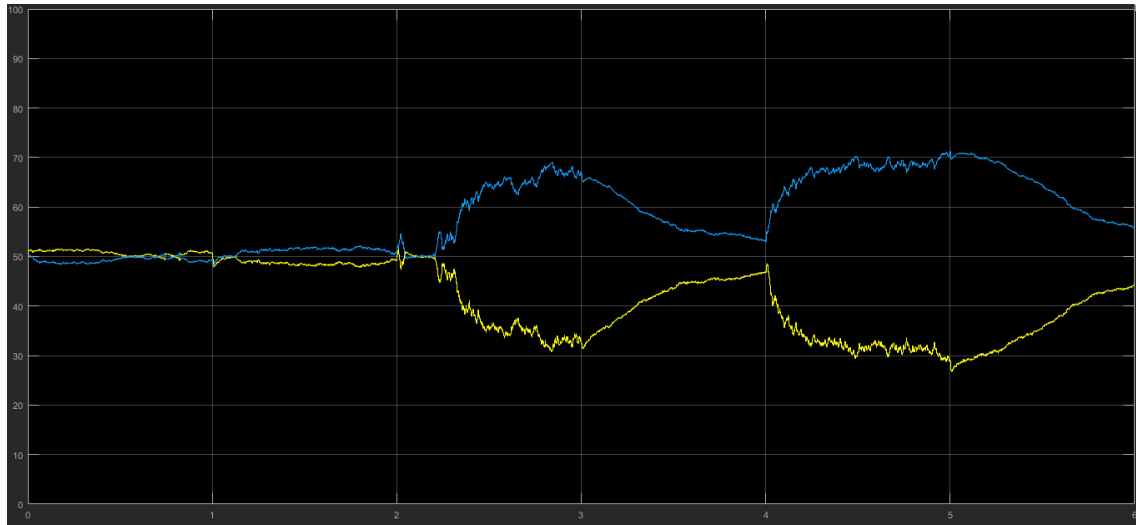


Figura 5.25 - Valores de  $U_{C1}$  (amarelo) e  $U_{C2}$  (azul).

Observando a Figura 5.25 nota-se que durante os dois primeiros segundos de simulação é mantido o equilíbrio das tensões nos condensadores, mas que depois desse intervalo de tempo o retificador tende a desequilibrar as tensões  $U_{C1}$  e  $U_{C2}$ , no intervalo de tempo em que este funciona como inversor, atingindo valores de erro de cerca de 20%, o dobro da gama de erro definida, sendo este desequilíbrio lentamente corrigido no intervalo de tempo em que o conversor funciona como retificador. Esta situação sugere que o sistema de controlo por modo de deslizamento não está, neste intervalo de tempo, a escolher vetores redundantes, prejudicando o controlo das tensões  $U_{C1}$  e  $U_{C2}$ . Uma possível solução será a implementação de um sistema que evite que o controlador por modo de deslizamento escolha vetores não redundantes durante várias iterações consecutivas, o que terá impacto no controlo das correntes.

Relativamente ao FP, este deverá manter-se próximo do unitário e, ao contrário dos casos anteriores, espera-se que a corrente se dessincronize com a tensão durante um número muito reduzido de ciclos no momento da transição, uma vez que o sentido de potência é invertido, variando-se entre sinais em fase e em oposição de fase.

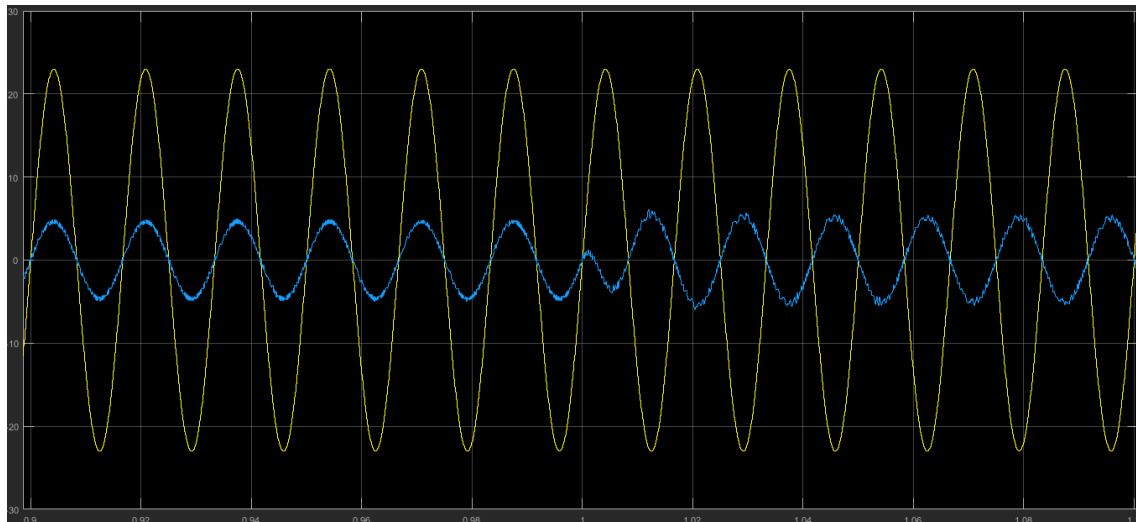


Figura 5.26 - Sobreposição da tensão  $v_I$  (amarelo) à corrente  $i_I$  (azul).

Analisando a Figura 5.26, é possível verificar que, tal como aconteceu na análise ao inversor (Figura 5.8), o conversor demora um ciclo após a inversão do sentido de potência até sincronizar novamente as correntes alternadas com as tensões da REE.

Considerando os resultados deste teste, pode concluir-se que o controlo da tensão DC é suficientemente robusto para suportar uma alteração no sentido de transferência de potência, tendo um impacto bastante reduzido nas outras grandezas, com exceção do intervalo de tempo em que este funciona como inversor, notando-se uma oscilação da amplitude das correntes alternadas, não afetando significativamente o seu THD e em que o equilíbrio das tensões nos condensadores é afetado, chegando a atingir valores de erro de cerca de 20%.

Resumidamente, o retificador revelou-se capaz de controlar a tensão DC aos terminais dos condensadores, com um impacto muito reduzido nas outras grandezas de interesse (forma de onda das correntes alternadas, equilíbrio das tensões nos condensadores e FP). Perante variações bruscas nos valores de referência, o sistema reage rapidamente, voltando a convergir todas as grandezas de interesse para as suas referências. De referir que a única situação registada em que o impacto desta alteração é significativo é uma pequena oscilação na amplitude das correntes alternadas e um excesso da gama de erro aceitável no equilíbrio das tensões dos condensadores quando este está a funcionar como inversor.

Com estes resultados confirma-se o correto funcionamento do circuito retificador, podendo-se proceder à junção dos dois conversores costas com costas para testar a conversão AC/AC.

### 5.3. Conversor AC/AC costas com costas

Nesta secção são descritos os testes realizados ao funcionamento do conversor AC/AC na configuração costas com costas, que consiste numa ligação direta do retificador ao inversor. Para tal, recorreu-se ao modelo descrito na secção 4.3 e apresentado na Figura 4.20. Nos diversos testes são verificadas todas as grandezas já testadas nas secções anteriores (forma de onda das correntes alternadas, equilíbrio das



tensões nos condensadores, FP e controlo da tensão DC), mas também do controlo de potência, que será descrito mais à frente. De entre todos os testes realizados, serão apresentados apenas aqueles que foram considerados mais relevantes, tendo em conta os resultados já obtidos nas duas secções anteriores.

Uma vez mais, começou-se pelo teste ao funcionamento do conversor AC/AC em regime permanente, onde a única alteração às variáveis utilizadas no primeiro teste (Tabela 5.1) é a ausência de  $R_{udc}$ , uma vez que é feita uma ligação direta entre os componentes retificador e inversor e a carga associada ao controlo da tensão DC é o próprio inversor. O código utilizado na realização destes testes está disponível através do Apêndice E.

Uma vez que se utilizaram as mesmas variáveis para os testes individuais ao inversor e retificador em regime permanente, espera-se que os resultados obtidos neste teste estejam em conformidade com os obtidos anteriormente, tendo a ligação direta entre as duas componentes o mínimo de influência possível. Assim sendo, começa-se por analisar o comportamento da componente inversora, onde as correntes apresentam formas de onda muito semelhantes aos resultados obtidos anteriormente (Figura 5.1), obtendo-se valores de THD de 5,188%, 4,530% e 5,219% para  $i_1$ ,  $i_2$  e  $i_3$  respetivamente, o que representa um aumento máximo de 0,198% comparativamente à análise individual ao inversor, o que implica uma influência que pode ser considerada insignificante da ligação do retificador.

Relativamente ao equilíbrio das tensões nos condensadores, notou-se uma influência clara da ligação ao retificador nos resultados obtidos, como é possível verificar na Figura 5.27.

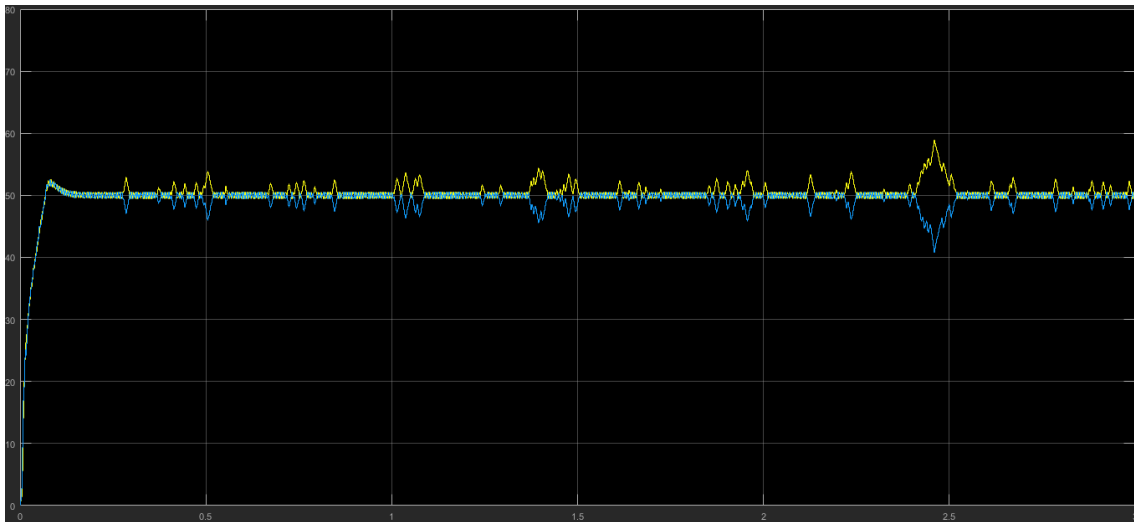


Figura 5.27 - Valores de  $U_{C3}$  (amarelo) e  $U_{C4}$  (azul).

Como se pode observar na Figura 5.27, comparativamente aos resultados individuais ao inversor (Figura 5.3), há um aumento significativo da variação de  $U_{C3}$  e  $U_{C4}$  em torno de  $U_{dc}/2$ . Esta situação não é preocupante uma vez que estas grandezas

apenas excedem a gama de erro considerada aceitável num período de tempo bastante reduzido (entre os 2,40 e 2,45 segundos da simulação, aproximadamente).

No que diz respeito ao FP, este mantém-se muito próximo do unitário, não se obtendo diferenças perceptíveis comparativamente ao teste individual ao inversor (Figura 5.4). Deste modo, pode-se concluir que, em regime permanente, com o sentido de potência direto (transferência de energia do retificador para o inversor), a única diferença visível no inversor é um aumento da variação de  $U_{C3}$  e  $U_{C4}$  para valores muito mais próximos da gama de erro definida como aceitável.

Passando-se à análise do retificador, verificou-se que, ao longo do tempo, são visíveis algumas flutuações na amplitude das correntes alternadas, tal como ilustra a Figura 5.28.

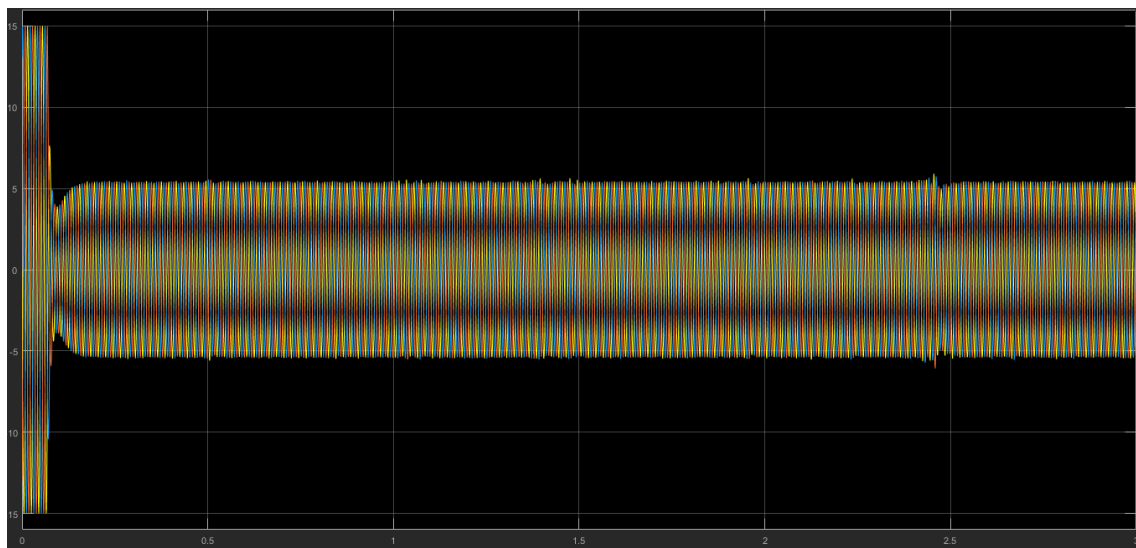


Figura 5.28 – Evolução das correntes alternadas na entrada do retificador.

Analisando a Figura 5.28 pode verificar-se que a partir de cerca de 0,2 segundos de simulação (ponto até onde a amplitude das correntes é apenas limitada pelo limitador do controlador de tensão, devido ao carregamento inicial dos condensadores), a forma de onda das correntes alternadas é satisfatória, tendo apenas a introdução de algumas pequenas flutuações na amplitude comparativamente à análise individual ao retificador (Figura 5.14) realizada anteriormente. Nesta simulação, os resultados obtidos para o THD foram de 5,563%, 4,940% e 5,193% para  $i_1$ ,  $i_2$  e  $i_3$  respetivamente, resultando numa redução máxima de 1,780% comparativamente às correntes representadas na Figura 5.14.

Relativamente ao equilíbrio das tensões nos condensadores, verificou-se que, tal como para  $U_{C3}$  e  $U_{C4}$  (inversor), também as tensões  $U_{C1}$  e  $U_{C2}$  (retificador) apresentam uma maior variação em torno de  $U_{dc}/2$ , comparativamente aos resultados da análise individual ao retificador (Figura 5.15), mantendo-se estas sempre dentro da gama de erro definida como aceitável. No que diz respeito ao FP, tal como acontece no inversor, também no retificador não existem diferenças perceptíveis comparativamente ao teste individual ao retificador (Figura 5.16), mantendo-se o FP muito próximo do unitário.

Já no controlo da tensão DC na ligação entre retificador e inversor (Figura 5.29), nota-se a introdução de uma sobrelevação da tensão na ordem dos 5%, devido ao carregamento dos quatro condensadores e uma variação extremamente reduzida da mesma ao longo do tempo, mas perceptível, ao contrário do que aconteceu na análise individual ao retificador (Figura 5.13) devido à alteração da “carga DC”, que passou a ser o próprio inversor.



Figura 5.29 - Comparação da tensão DC (amarelo) com a sua referência (azul).

Assim sendo, pode-se concluir que, em regime permanente, com o sentido de potência direto, a única diferença relevante nas grandezas associadas ao retificador é um aumento da variação de  $U_{C1}$  e  $U_{C2}$  para valores mais próximos da gama de erro definida como aceitável, obtendo-se mesmo uma menor distorção harmónica (THD) das correntes alternadas.

Sintetizando, em regime permanente, e utilizando-se um sentido de potência do retificador para o inversor, apesar de algumas pequenas variações comparativamente ao funcionamento isolado dos mesmos, a conversão AC/AC realiza-se conforme os parâmetros definidos, respeitando-se os diversos critérios de erro.

De seguida, passou-se ao teste em regime permanente, mas utilizando o sentido de potência inverso, ou seja, a ser enviada energia do inversor para o retificador. Para tal, alterou-se a variável  $I_{ref}$  para o seu inverso, ou seja, para -5 A.

A principal preocupação relativamente a este teste está associada ao comportamento anteriormente verificado na análise individual ao retificador, que apresentava alguns resultados menos satisfatórios quando o sentido de potência era invertido. Por este motivo é relevante verificar-se o efeito deste comportamento na conversão costas com costas, não devendo este provocar grandes alterações nos resultados comparativamente ao teste com o sentido de potência direto.

Começando pelas correntes alternadas do lado do inversor, estas apresentam características muito próximas da análise individual (Figura 5.1), tal como pretendido. Os

valores obtidos de THD apresentam uma variação máxima de 0,546% comparativamente à análise individual ao inversor e de 0,616% comparativamente ao sentido de potência direto, o que sugere que o controlo das correntes alternadas no lado do inversor não depende diretamente do sentido de potência, tal como é pretendido.

Relativamente ao equilíbrio das tensões nos condensadores, a variação de  $U_{C3}$  e  $U_{C4}$  em torno da referência  $U_{dc}/2$  é mais significativa do que a verificada no teste anterior (Figura 5.27) e ainda mais do que a obtida no teste individual ao inversor (Figura 5.3), tal como se pode verificar na Figura 5.30.

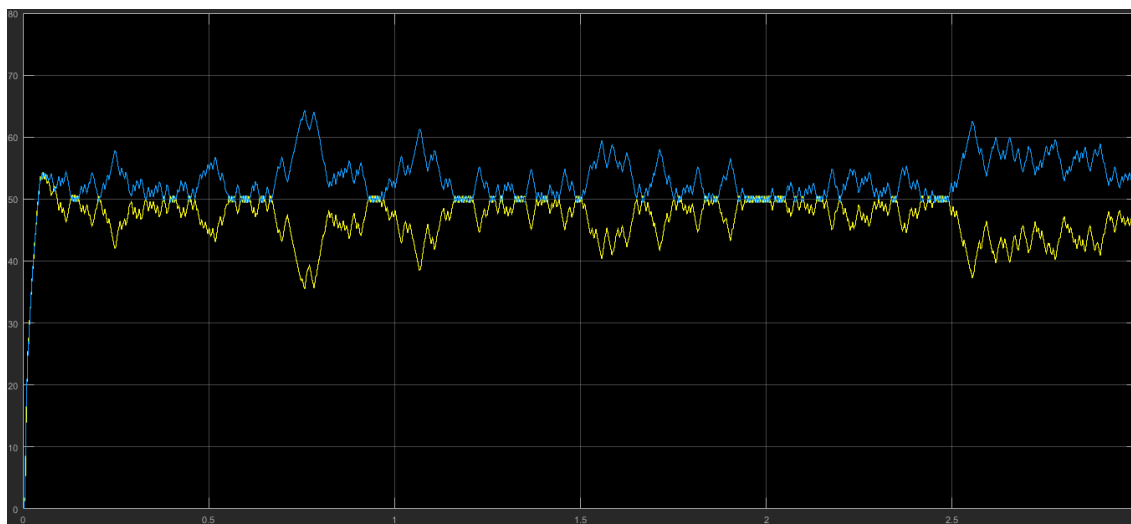


Figura 5.30 - Evolução das tensões  $U_{C3}$  (amarelo) e  $U_{C4}$  (azul).

Como se pode observar pela Figura 5.30, este aumento da variação de  $U_{C3}$  e  $U_{C4}$  não é preocupante, uma vez que os limites da gama de erro (40 e 60 V) raramente são atingidos. No entanto, este resultado pode ser largamente melhorado ao ajustar-se ligeiramente o histeresse permitido pelo conversor, resultado disponibilizado no Apêndice F.

No que diz respeito ao FP, este mantém-se muito próximo do unitário, não se obtendo diferenças perceptíveis comparativamente aos testes anteriores (Figura 5.4). Assim sendo, é possível concluir que, em regime permanente, com o sentido de potência inverso (transferência de energia do inversor para o retificador), a única diferença visível no inversor é um aumento da variação de  $U_{C3}$  e  $U_{C4}$ , situação facilmente corrigida por um ligeiro aumento da gama de histeresse permitida.

Passando à análise do retificador, verifica-se que ao longo do tempo acentuaram-se as flutuações na amplitude das correntes alternadas, comparativamente ao uso do sentido de potência direto (Figura 5.28), tal como ilustra a Figura 5.31.

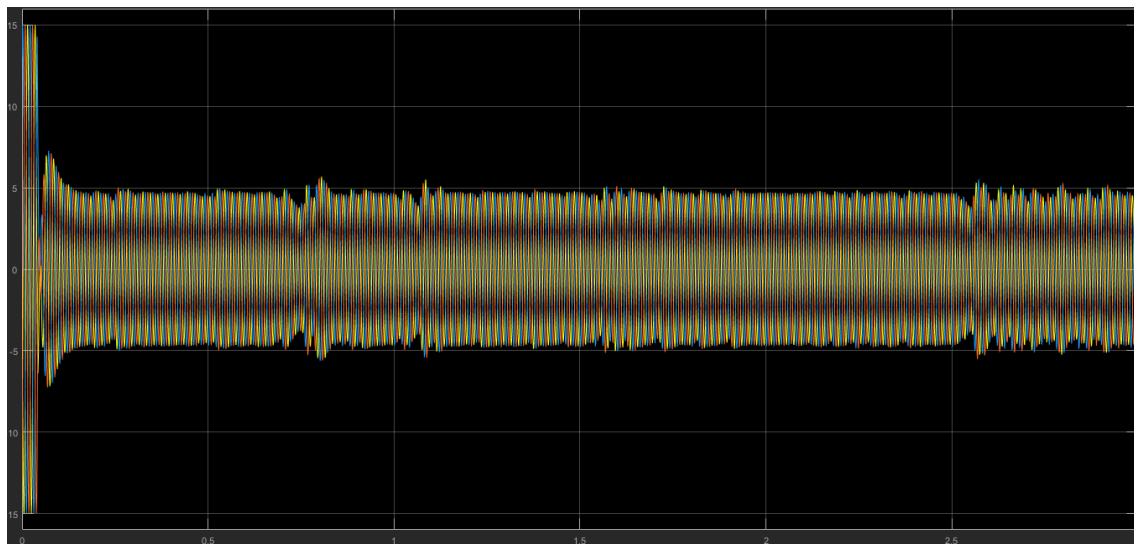


Figura 5.31 - Evolução das correntes alternadas na entrada do retificador.

Tal como se pode observar na Figura 5.31, estas flutuações na amplitude são mais visíveis e podem ser mais preocupantes caso resultem num aumento da distorção das mesmas. Os valores obtidos para o THD traduzem-se num aumento máximo de 1,291% que, apesar de claramente visível, não representa um problema significativo uma vez que estes valores mantêm-se num nível aceitável para a REE.

A principal falha detetada neste teste consiste no equilíbrio das tensões nos condensadores, onde a variação de  $U_{C1}$  e  $U_{C2}$  em torno de  $U_{dc}/2$  aumenta significativamente, variando estas grandezas em torno de valores próximos de 63 e 37 V respetivamente, resultado que pode ser verificado no Apêndice G. No que diz respeito ao FP, este encontra-se, uma vez mais, muito próximo do unitário e não apresenta diferenças visíveis comparativamente aos resultados obtidos anteriormente (Figura 5.16). Relativamente ao controlo da tensão DC, os resultados obtidos foram muito próximos dos obtidos no teste anterior (Figura 5.29), verificando-se apenas um maior número de variações muito reduzidas em torno da referência de  $U_{dc}$ .

Assim sendo, pode concluir-se que, em regime permanente, com o sentido de potência inverso, os únicos resultados preocupantes são o aumento das variações de amplitude das correntes alternadas na entrada do retificador e um controlo do equilíbrio das tensões  $U_{C1}$  e  $U_{C2}$  menos bem conseguido.

Resumidamente, em regime permanente, e utilizando-se um sentido de potência do inversor para o retificador, apesar da obtenção de resultados menos satisfatórios no controlo do equilíbrio das tensões nos condensadores, é possível afirmar que a conversão AC/AC realiza-se com sucesso, respeitando-se os restantes critérios de erro.

No teste seguinte, verifica-se a capacidade do conversor AC/AC transferir energia entre duas redes de frequências distintas. Para tal, repõe-se o valor original de  $I_{ref} = 5$  A e definiram-se as frequências  $f_1=50$  Hz para a rede 1 (entrada do retificador) e  $f_2=60$  Hz para a rede 2 (saída do inversor).

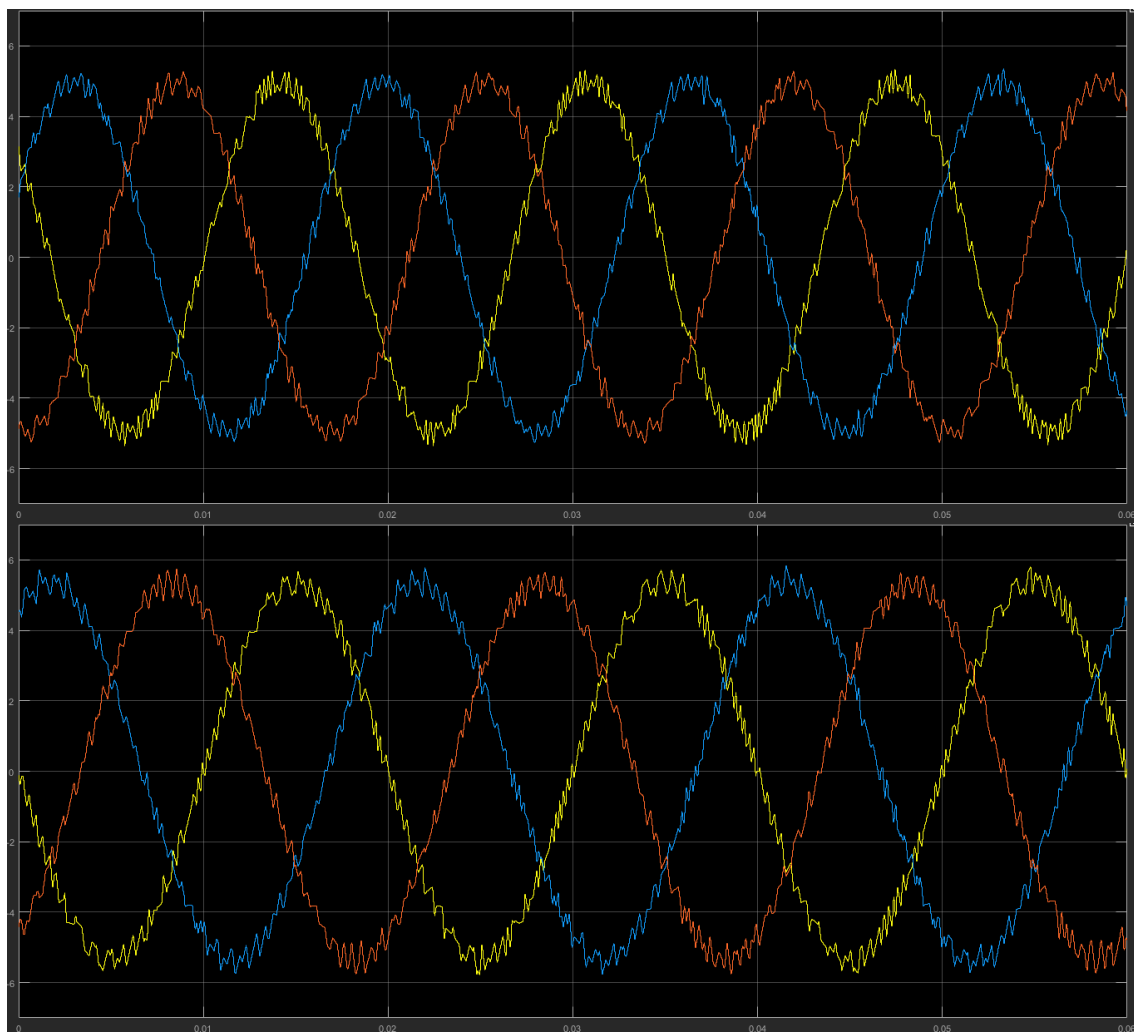


Figura 5.32 - Comparação entre as correntes alternadas da rede 2 (cima) e da rede 1 (baixo).

Observando-se a Figura 5.32, é possível verificar que as formas de onda das correntes alternadas da rede 1 (Figura 5.32-b) são em tudo semelhantes às obtidas na maioria dos testes anteriores (Figura 5.1-b) e que as formas de onda da rede 2 (Figura 5.32-a) apenas diferem na sua frequência, que foi alterada de 50 para 60 Hz. A comparação entre as frequências das duas redes pode ser realizada, analisando-se o período de um dos sinais sinusoidais que na rede 1 é de  $1/50 = 0,02$  s e na rede 2 é de  $1/60 = 0,017$  s.

Relativamente a todas as outras grandezas analisadas, nomeadamente a tensão DC, o equilíbrio das tensões nos condensadores e o FP, os resultados obtidos foram, em tudo, semelhantes aos resultados do primeiro teste (regime permanente com sentido de potência direto), verificando-se uma variação máxima no THD de 0,510% no conjunto de todas as correntes alternadas. No que diz respeito ao FP, é de realçar que também a frequência das fontes de tensão da REE da rede 2 teve de ser ajustada para 60 Hz, de forma a manter-se o sincronismo desejado entre tensão e corrente, essencial à obtenção do FP aproximadamente unitário, tal como se pode observar pela Figura 5.33.

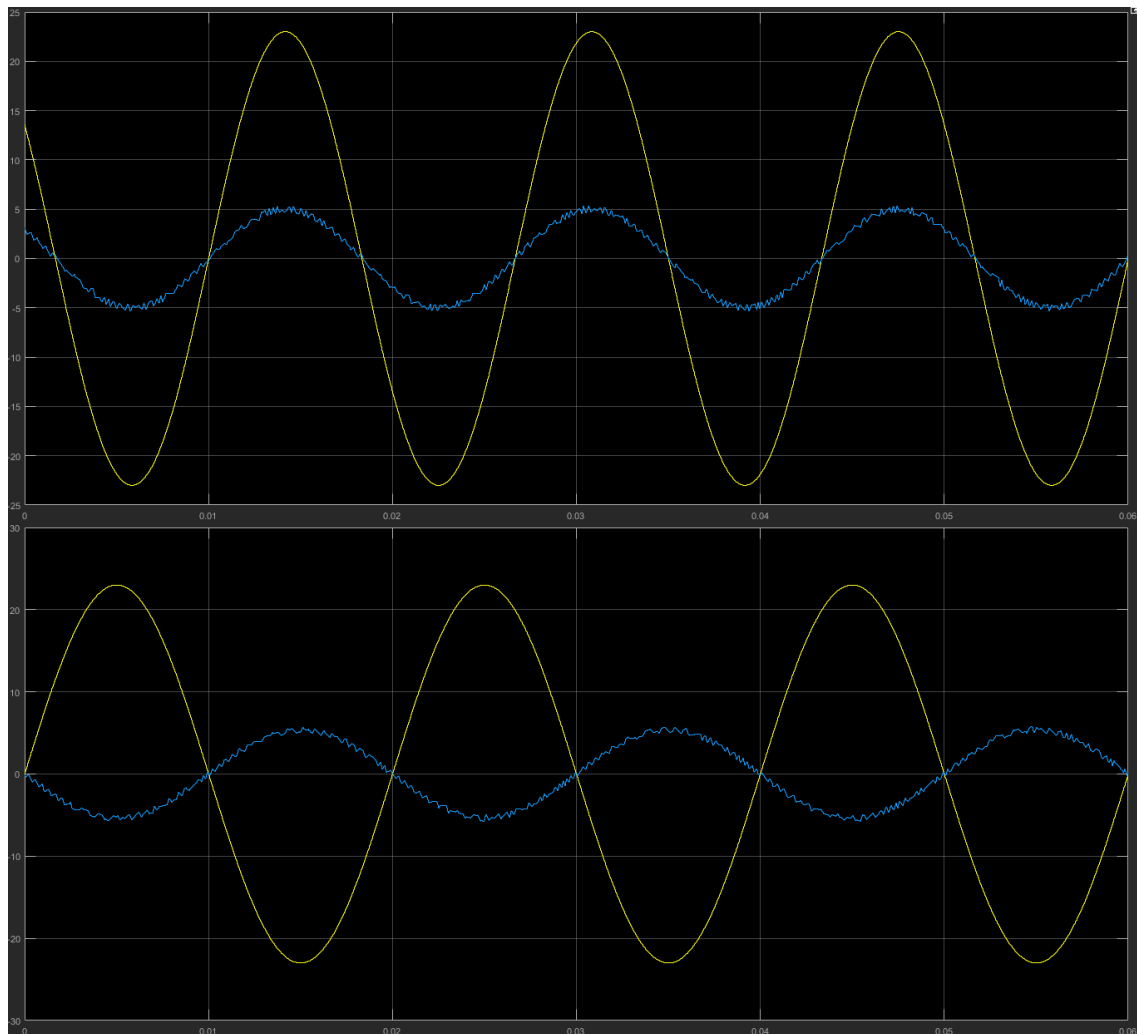


Figura 5.33 - Comparação do desfasamento entre  $v_l$  (amarelo) e  $i_l$  (azul) entre a rede 2 (cima) e rede 1 (baixo).

De forma resumida, pode concluir-se que o conversor AC/AC é capaz de interligar duas redes de frequências distintas, mantendo todas as grandezas a controlar dentro dos parâmetros desejados, respeitando as gamas de erro definidas como aceitáveis.

Concluídos os testes em regime permanente, passou-se aos testes em regime transitório, novamente com ambas as redes a funcionar a 50 Hz. Para tal, foram aplicadas às referências das correntes alternadas vários tipos de variações em *step*, observando-se a resposta do conversor a vários tipos de variações bruscas da referência.

Uma vez que se pretende testar este conversor numa aplicação de potência (HVDC), é conveniente realizar-se um controlo por potência, ao invés de corrente. Como os controladores dos modelos foram implementados de forma a calcular as referências das correntes no plano  $\alpha\beta 0$ , recorreu-se à expressão (3.20) para implementar um sistema de controlo pelas componentes das correntes alternadas no sistema  $dq0$ , uma vez que a potência ativa  $P$  pode ser controlada pelo valor da componente direta  $I_d$  através da relação (5.1), e a componente em quadratura  $I_q$  permite controlar o valor de potência reativa  $Q$  através de (5.2) [15].

$$P = V_d I_d + V_q I_q \quad (5.1)$$

$$Q = V_d I_q - V_q I_d \quad (5.2)$$

Considerando que o FP é unitário, então temos que  $Q$  e  $I_q$  têm valor nulo, o que implica que  $V_q$  também seja nulo, resultando:

$$P = V_d I_d \quad (5.3)$$

Nas simulações seguintes usaram-se então valores de  $I_{dref}$  escolhidos de forma a coincidirem com os valores de referência das correntes alternadas  $I_{ref}$  utilizados nos testes anteriores, de forma a facilitar a comparação entre os vários resultados obtidos. Na Tabela 5.2 estão apresentados os valores utilizados para  $I_{dref}$ , o valor de  $I_{ref}$  correspondente, e o valor de potência ativa  $P$  a ser controlada. Refira-se ainda que, para o sentido inverso de potência, todos estes valores ( $I_{dref}$ ,  $I_{ref}$  e  $P$ ) assumem o valor simétrico.

Tabela 5.2 – Valores de  $I_{dref}$  e respetivas traduções para o sistema 123 e valores de potência.

$I_{dref}$ (A)	$I_{ref}$ (A)	$P$ (W)
6,12	5	170
9,12	7,5	260

Utilizando este novo sistema, testou-se a resposta do conversor a um aumento brusco da referência da potência ativa  $P$ , ou seja, um aumento de  $I_{dref}$ . Para tal, fez-se variar este valor entre 6,12 A e 9,12 A que, pela Tabela 5.2, correspondem a valores de  $P$  de cerca de 170 W e 260 W respetivamente.

Relativamente às correntes alternadas, além de se verificar o aumento da amplitude desejado, notou-se uma diferença significativa na velocidade de resposta à alteração da referência no inversor (Figura 5.34-a) e no retificador (Figura 5.34-b).



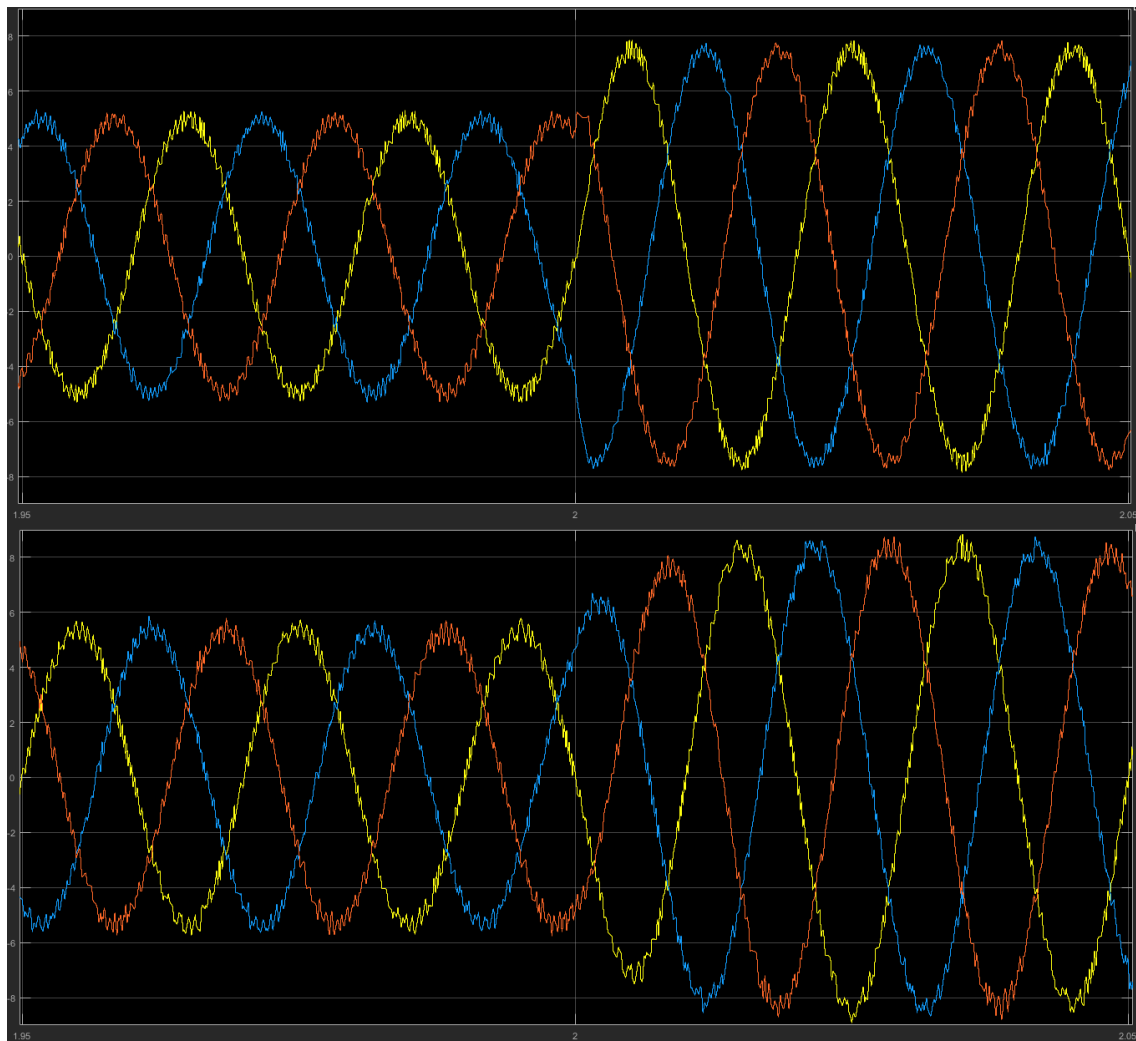


Figura 5.34 - Comparação entre as correntes alternadas da rede 2 (cima) e da rede 1 (baixo).

Tal como se pode observar na Figura 5.34, no inversor (rede 2) as correntes alternadas realizam a transição dos 5 A para os 7,5 A de forma imediata, enquanto que no retificador esta leva cerca de um ciclo (0,02 s). Os valores obtidos para o THD na rede 2 apresentaram uma redução máxima de 1,640% comparativamente ao teste em regime permanente. No que diz respeito à rede 1, os valores obtidos para o THD, traduziram-se numa redução máxima de 1,355%, comparativamente ao teste em regime permanente.

No que diz respeito ao controlo da tensão DC, é detetável uma flutuação inferior a 5% da referência no valor de  $U_{dc}$  no momento da transição, convergindo este para o valor correto em cerca de 0,05 s, tal como é possível verificar na Figura 5.35.

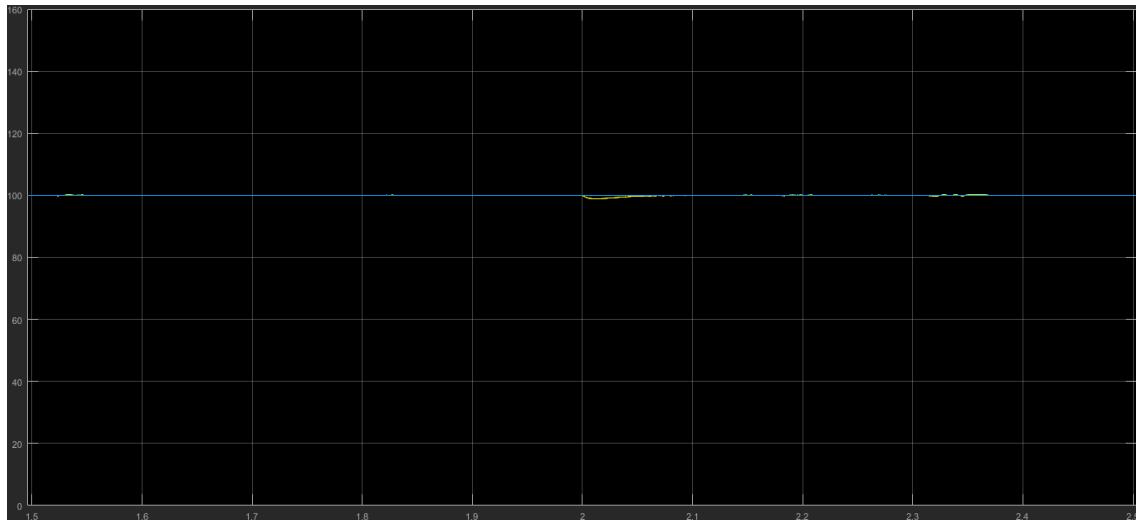


Figura 5.35 - Comparação da tensão DC (amarelo) com a sua referência (azul).

Relativamente às tensões nos condensadores  $U_{C1}$ ,  $U_{C2}$ ,  $U_{C3}$  e  $U_{C4}$ , não existem diferenças perceptíveis comparativamente aos resultados obtidos em regime permanente, com exceção de um natural desvio ligeiro de  $U_{C3}$  e  $U_{C4}$  em relação aos 50 V no momento da transição, devido à flutuação do valor da própria tensão DC nesse momento. No caso de  $U_{C1}$  e  $U_{C2}$  esta não é perceptível, uma vez que existe uma maior variação em torno de  $U_{dc}/2$ . Desta forma, é possível afirmar que o equilíbrio das tensões nos condensadores não é afetado por flutuações nas referências de  $P$  e  $Q$  (neste caso de  $I_d$  e  $I_q$ ).

De forma a verificar o controlo por potência, analisaram-se os valores de potência ativa  $P$  e potência reativa  $Q$  nas redes 2 (inversor) e 1 (retificador).

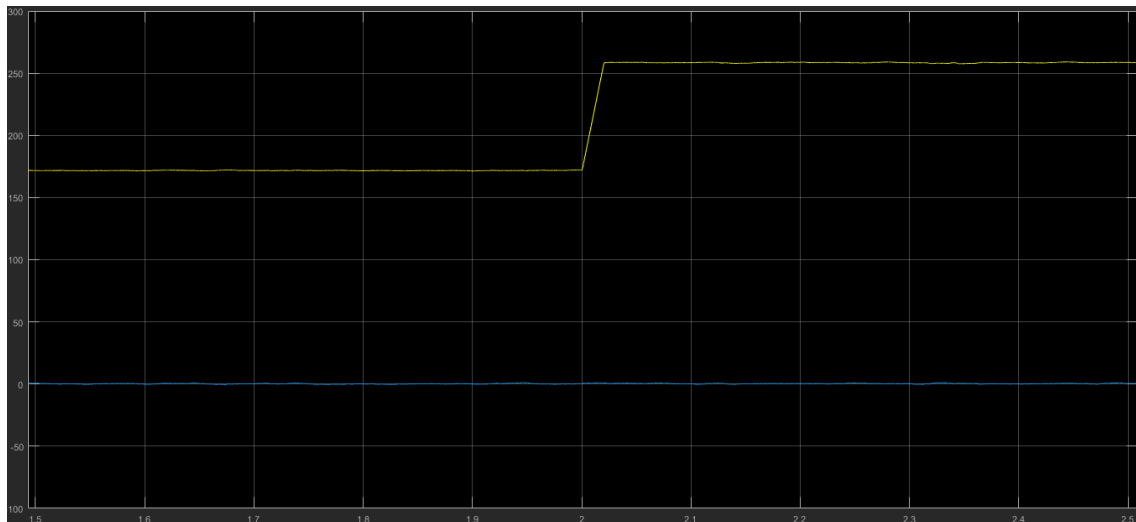


Figura 5.36 - Evolução da potência ativa (amarelo) e reativa (azul) na rede 2.

Observando a Figura 5.36 é possível verificar que, para ambas as referências, os valores de  $P$  são bastante satisfatórios, seguindo a referência com pouca variação e que a transição dá-se em cerca de 0,02 s. Já o valor de  $Q$  é sempre muito próximo de zero, tal como pretendido, uma vez que o FP é aproximadamente unitário.

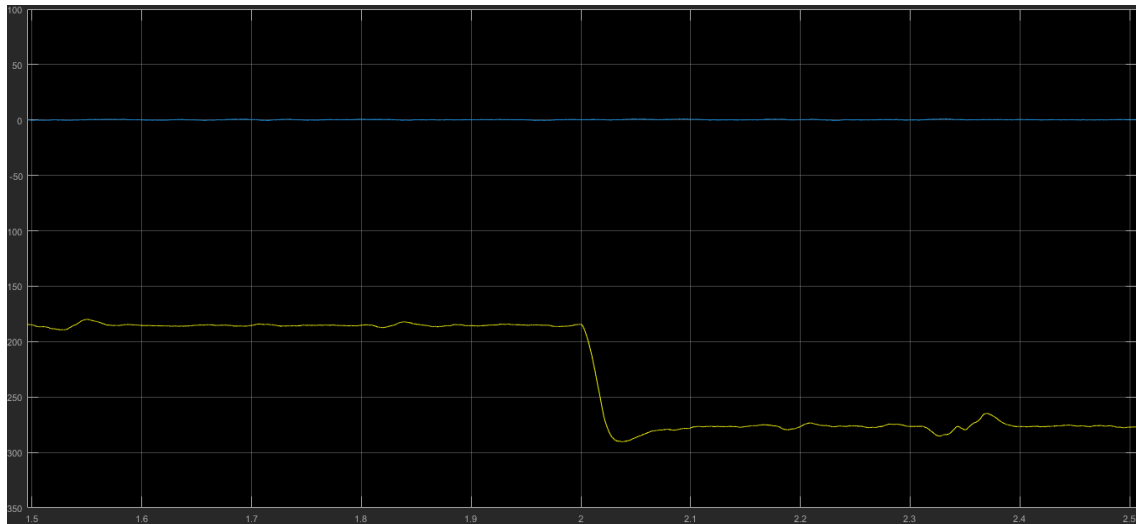


Figura 5.37 - Evolução da potência ativa (amarelo) e reativa (azul) na rede 1.

Observando a Figura 5.37 é possível verificar que o valor de  $P$  varia entre cerca de 185 W e 270 W, o que significa que o conversor apresenta cerca de 15 W em perdas, representando um rendimento superior aos 90%. Nota-se, também, que as variações em torno do valor médio de  $P$  são significativamente superiores às verificadas na rede 2, e que o valor de  $P$  leva cerca de 0,05 s a convergir para a nova referência, estando em conformidade com o tempo de resposta do controlador de tensão. Uma vez mais, o valor de  $Q$  ao longo de toda a simulação é próximo de zero, devido à imposição de um FP aproximadamente unitário.

Em síntese, pode concluir-se que o conversor AC/AC apresenta uma boa resposta a uma variação brusca da referência das correntes (ou potência), verificando-se apenas algumas perturbações ligeiras e de cariz momentâneo nas diversas grandezas em análise. Uma vez mais, o desempenho do inversor é mais satisfatório do que o do retificador, desta vez relativamente aos valores de potência ativa, verificando-se no caso do retificador algumas oscilações em torno do seu valor médio.

Realizaram-se alguns outros testes de variação em *step*, começando-se uma redução de  $I_{dref}$  de 9,12 A para 6,12 A, implicando uma descida de  $I_{dref}$  de 7,5 A para 5 A e de  $P$  de 260 W para 170 W. Repetiram-se, então, estes dois testes com os valores simétricos, de forma a analisar a resposta do conversor a estas variações quando o sentido de potência é o inverso. Os resultados obtidos nestes testes estão em conformidade com os apresentados no teste anterior. É de notar apenas um pior desempenho do controlo do equilíbrio das tensões nos condensadores e uma ligeira oscilação da amplitude das correntes alternadas na rede 1 quando se utiliza o sentido de potência inverso, resultados esperados tendo em conta que estes comportamentos já se verificavam em regime permanente.

Após a análise da resposta do conversor a variações bruscas da referência, testou-se a sua resposta a uma mudança do sentido de potência, fazendo-se variar  $I_{dref}$  entre 6.12 A e -6.12 A, correspondentes a 5 A e -5 A na referência de  $I_{ref}$ .

Começando pela análise às correntes alternadas, verificou-se novamente uma resposta satisfatória do conversor, sendo visível alguma deformação nas formas de onda nos momentos de transição, tanto na rede 1 como na rede 2, tal como ilustra a Figura 5.38.

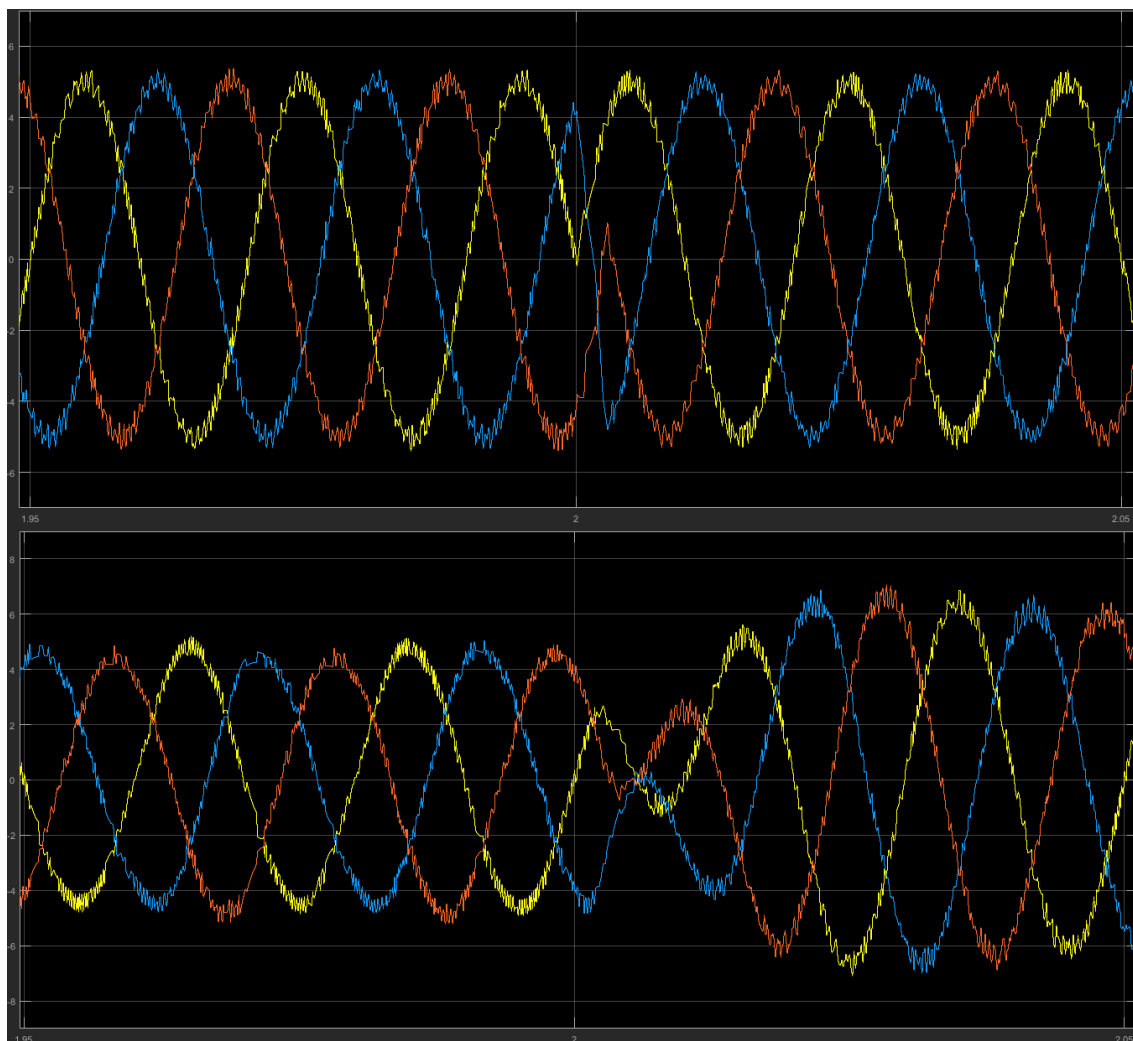


Figura 5.38 - Comparação entre as correntes alternadas da rede 2 (cima) e da rede 1 (baixo).

Tal como se pode observar pela Figura 5.38, e como se apurou nos testes anteriores, verificou-se uma deformação momentânea das correntes alternadas em ambas as redes (1 e 2), sendo esta mais significativa do que as registadas anteriormente, uma vez que se altera a fase do sinal e não a sua amplitude. Nota-se uma vez mais que as correntes no retificador (rede 1) levam mais tempo (0,02 s) a recuperar o sincronismo do que as correntes no inversor (rede 2). Observa-se também que quando a transferência de energia é invertida para o sentido inverso, regista-se um aumento visível das amplitudes das correntes no retificador (rede 1), necessitando de cerca de 0,6 s para convergir para o valor correto, apresentando ao longo do tempo algumas oscilações, tal como verificado no teste em regime permanente com o mesmo sentido de potência (Figura 5.31).

Enquanto que na rede 2 os valores obtidos para o THD apresentam um aumento máximo de 0,234% comparativamente ao teste em regime permanente, na rede 1 estes traduziram-se numa redução máxima de 0,335% comparativamente ao teste em regime

permanente. Destaca-se que, com base nos valores obtidos para o THD, é possível concluir que a distorção introduzida nas correntes da rede devido à rápida transição entre os dois sentidos de transferência de energia, não condiciona o funcionamento do conversor.

Relativamente à tensão DC, verifica-se uma variação de cerca de 5% da referência nos momentos de transição, sendo esta corrigida em menos de 0,1 s, comportamento semelhante ao observado nos testes anteriores (Figura 5.35). Quanto às tensões nos condensadores, os resultados obtidos estão de acordo com os testes anteriores, verificando-se maior dificuldade no seu controlo no retificador ( $U_{C1}$  e  $U_{C2}$ ) quando é usado o sentido de transferência inverso. Considera-se relevante a análise da transição entre o sentido inverso de transferência de energia e o sentido direto (Figura 5.39), onde antes da transição os valores de  $U_{C1}$  e  $U_{C2}$  oscilam em torno de 35 e 65 V e alteram imediatamente a sua tendência para  $U_{dc}/2$  após a transição.

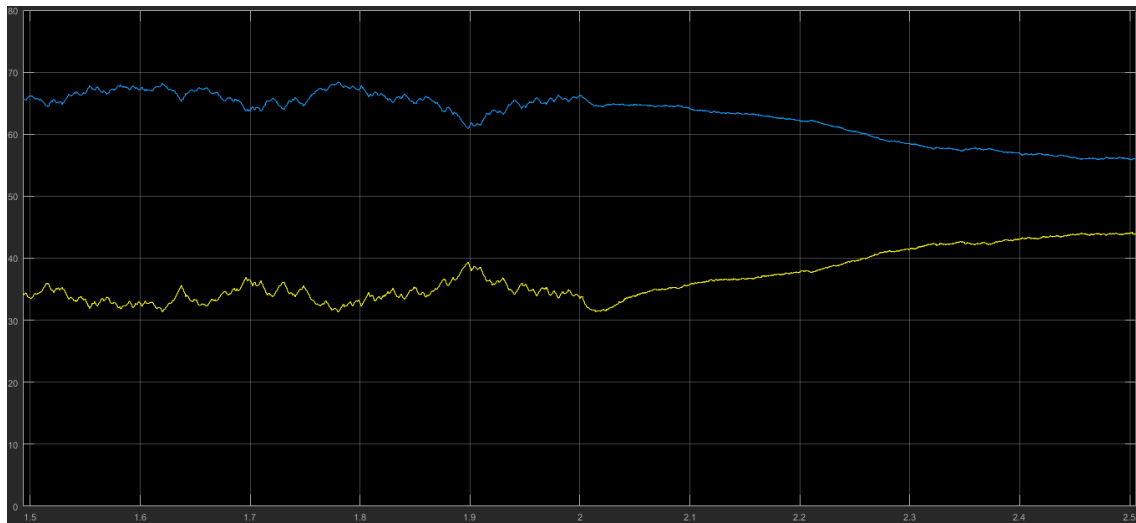


Figura 5.39 - Evolução das tensões  $U_{C1}$  (amarelo) e  $U_{C2}$  (azul).

Analisando os valores de potência ativa  $P$  e reativa  $Q$ , verificou-se uma vez mais que estes assumem valores próximos às referências, notando-se novamente uma oscilação do valor de  $P$  na rede 1 (retificador) quando o sentido de potência é o inverso. É interessante verificar o aparecimento de um baixo valor de potência reativa na rede 2 (inversor) no momento da transição, tal como se pode ver na Figura 5.40. Isto ocorre devido ao fato de que, nos primeiros momentos em que o conversor está a responder à inversão do sentido de potência, é fornecida energia à rede 2 apenas pelos condensadores.

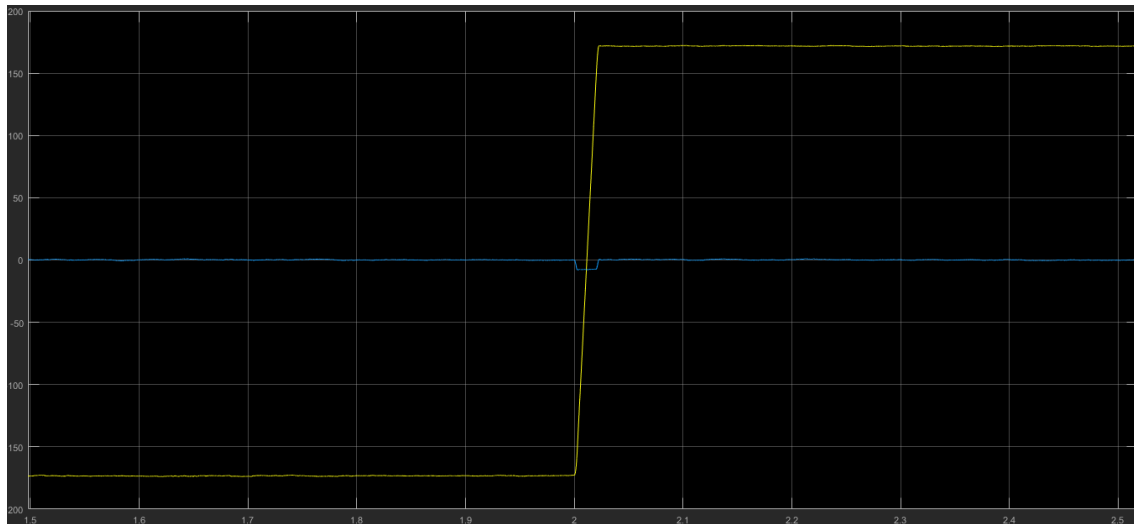


Figura 5.40 - Evolução da potência ativa (amarelo) e reativa (azul) na rede 2.

Resumidamente, pode concluir-se que o conversor AC/AC apresenta uma boa resposta a uma alteração do sentido de potência, verificando-se apenas algumas perturbações ligeiras e de cariz momentâneo nas diversas grandezas em análise. Uma vez mais, o desempenho do inversor é mais satisfatório do que o do retificador, apresentando este um desequilíbrio notável nas tensões dos condensadores  $U_{C1}$  e  $U_{C2}$ , assim como algumas oscilações em torno do valor médio da potência ativa  $P$ .

Considerando os resultados de todos os testes realizados à conversão AC/AC costas com costas, verificou-se que o conversor é capaz de interligar duas redes de frequências distintas, sendo robusto o suficiente para responder a variações bruscas da referência, tanto no controlo por corrente como no controlo por potência (nas simulações utilizando  $I_d$  e  $I_q$ ). Apesar de se verificar algum desequilíbrio das tensões nos condensadores  $C_1$  e  $C_2$  e uma flutuação do valor de potência ativa na rede 1 ao utilizar-se um sentido de potência do inversor para o retificador, é também possível afirmar que o conversor é capaz de responder a uma alteração súbita do sentido de potência.

Tendo-se verificado o aceitável funcionamento do conversor costas com costas, procedeu-se à análise do sistema HVDC, ao introduzir-se um cabo entre retificador e inversor, ao invés da realização de uma ligação direta entre estes.

## 5.4. Conversor com HVDC

Nesta secção são descritos os testes realizados ao sistema HVDC, que consiste na realização da ligação do retificador ao inversor através de um cabo HVDC, ao invés da ligação direta utilizada na conversão costas com costas. Este sistema baseia-se na tecnologia descrita na secção 2.3. Para tal, recorreu-se ao modelo descrito na secção 4.4 e apresentado na Figura 4.23. Os testes efetuados a este sistema serão semelhantes aos da conversão costas com costas, onde se procura verificar a influência do cabo HVDC nas diversas grandezas de interesse, pretendendo-se que esta seja a menor possível. Uma vez

mais, apenas são apresentados os resultados considerados mais relevantes, tendo em conta os testes realizados anteriormente.

Comparativamente aos testes anteriores (Tabela 5.1), alguns valores foram ajustados de forma a melhor representar um sistema real, onde a ordem de grandeza das tensões e potências envolvidas é significativamente superior, devido às características da própria tecnologia e do fato de esta se tratar de uma aplicação de transferência de potência. Desta forma, os valores das grandezas  $V_{ac}$ ,  $I_{ref}$  e  $U_{dc}$  foram alterados para 30 kV, 111,1 A e 180 kV, respetivamente. Relativamente ao cabo HVDC, cujo modelo utilizado é ilustrado na Figura 4.22, foram utilizados os valores de resistência total  $R_a = 1,40796 \Omega$ , considerando um cabo de cerca de 80 km, distância mínima para a qual esta tecnologia é normalmente utilizada em detrimento do HVAC, e de indutância síncrona  $L_s = 28,8$  mH. O código utilizado para estas simulações foi o mesmo da conversão costas com costas, uma vez que as únicas variáveis introduzidas ( $R_a$  e  $L_s$  do cabo) foram definidas no próprio modelo.

Uma vez mais, começou-se pelo teste ao funcionamento do conversor AC/AC em regime permanente, onde se espera que a introdução do cabo tenha pouca influência nas diversas grandezas, obtendo-se resultados em conformidade com os obtidos anteriormente, com exceção dos valores de amplitude das diversas correntes, tensões e potências envolvidas.

Começando-se pela análise às correntes trifásicas associadas a ambas as redes, nota-se imediatamente um maior tremor, ou seja, uma maior variação do valor instantâneo nos gráficos das correntes em ambas as redes, comparativamente aos resultados obtidos anteriormente. Esta é uma consequência direta do aumento significativo do valor de amplitude das correntes de referência, o que implica uma variação mais acentuada da sua amplitude no mesmo intervalo de tempo, obrigando a um maior número de transições entre diferentes vetores de controlo em cada ciclo da corrente. Apesar das correntes na rede 2 (inversor) apresentarem uma forma de onda semelhante aos resultados obtidos anteriormente (Figura 5.1-b), excluindo a diferença descrita anteriormente, as correntes da rede 1 (retificador) apresentam alguns picos de corrente que não foram verificados nos testes anteriores (Figura 5.14), tal como se pode ver na Figura 5.41.

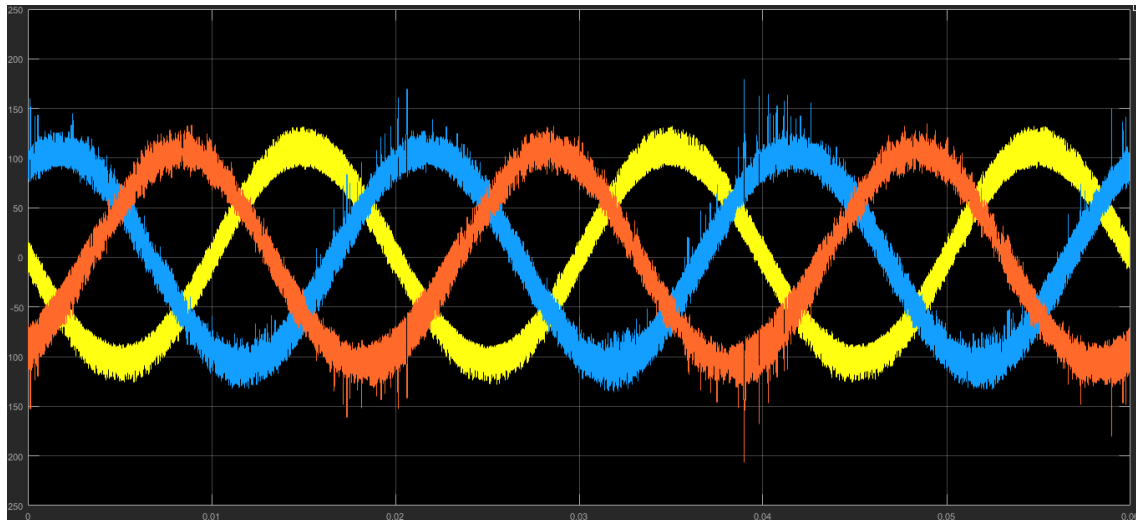


Figura 5.41 - Correntes trifásicas na entrada do retificador.

Como se pode verificar pela Figura 5.41, existem alguns picos de corrente momentâneos associados a  $i_2$  e  $i_3$  antigindo-se, no pior caso, o dobro da referência, sendo que todas estas falhas são corrigidas de forma imediata. Esta situação acontece devido à rápida variação dos valores de referência em comparação com a amostragem e mudança de vetor, podendo ser facilmente corrigida por um aumento da frequência de amostragem, o que implica maior capacidade de processamento e um aumento do tempo de simulação. Relativamente ao THD, em ambos os casos, os valores subiram cerca de 10% devido ao tremor introduzido por um maior número de transições entre estados dos SPA.

Relativamente às tensões nos vários condensadores, verificou-se que a sua variação é mais lenta que na topologia costas com costas, apresentando menos transições por  $U_{dc}/2$ , obtendo-se resultados semelhantes aos apresentados na Figura 5.3 para ambas as componentes (retificadora e inversora). O FP mantém-se quase unitário, sendo que a única diferença comparativamente aos resultados anteriores é a maior discrepância entre as amplitudes das tensões e correntes na REE, respeitando-se as referências.

No que diz respeito à tensão DC, o resultado é semelhante aos obtidos anteriormente (Figura 5.13), não existindo uma diferença visível entre a evolução das tensões nos dois extremos do cabo. A potência de perdas varia em torno de 1 kW, valor desprezável uma vez que os valores de potência transmitida são da ordem dos 4,75 MW. É de notar que, apesar da tensão controlada ser constante, a corrente no cabo varia em torno de um valor médio, devido à natureza indutiva do cabo, resultando numa forma de onda semelhante no que diz respeito à potência.

Avançando para a análise às potências do sistema, nota-se um bom funcionamento do controlo de potência no lado do inversor, tal como se tinha verificado anteriormente.



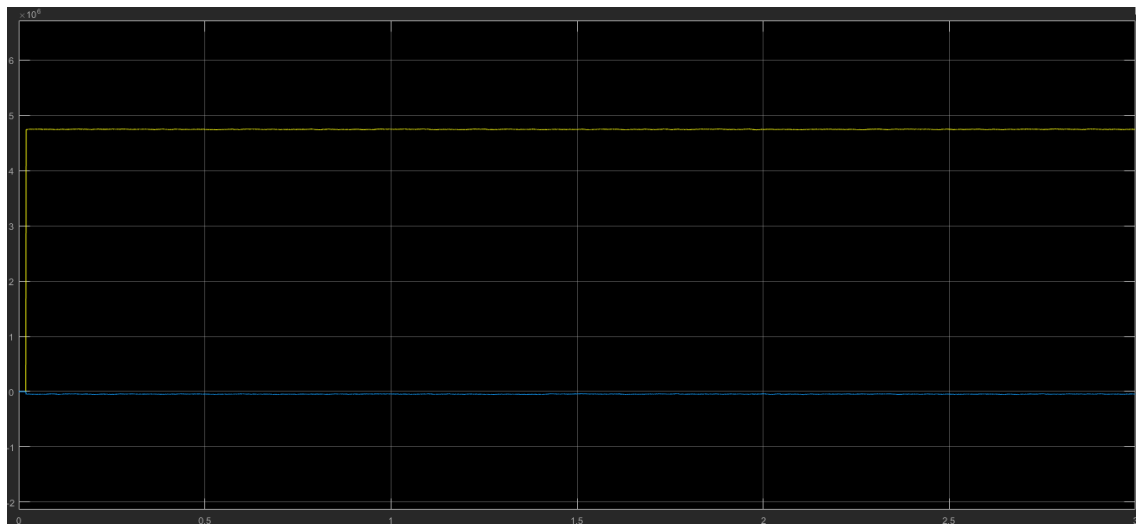


Figura 5.42 - Evolução da potência ativa (amarelo) e reativa (azul) na rede 2.

Tal como se pode verificar pela observação da Figura 5.42, a potência ativa  $P$  transmitida para a rede 2 ronda os 4,75 MW e mantém-se constante ao longo do tempo, tendo a potência reativa  $Q$  um valor próximo de zero.

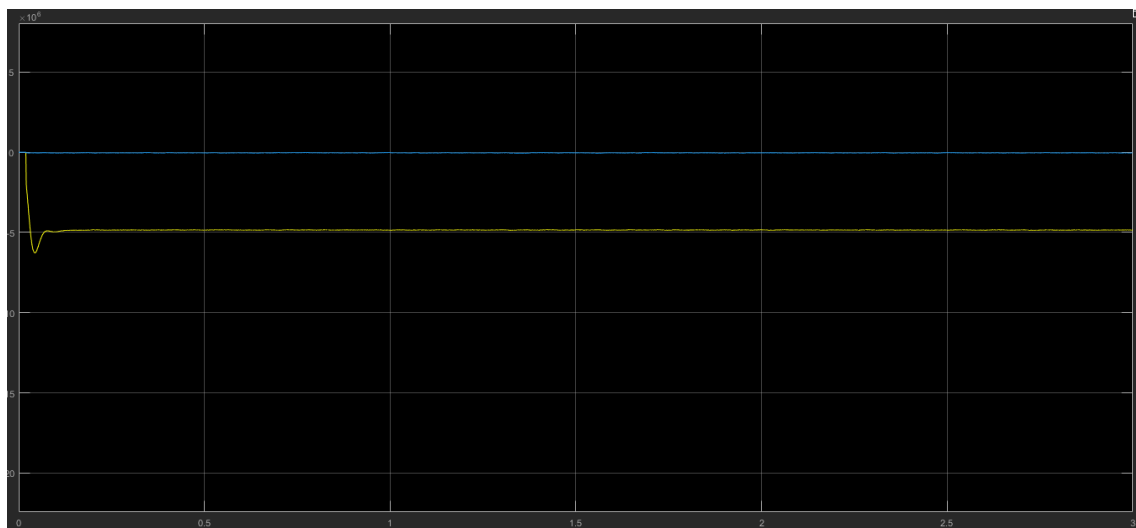


Figura 5.43 - Evolução da potência ativa (amarelo) e reativa (azul) na rede 1.

Pela análise à Figura 5.43, a potência ativa consumida pela rede 1 ronda os 4,85 MW e, ao contrário do que acontece na topologia costas com costas (Figura 5.37), esta não apresenta qualquer tipo de oscilação, acontecendo o mesmo com a potência reativa. Este resultado pode ser explicado pela introdução de uma indutância através do cabo HVDC, que ajuda a estabilizar a potência reativa  $Q$  que anteriormente tinha uma natureza puramente capacitiva. Analisando-se todas as potências, observa-se que o sistema (incluindo o cabo HVDC) apresenta um rendimento de 97,8%, pelo que a introdução do cabo HVDC não comprometeu esta importante característica do conversor.

Resumindo, em regime permanente, com o sentido de potência direto, é possível concluir que a introdução do cabo HVDC não comprometeu o bom funcionamento do conversor, tendo-se apenas aumentado o número de transições entre estados dos SPA,

aumentando a variação do valor instantâneo das correntes trifásicas, tendo a introdução da indutância melhorado o comportamento do retificador no que diz respeito à forma de onda da potência ativa e reativa.

De seguida, testou-se o comportamento do sistema HVDC em regime permanente. Para tal, utilizou-se o sentido de transferência inverso (da rede 2 para a rede 1), através da alteração da variável  $I_{ref}$  para o seu inverso, ou seja, para -111,1 A, pretendendo-se resultados semelhantes aos obtidos anteriormente em termos de formas de onda, implicando uma baixa influência da introdução do cabo no sistema.

É de notar que, tendo em conta os resultados anteriores, podem ser esperados resultados menos positivos neste teste, uma vez que já se verificou que o retificador (rede 1) tem um desempenho menos satisfatório quando funciona no modo inversor. Comparativamente à topologia costas com costas, as principais preocupações são com as flutuações na amplitude das correntes da rede 1, assim como alguma dificuldade no equilíbrio dos quatro condensadores (retificador e inversor).

Começando, então, pela análise às correntes nas duas redes, verifica-se que os resultados na rede 2 (inversor) apresentam-se em conformidade com os resultados anteriores, tendo a forma de onda e amplitude desejadas. No entanto, no que diz respeito às correntes da rede 1 (retificador), notam-se algumas falhas algo significativas de  $i_2$  e  $i_3$ , traduzindo-se num aumento de cerca de 9% do THD comparativamente às correntes da rede 2, resultado preocupante tendo em conta os critérios da QEE.

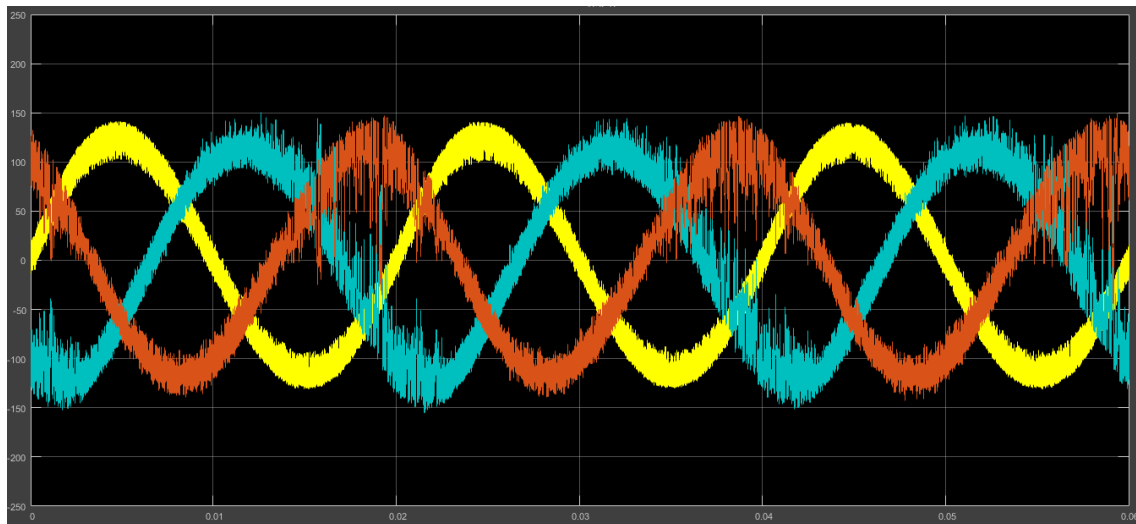


Figura 5.44 - Correntes trifásicas na entrada do retificador.

Relativamente às flutuações na amplitude das correntes ao longo do tempo verificadas na topologia costas com costas (Figura 5.31), estas tornam-se menos significativas no sistema HVDC, com exceção do grande número de picos visíveis de  $i_2$  (azul), tal como se pode observar na Figura 5.45.

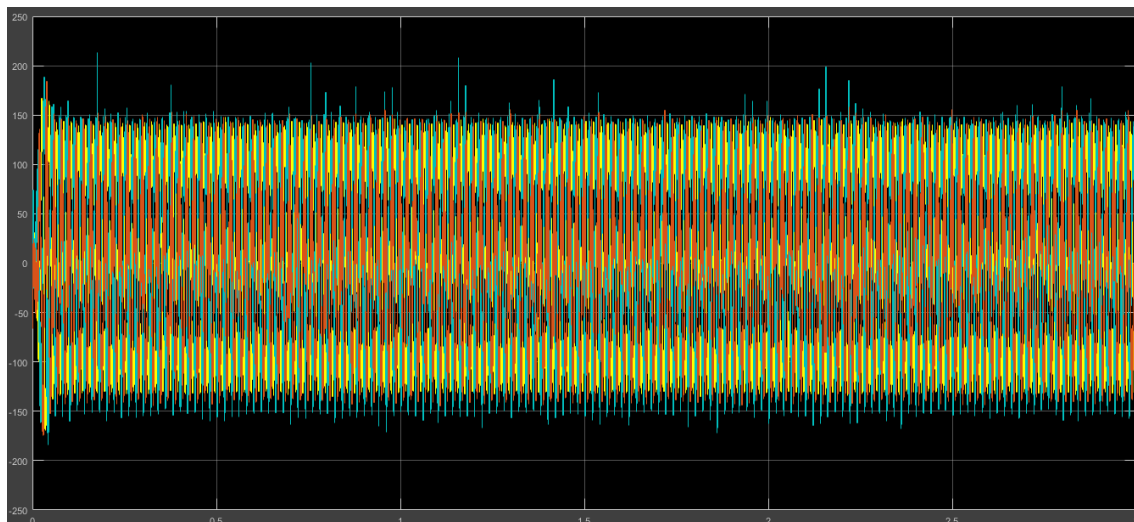


Figura 5.45 - Evolução das correntes alternadas na entrada do retificador (rede 1).

Em relação ao também preocupante equilíbrio dos condensadores, verificou-se uma melhoria significativa em ambos os conversores, obtendo-se resultados muito semelhantes aos obtidos para o sentido de transferência direto (Figura 5.3), sendo a variação das tensões nos condensadores muito mais lenta do que na topologia costas com costas (Figura 5.30), facilitando o seu controlo. O controlo da tensão DC é também bastante satisfatório, obtendo-se um resultado semelhante ao apresentado na Figura 3.17.

Tal como aconteceu no teste anterior, o controlo de potência apresenta um funcionamento satisfatório, sendo que a potência transferida da rede 2 é cerca de 5,25 MW e a recebida pela rede 1 de cerca de 5,22 MW, resultando num rendimento de cerca de 99,5%. Isto significa que houve um aumento da potência transferida para a mesma referência utilizada no sentido direto, mas registou-se um aumento do rendimento do conversor, sugerindo alguma dificuldade também no controlo de potência no sentido inverso com a introdução do cabo HVDC.

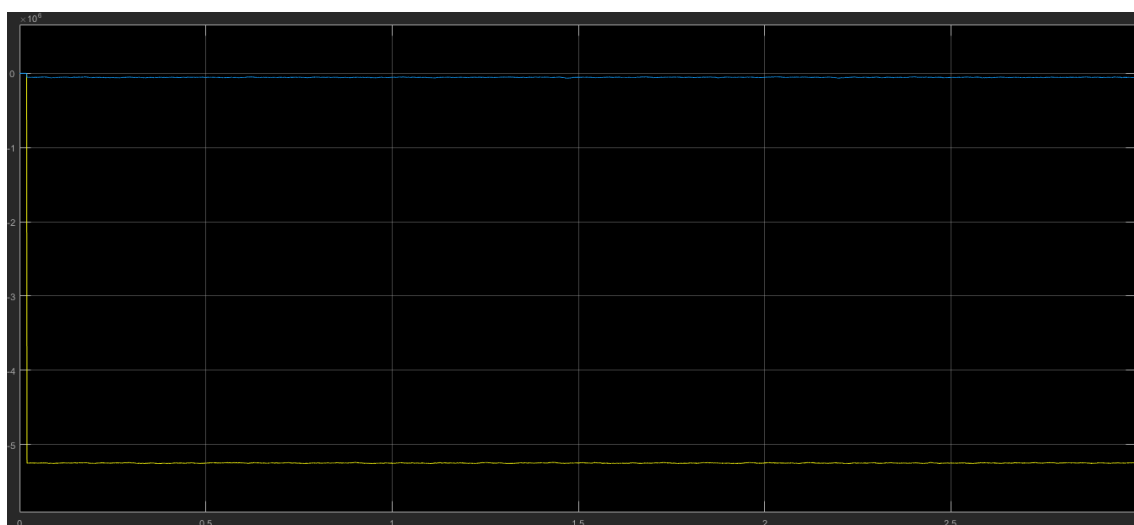


Figura 5.46 - Evolução da potência ativa (amarelo) e reativa (azul) na rede 2.

Ao observar a Figura 5.46 pode notar-se que, apesar das formas de onda serem semelhantes às verificadas no sentido de transferência direto (Figura 5.42), o valor de potência ativa  $P$  é superior, em módulo, ao verificado no teste anterior.

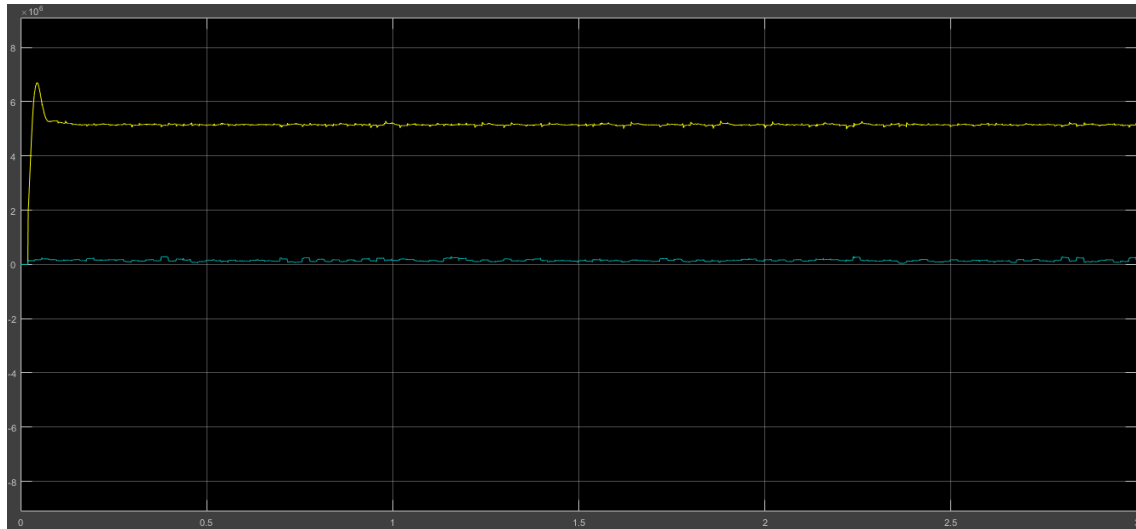


Figura 5.47 - Evolução da potência ativa (amarelo) e reativa (azul) na rede 1.

Como se pode ver pela Figura 5.47, os resultados das potências associadas à rede 1 são menos satisfatórios pois, além do aumento do valor de potência ativa comparativamente ao sentido direto (Figura 5.43), existem também algumas perturbações em torno do seu valor médio (inferiores a 5%), que coincidem com o aparecimento de potência reativa, sendo estas significativamente inferiores às variações verificadas na topologia costas com costas (Figura 5.37).

Resumindo, em regime permanente, com o sentido de potência inverso, pode concluir-se que a introdução do cabo HVDC permitiu estabilizar um pouco a potência ativa da rede 1, à custa de um aparecimento de potência reativa. É de realçar também uma melhoria da situação mais crítica verificada na topologia costas com costas, obtendo-se para o HVDC um bom controlo das tensões nos condensadores. No entanto, verificou-se o aparecimento de uma deformação nas correntes da rede 1, falhando-se os critérios de qualidade da REE, o que sugere uma necessidade de ajuste das grandezas  $U_{DC}$  ou  $L$ , de forma a reduzir a variação destas correntes.

A etapa seguinte foi testar a ligação HVDC entre duas redes de frequência distinta, tal como foi feito para a topologia costas com costas, definindo-se uma frequência  $f_1=50$  Hz para a rede 1 (entrada do retificador) e uma frequência  $f_2=60$  Hz para a rede 2 (saída do inversor). Tal como aconteceu com a topologia anterior, todos os resultados vão ao encontro dos comportamentos verificados em regime permanente com a mesma frequência, com a óbvia exceção das tensões e correntes da rede 2 oscilarem a 60 Hz, como pretendido, tal como se pode verificar na Figura 5.48.

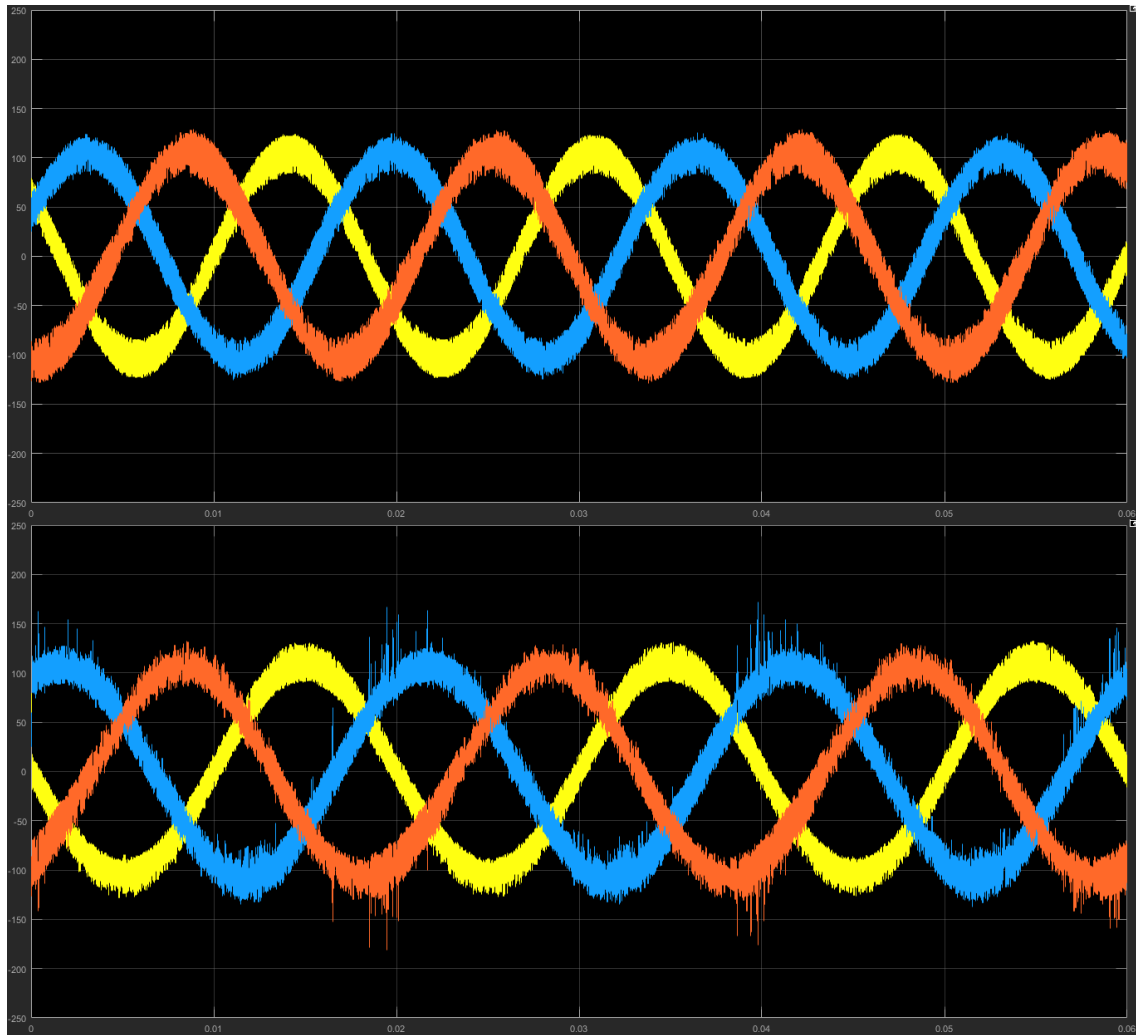


Figura 5.48 - Comparação entre as correntes alternadas da rede 2 (cima) e da rede 1 (baixo).

Concentrando-se no efeito do cabo HVDC nas diversas grandezas de interesse, as principais diferenças comparativamente à topologia costas com costas (Figura 5.32) são o maior número de transições por intervalo de tempo e a verificação de alguns picos de corrente ao longo do ciclo nas correntes  $i_2$  e  $i_3$ , tal como tinha sido verificado anteriormente (Figura 5.41). Relativamente ao teste em específico, é possível concluir que o conversor é capaz de interligar duas redes de frequência distinta (neste caso 50 Hz e 60 Hz), mantendo todas as grandezas de interesse dentro das gamas de erro consideradas admissíveis.

Concluídos os testes em regime permanente, passou-se aos testes em regime transitório, recuperando os 50 Hz para ambas as redes. Novamente, foi testada a resposta do sistema HVDC a vários tipos de variações bruscas nas referências, através da aplicação de variações em *step* às referências das correntes trifásicas, esperando-se um comportamento o mais próximo possível da topologia costas com costas, sempre tendo em conta todos os resultados dos testes precedentes.

Assim sendo, verificou-se, uma vez mais, uma boa resposta das correntes trifásicas a esta variação, sendo que as correntes na rede 2 reagem muito rapidamente,

não tendo esta deformação grande impacto no valor final do THD, já que as correntes na rede 1 levam cerca de três ciclos a convergir para a nova referência.

Também as tensões revelam resultados semelhantes à topologia costas com costas, apresentando a tensão DC uma variação extremamente reduzida (inferior a 2%) no momento da transição, não sendo esta visível nas tensões dos condensadores, sendo o controlo do seu equilíbrio realizado sem quaisquer problemas.

Uma vez que todos os resultados das restantes grandezas estão em conformidade com os resultados obtidos para a topologia costas com costas, incluindo o FP quase unitário, procedeu-se à análise do controlo de potência para uma variação em *step*, quer seja numa subida ou descida da referência.

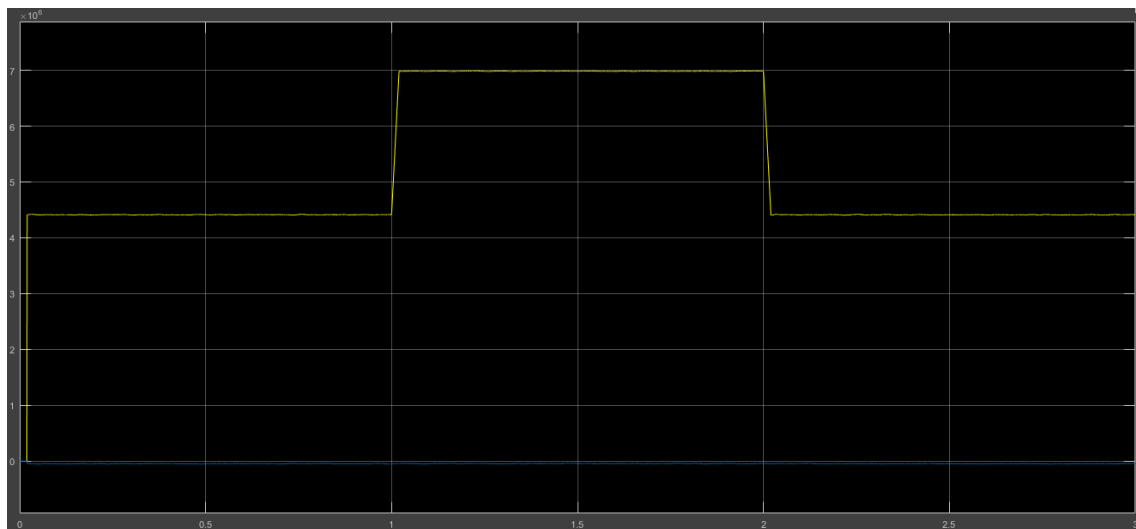


Figura 5.49 - Evolução da potência ativa (amarelo) e reativa (azul) na rede 2.

Ao analisar a Figura 5.49, que ilustra a evolução das potências na rede 2 (inversor), é possível observar um comportamento semelhante ao verificado na topologia costas com costas (Figura 5.36). É de realçar o fato de que o tempo de subida mantém-se o mesmo, apesar do aumento significativo da variação na referência (cerca de 2,5 MW, comparativamente à variação de 140 W).

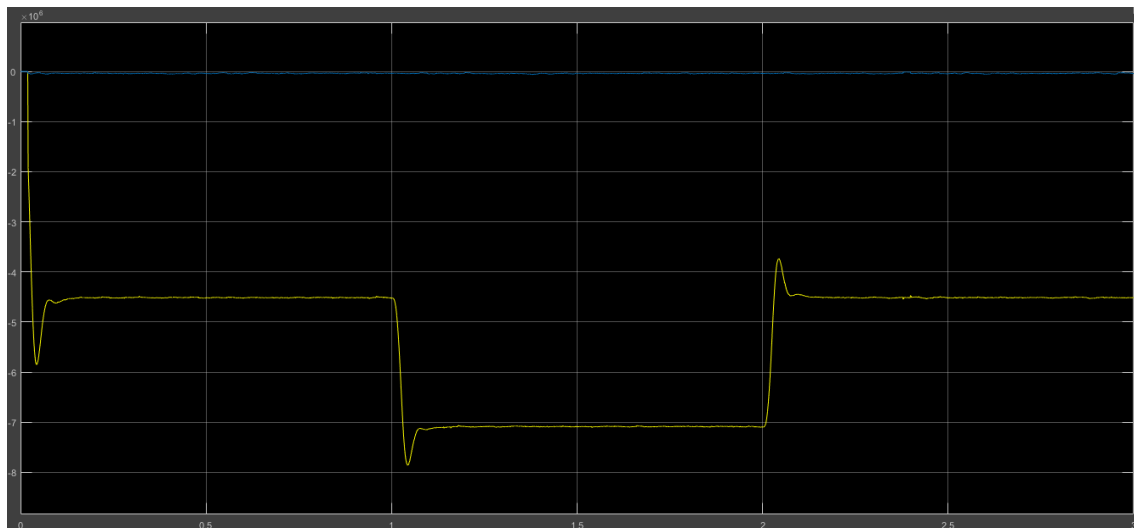


Figura 5.50 -Evolução da potência ativa (amarelo) e reativa (azul) na rede 2.

Pela observação da Figura 5.50, nota-se de imediato, tal como já tinha sido referido anteriormente, uma menor variação em torno do valor médio de  $P$ , em comparação com os resultados obtidos para a topologia costas com costas (Figura 5.37). Nesta comparação, destaca-se também a acentuação da sobrelevação após as transições, que aumentou de cerca de 5% na topologia costas com costas para cerca de 12%.

Por fim, testou-se a resposta do sistema HVDC a uma alteração do sentido de transferência de potência, esperando-se que a introdução do cabo não tenha comprometido a capacidade do conversor de se adaptar rapidamente a um novo sentido de transferência de potência, verificando-se a bidirecionalidade do sistema.

Começando pelas correntes, verificou-se, novamente, uma boa resposta a esta transição, tendo o valor de THD mantido valores aceitáveis apesar do período de tempo em que o conversor esteve a funcionar com o sentido de transferência de potência inverso durante a simulação, como ilustra a Figura 5.51.

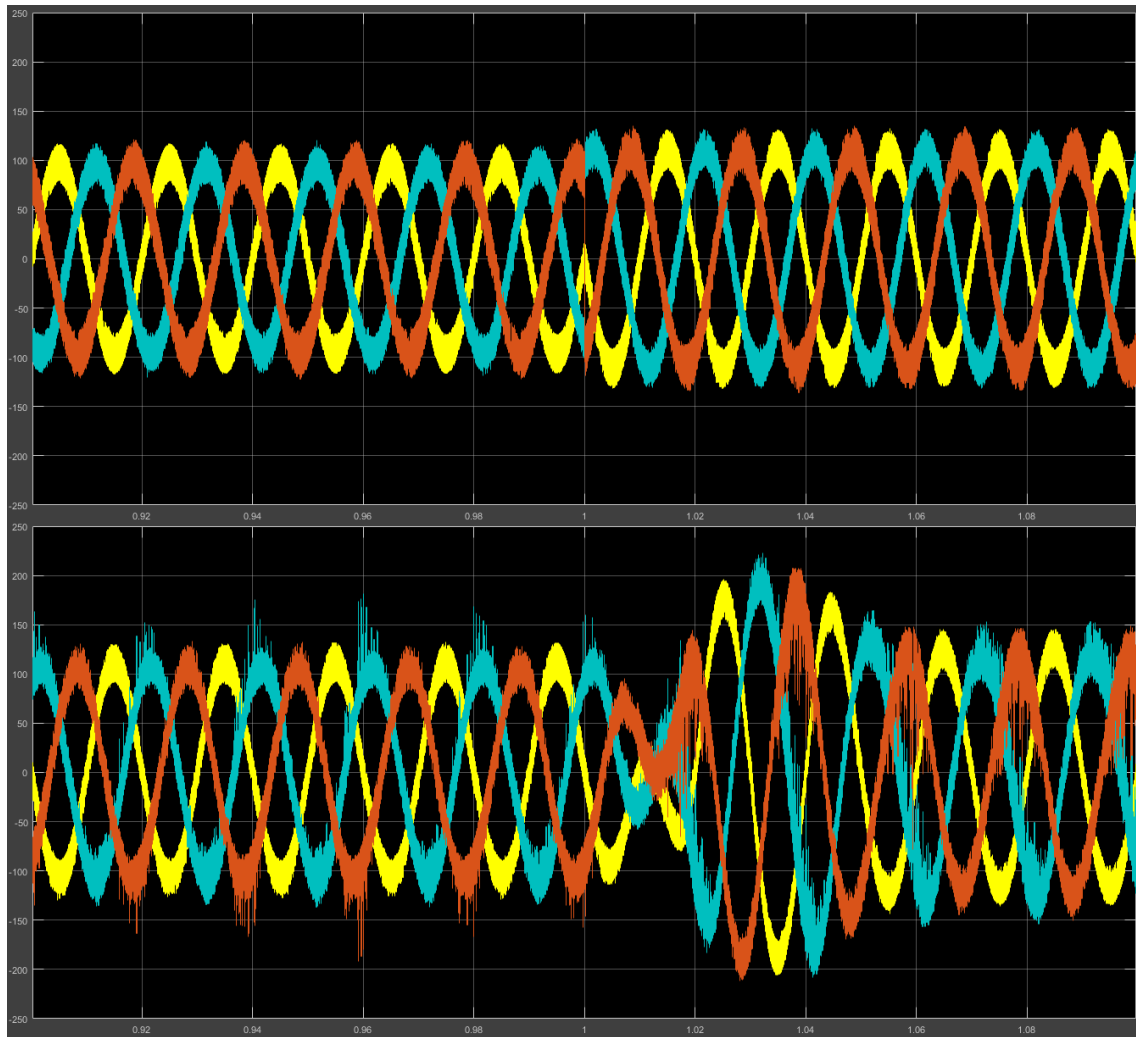


Figura 5.51 - Comparação entre as correntes alternadas da rede 2 (cima) e da rede 1 (baixo).

Comparativamente à topologia costas com costas (Figura 5.38), nota-se um período de transição significativamente mais rápido das correntes da rede 2 (inversor), enquanto as correntes da rede 1 (retificador) têm um comportamento semelhante no momento da transição.

Relativamente aos controlos da tensão DC e do equilíbrio das tensões nos condensadores, estes revelam um desempenho bastante satisfatório, apresentando todas estas tensões durante toda a simulação valores muito próximos das suas referências.

No que diz respeito aos valores de potência, os resultados são também satisfatórios (Figuras 5.57 e 5.58), indo ao encontro de todos os resultados verificados anteriormente.



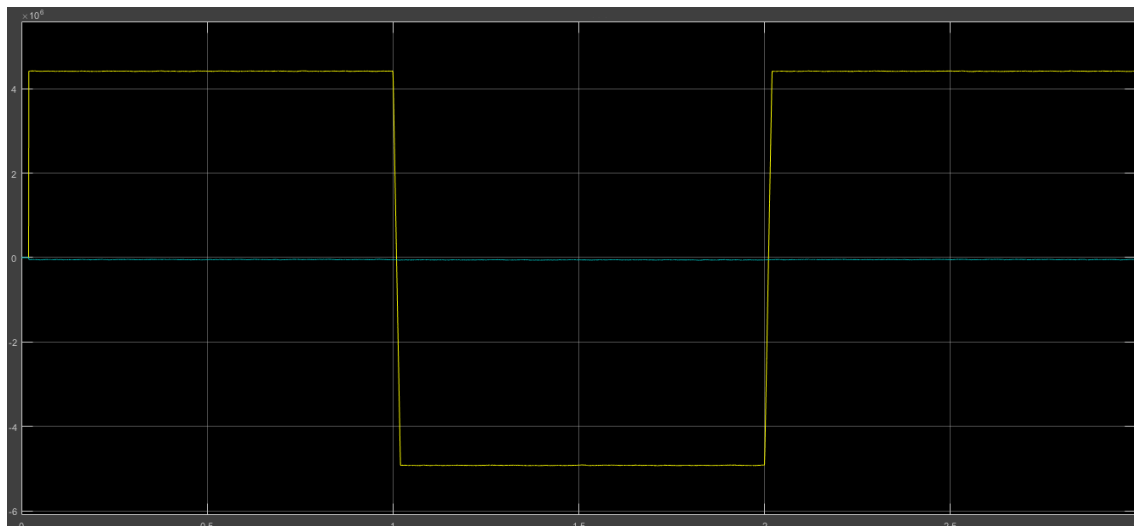


Figura 5.57 - Evolução da potência ativa (amarelo) e reativa (azul) na rede 2.

Uma vez mais, o controlo das potências da rede 2 (Figura 5.57) é bastante satisfatório. Primeiro porque o valor de potência ativa é constante ao longo do tempo (período de tempo associado ao regime permanente), segundo porque a potência reativa é aproximadamente zero e terceiro porque as transições são rápidas e sem qualquer tipo de sobrelevação visível.

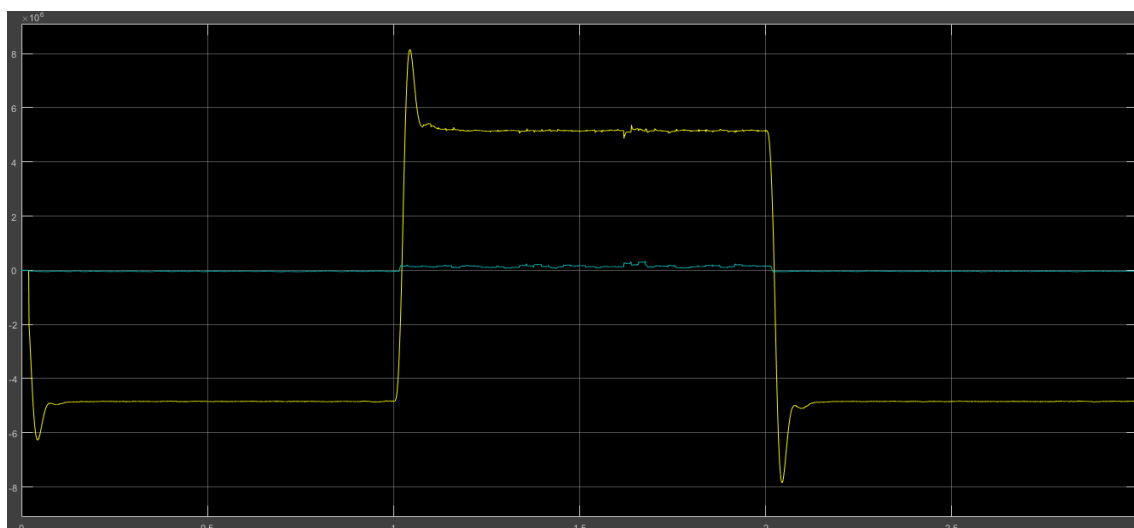


Figura 5.58 - Evolução da potência ativa (amarelo) e reativa (azul) na rede 1.

Relativamente às potências da rede 1 (Figura 5.58), existem algumas variações em torno do valor médio de  $P$  no período de tempo em que o sistema funciona com o sentido de transferência inverso. Verifica-se no mesmo período de tempo um valor baixo mas não nulo de potência reativa.

De forma resumida, pode dizer-se que o sistema HVDC apresenta uma boa resposta a uma alteração do sentido de potência, fazendo convergir todas as grandezas num período máximo de tempo de cerca de 0,2 s. Uma vez mais, o desempenho do inversor é mais satisfatório do que o do retificador, não só a nível da forma de onda das correntes trifásicas, mas também no controlo de potência, uma vez que na rede 1

(retificador) nota-se uma sobrelevação, durante aproximadamente 0,2 s, de cerca de 60% do valor da potência ativa. Este resultado é uma consequência direta do comportamento das correntes, onde na rede 2 estas convergem em menos de 1 ms, enquanto que na rede 1 estas levam cerca de 0,06 s (três ciclos) a convergir. A nível da tensão DC, das tensões nos condensadores e do FP, os resultados são bastante satisfatórios, sendo praticamente imperceptíveis os efeitos da mudança do sentido de potência na evolução destas grandezas. Relativamente à topologia costas com costas, nota-se uma melhoria no desempenho, especialmente no equilíbrio das tensões nos condensadores e na oscilação do valor de potência em torno do seu valor médio.

Tendo em conta os resultados obtidos em todos os testes relativos ao sistema HVDC, verificou-se que o sistema é capaz de ligar duas redes com frequências distintas, sendo robusto o suficiente para suportar variações bruscas nas suas referências, ou mesmo uma alteração do sentido de potência.

Ao longo dos vários testes verificam-se, sempre, pequenos picos de corrente associados ao retificador, devido ao controlo da tensão DC, o que pode ser corrigido por uma adaptação do controlador PI que, naturalmente, terá um efeito negativo no controlo da tensão. Em contrapartida, verificaram-se também algumas melhorias relativamente à topologia estudada anteriormente, tais como um melhor equilíbrio das tensões dos condensadores, uma vez que estas variam mais lentamente, assim como a grande redução das variações em torno do valor médio da potência ativa na rede 1, devido à introdução de uma indutância na ligação.

Notam-se, também, neste sistema alguns resultados interessantes, tais como o aumento significativo do número de transições entre estados dos SPA, afetando a forma de onda das correntes trifásicas, a não alteração do tempo de transição entre valores de potência mesmo tendo esta transição superior em várias ordens de grandeza comparativamente à topologia costas com costas, e o fato da transição das correntes na rede 2 ser realizada de forma significativamente mais rápida quando há uma inversão do sentido de potência. É também de realçar o elevado rendimento do sistema, sendo que as perdas além de serem bastante baixas comparativamente aos valores de potência utilizados, estas aparecem grandemente associadas aos próprios conversores, sendo que as perdas no cabo representam apenas cerca de 10% das perdas totais.

## 6. Conclusões

### 6.1. Conclusões gerais

Neste projeto foi realizada a revisão da bibliografia das principais topologias de conversores AC/AC multinível, concluindo-se que as mais comuns são a NPC, condensadores flutuantes e a associação de conversores em ponte. Foi escolhida a primeira topologia enunciada para este projeto devido ao seu rendimento elevado, graças à baixa frequência de comutação dos SPA's, ao menor custo associado devido ao *hardware*, em virtude do menor número de condensadores e à não necessidade de várias fontes de tensão independentes. Uma vez que se testou um sistema HVDC, também a capacidade de se controlar a potência reativa foi fundamental nesta escolha.

Foi realizada a revisão da bibliografia dos principais métodos de controlo utilizados em conservores multinível, tendo-se concluído que os mais utilizados são a modulação sinusoidal por largura de impulso, modulação por vetores espaciais, modo de deslizamento, método linear clássico e controlo ótimo preditivo.

Foi realizada a revisão da bibliografia sobre a conversão costas com costas, tendo-se concluído que as suas principais aplicações incluem a ligação de turbinas geradoras à rede elétrica e a interligação de redes elétricas de características distintas, tais como os valores de tensão ou de frequência utilizado nestas redes. Devido essencialmente à interessante questão da bidirecionalidade, e para efeitos de comparação com a tecnologia HVDC, foi escolhido o cenário de interligação entre duas redes elétricas para testar esta topologia.

Foi realizada a revisão da bibliografia sobre a tecnologia HVDC, verificando-se as tecnologias utilizadas pelos principais desenvolvedores deste tipo de ligações que, ao recorrerem ao uso de IGBT's, permitem desbloquear uma série de vantagens comparativamente à tecnologia baseada em tirístores, como são exemplos a redução de custos e perdas, controlo independente de potência ativa e reativa ou algumas melhorias na estabilidade do sistema. Esta informação permite consolidar a escolha do uso de IGBT's na topologia utilizada neste projeto, ao invés do uso de tirístores. Concluiu-se também que algumas aplicações desta tecnologia consistem na integração de fontes renováveis na REE, o melhoramento da estabilidade de sistemas de energia, a interligação entre redes AC e o controlo de fluxo de potência rápido e dinâmico. Optou-se por testar as últimas duas opções, devido ao interesse no estudo da bidirecionalidade do sistema, à possibilidade de implementação de um controlo por corrente ou por potência, e para efeitos de comparação com a topologia costas com costas.

Foi realizado o estudo dos modelos do conversor, tendo-se chegado com sucesso às equações de controlo, que representam o comportamento das grandezas de interesse, permitindo o dimensionamento apropriado dos controladores de corrente e tensão. Foi também implementado com sucesso o controlo por modo de deslizamento de forma a

controlar não só as correntes trifásicas e o FP, mas também do equilíbrio das tensões nos quatro condensadores.

Foram implementados, com sucesso, os modelos para o inversor e retificador, assim como a sua junção numa topologia costas com costas e num sistema de transmissão HVDC em *MATLAB/Simulink*, permitindo realizar com sucesso as devidas simulações.

Foi realizada a simulação da componente inversora em *MATLAB/Simulink*, tendo-se analisado a implementação do modelo desenvolvido, sendo possível concluir que o inversor apresenta um desempenho bastante satisfatório, tendo sido o controlador de corrente capaz de controlar a amplitude e frequência das correntes trifásicas com sucesso, mantendo em todos os testes a distorção harmónica (*THD*) abaixo dos 5,4%. O método de controlo por modo de deslizamento apresentou resultados positivos também para as tensões nos condensadores, que nunca excederam os 10% da referência definidas como critério de erro, tendo ainda o FP se mantido sempre muito próximo do unitário. O inversor relevou-se ainda capaz de responder rapidamente a variações bruscas das referências, incluindo alterações no sentido de potência, demorando no máximo 0,2 s a convergir as diversas grandezas para as suas novas referências.

Foi realizada a simulação da componente retificadora em *MATLAB/Simulink*, tendo-se analisado a implementação do modelo desenvolvido, verificando um desempenho aceitável do retificador no que toca ao controlo da tensão DC, cujo pior resultado é uma sobrelevação de cerca de 5% após variações bruscas nas referências, situação corrigida em cerca de 0,2 s. Relativamente ao controlo das correntes, este sofreu algum impato, traduzindo-se no pior caso um aumento inferior a 3% comparativamente ao inversor. Também no equilíbrio das tensões dos condensadores, o impato foi reduzido, verificando-se um erro máximo de 8% na maioria dos testes, sendo a exceção o teste com o sentido de transferência inverso (com o conversor a funcionar como inversor), atingindo este erro valores próximos dos 20%, o que sugere uma necessidade de melhoria do controlador de forma a não comprometer a bidirecionalidade do conversor AC/AC. Relativamente ao FP, uma vez mais, este mantém-se sempre muito próximo do valor unitário.

Foi realizada a simulação do conversor AC/AC multinível costas com costas em *MATLAB/Simulink*, tendo-se testado a implementação do modelo desenvolvido, conferindo a sua capacidade de interligar duas redes de frequências diferentes, sendo também robusto o suficiente para suportar alterações súbitas das referências, incluindo alterações do sentido de potência, característica essencial para se respeitar a bidirecionalidade do sistema. Com estas alterações súbitas das referências, apurou-se um tempo máximo de convergência para os novos valores de referência de 0,6 s, com exceção das tensões nos condensadores, devido à sua variação naturalmente mais lenta. Verificou-se também a sua capacidade de ser comandado por um controlo de potência, baseando-se nas componentes direta  $I_d$  e em quadratura  $I_q$  das correntes trifásicas, onde o único resultado menos satisfatório traduz-se na presença de variações de cerca 12% em torno de um valor médio da potência ativa associada ao retificador, relativamente à sua

referência. Evidenciou-se também a limitação do retificador a nível do funcionamento no modo inversor (sentido de potência inverso), não só a nível do equilíbrio dos condensadores, que chega a exceder os valores de erro considerados aceitáveis, mas alguma flutuação na amplitude das correntes trisfásicas da REE a ele associada. Evidenciou-se também a limitação da própria topologia NPC, e do método de controlo do modo de deslizamento relativamente ao equilíbrio das tensões nos condensadores, sugerindo uma futura alteração da topologia do conversor, ou mesmo a utilização de um outro método de controlo.

Foi realizada a simulação do sistema *HVDC* em *MATLAB/Simulink*, tendo-se testado a implementação do modelo desenvolvido, confirmando a capacidade do mesmo realizar transferência de energia de forma bidirecional, com altos rendimentos e respeitando um controlo de potência ativa e reativa, normalmente utilizados neste tipo de aplicação. Comparativamente à topologia costas com costas, conclui-se que, com a introdução do cabo *HVDC* entre a componente retificadora e inversora, conseguiram-se algumas melhorias, nomeadamente uma redução clara das flutuações dos valores de potência ativa associada ao retificador para valores inferiores a 5%, devido à introdução de uma indutância, e uma melhoria significativa do equilíbrio das tensões nos condensadores, respeitando-se sempre as gamas de erro. No entanto, registaram-se algumas falhas no controlo de corrente devido à rápida evolução dos valores da sua amplitude, devido aos valores elevados de potência associados a este tipo de aplicações. Este comportamento sugere uma possível redução do valor de  $U_{DC}$ , ou um aumento das indutâncias de acoplamento à REE, de forma a reduzir-se esta variação. Considerando também a dificuldade verificada em se controlar o equilíbrio das tensões nos condensadores na topologia costas com costas, é sensato também considerar a hipótese de se testar um outro método de controlo.

Considerando todos os testes realizados ao conversor nas diferentes topologias, é possível afirmar que o conversor multinível apresenta um bom desempenho, sendo capaz de controlar a amplitude e frequência das correntes trifásicas, amplitude da tensão DC, e FP quase unitário. Este conversor é robusto e suficiente para suportar variações bruscas nos valores de referência, assim como a aplicação a um sistema bidirecional. No entanto, revelaram-se algumas dificuldades no equilíbrio das tensões nos condensadores, resultado inerente à utilização do método de controlo por modo de deslizamento, assim como um desempenho menos satisfatório do retificador associado ao sentido de potência inverso e algumas falhas nas correntes trifásicas quando testado o sistema *HVDC*, devido ao valor elevado de potências associadas.

## 6.2. Perspetivas de trabalho futuro

Tendo concluído este projeto, apresentam-se alguns tópicos dignos de serem explorados de modo a ser dada continuidade ao trabalho realizado:

- Desenvolvimento de outro tipo de controladores, como são exemplos o controlo ótimo preditivo, por *PWM* ou o Lyapunov *backstepping*, para efeitos de comparação com os resultados já obtidos;
- Realização da verificação experimental dos resultados obtidos, através do desenvolvimento de um protótipo físico;
- Simulação de uma topologia NPC com um maior número de níveis de tensão  $n$  para verificação das melhorias nos resultados, apesar do aumento de complexidade e custos do conversor.

## Referências

- [1] P. Rodrigues, “Estrutura de um Conversor Multinível para aplicação em qualidade de energia elétrica”, Universidade Técnica de Lisboa, Instituto Superior Técnico, 2011.
- [2] D. Barros, “Conversão Eletrónica Multinível: Otimização para Aplicações em Qualidade da Energia Elétrica”, Universidade Técnica de Lisboa, Instituto Superior Técnico, 2008.
- [3] L. Calaça, “Projeto de um Sistema de Conversor Multinível para Painéis Fotovoltaicos”, Universidade da Madeira, 2016.
- [4] V. Utkin, J. Guldner e J. Shi, “Sliding Mode Control in Electro-Mechanical Systems”, 2ª edição, 2009.
- [5] A. Carlsson, “The back to back converter: control and design”, Departamento da Indústria de Engenharia Eletrotécnica e Automação, Instituto de Tecnologia de Lund, 1998.
- [6] C. Kalaiselvi, M. Bhuvaneswari, A. Divya Vinoth Raja, “Comparison of Three Phase Voltage Back to Back Converter and Matrix Converter”, International Journal of Innovative Research in Compute rand Communication Engineering, Novembro 2014.
- [7] Li Jian-lin, Hu Shu-ju, Li Mei, Zhu Ying, Kong De-guo, Xu Hong-hua, “Research on the Application of Parallel Back-to-Back PWM Converter on Direct-Drive Wind Power System”, DRPT2008, Nanjing, China, Abril 2008.
- [8] A.A. Sattar, M.I.Marei, A.O. Badr, “Back-to-back Converters with Doubly Fed Induction Generators for Wind Energy Scheme”, The 2010 International Conference on Computer Engineering & Systems, 2010.
- [9] Sandhya Rani Ganipalli, Vidhya Fulmali, “Study of DFIG Connected to Back-to-Back Converter for Space Vector Control Techniques”, IEEE International Conference on Information, Communication, Instrumentation and Control, 2017.
- [10] Haisheng Sun, Yongfeng Ren, Hanshan Li, Zhongquan An, Jinguo Liu, Hongbin Hu, Haitao Liu, “DFIG Wind Power Generation Based on Back-to-back PWM Converter”, International Conference on Mechatronics and Automation, Changchun, China, 2009.
- [11] Jiajun Liu, Yong Tang, Huadong Sun, Ya Guo, “Research on Implementation of Compound Function Based on back-to-back VSC in Power Grid Parallel”, International Conference on Power System Technology, 2010.
- [12] H. Sekhavatmanesh, H. Mokhtari, M. Hamzeh, A. Asbafkan, “Power and Voltage Control in a Grid-Connected Microgrid System with a Back-to-Back Converter”,

The 6th International Power Electronics Drive Systems and Technologies Conference, Shahid Beheshti University, Tehran, Irão, Fevereiro 2015.

- [13] M. A. Alim, M. A. G. Khan, M. A. Munjer, “Synchronization of Different Frequency Power Grids by Back-to-Back Modular Multilevel Converter with CSMC-SPWM Algorithm”, 2nd International Conference on Electrical, Computer & Telecommunication Engineering, Rajshashi, Bangladesh, Dezembro 2016.
- [14] K. M. Alawasa, “Modeling, Analysis, and Simulation of Voltage Sourced Converters – Base High Voltage DC Transmission System (VSC – HVDC)”, em Jordan Jornal of Eletrical Engineering, Al-Karak, 2016.
- [15] A. Tahri, A. Draou, “Instantaneous Active and Reactive Power Measuring Method in Three Phase Power System”, Leonardo Electronic Journal of Practices and Technologies pp 17-28, Janeiro-Junho 2005.



# Apêncides

**Apêndice A** - Código utilizado para a implementação do limitador das correntes de referência.

```
function idrefC = fcn(idref)
%#codegen
%idmax=2*3*sqrt(2)*Iref;
% valor prof: idmax=10;
idmax = 15/sqrt(2);
%Limitador
if(idref>idmax)
    idrefC=idmax;
else
    if(idref<-idmax)
        idrefC=-idmax;
    else
        idrefC=idref;
    end
end
```

**Apêndice B** - Código implementado para definição das variáveis do inversor

```
clc;

%definição de variáveis definidas pelo utilizador
Vac=23; %Deve ser inferior a Udc
Iref=5;
Ls=0.005;
Rac=0.01;
Cdc=0.005;
Udc=100;
Rudc=10e-3;
Hist=0.05; %Erro = 2*Hist =10% -> hist pos + hist neg
fa=10; %Frequência "amostragem" (zero-pole holders) em kHz
f=50;

%cálculo de variáveis necessárias para o modelo
E3=abs(Iref*Hist*2);
E2=abs(Iref*Hist*1.75);
E1=abs(Iref*Hist*1.5);
E0=abs(Iref*Hist*1.25);
Euc=abs(Udc*0.01);
Elb=abs(Iref*0.01);
Ta=1/(fa*1e3);

%Conversão matriz vetores
TabVe = importdata('TabSho.txt');
```

## Apêndice C – Análise de uma redução brusca das correntes no retificador.

Assim como é importante estudar a resposta a um aumento brusco da amplitude da referência das correntes alternadas, é relevante analisar a resposta do inversor ao caso contrário, ou seja, a uma redução brusca desta grandeza. Como tal, fez-se variar a referência das correntes alternadas entre os 5 A utilizados em regime permanente e 2,5 A sendo esta, tal como nos testes anteriores, a única disparidade das grandezas definidas relativamente ao teste em regime permanente (Tabela 5.1).

De forma semelhante ao teste anterior, pretende-se uma rápida adaptação das correntes alternadas ao novo valor da referência, onde a distorção provocada pela transição não deverá afetar significativamente os resultados obtidos, comparativamente ao regime permanente.

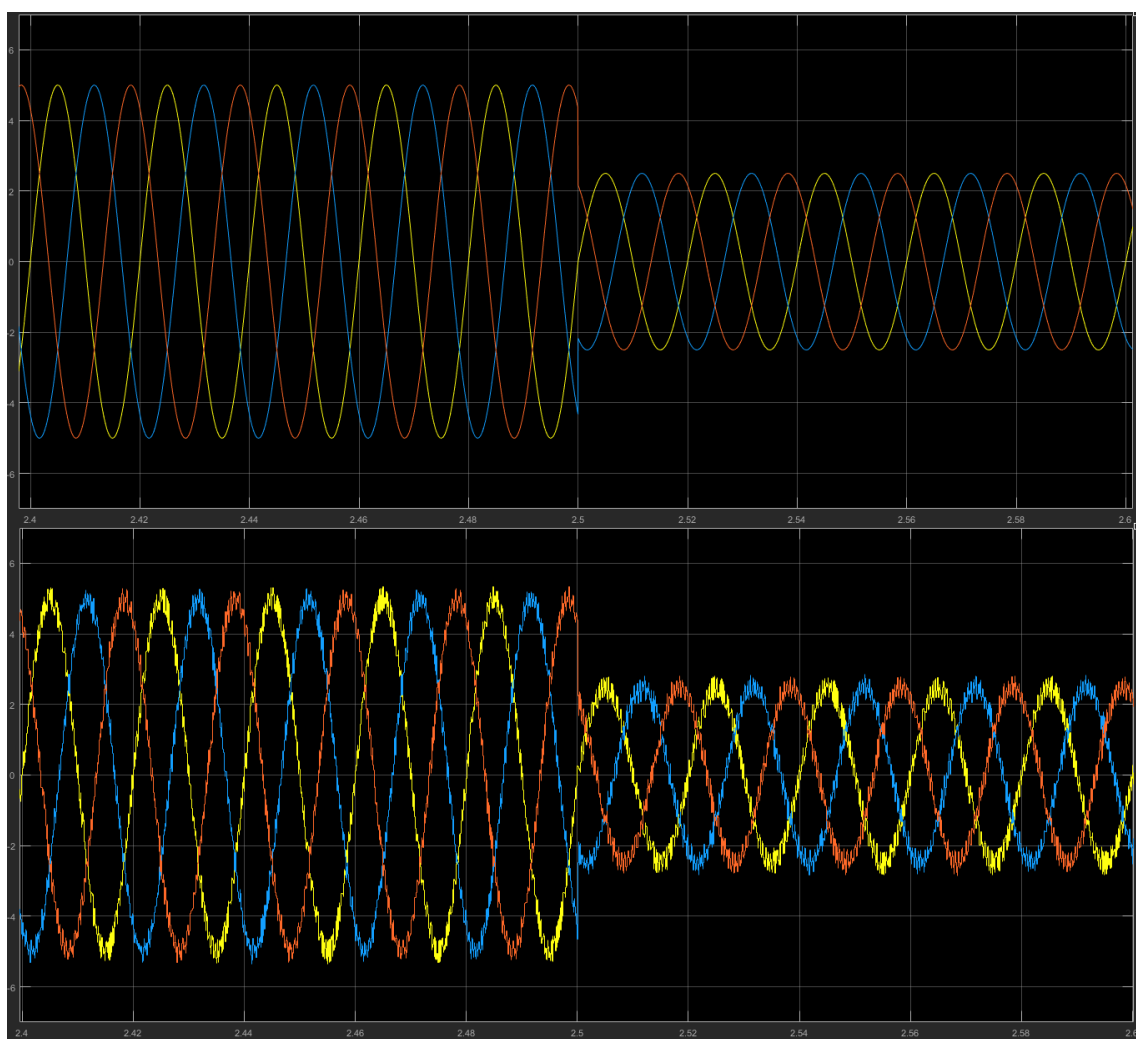


Figura C.1 - Comparação entre referências e resultados das correntes trifásicas.

Tal como ilustra a Figura C.1, as correntes alternadas reagem rapidamente à variação da referência, sendo o atraso relativamente às referências praticamente impercetível. Uma vez mais, sobrepôs-se uma corrente ( $i_l$ ) à sua referência, de modo a facilitar esta análise.

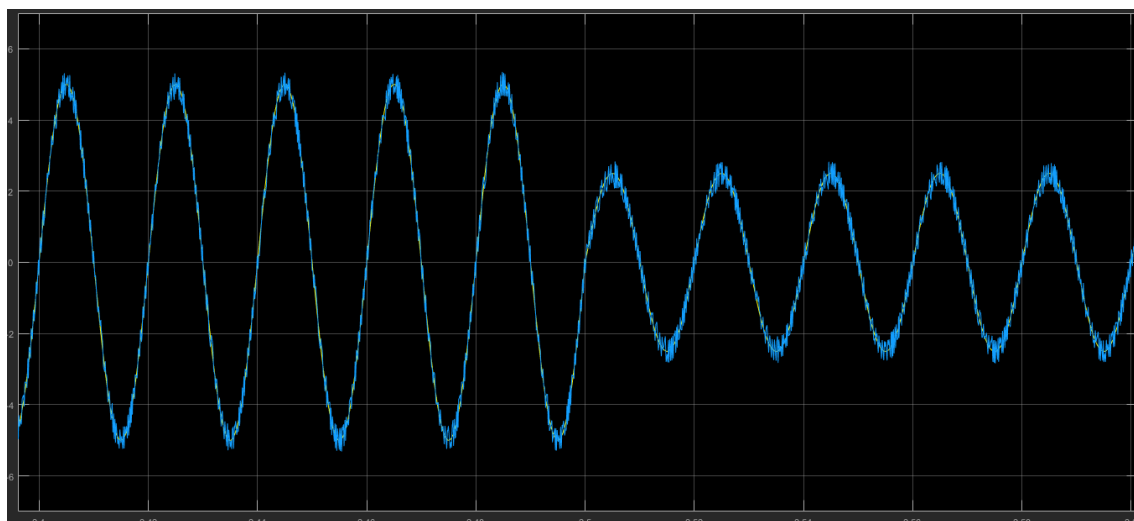


Figura C.2 - Sobreposição de  $i_1$  (azul) com a sua referência (amarelo).

Pela Figura C.2 verifica-se que a corrente  $i_1$ , tal como acontece com  $i_2$  e  $i_3$ , segue sempre a sua referência, apresentando uma deformação instantânea e bastante reduzida.

Relativamente ao equilíbrio das tensões nos condensadores, tal como mostra a Figura C.3, não existe uma mudança significativa comparativamente ao resultado obtido em regime permanente.

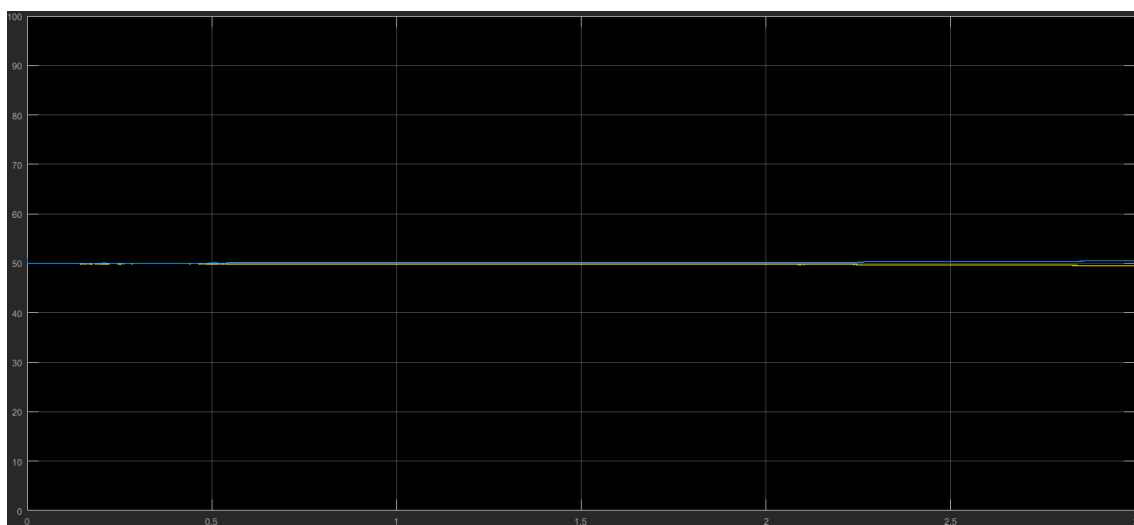


Figura C.3 - Evolução das tensões  $U_{C1}$  (amarelo) e  $U_{C2}$  (azul).

No que diz respeito ao FP, tal como aconteceu no teste anterior, a corrente nunca chega a dessincronizar-se com a tensão, ajustando imediatamente a sua amplitude, resultando na ausência de um impacto visível no FP, tal como ilustra a Figura C.4.

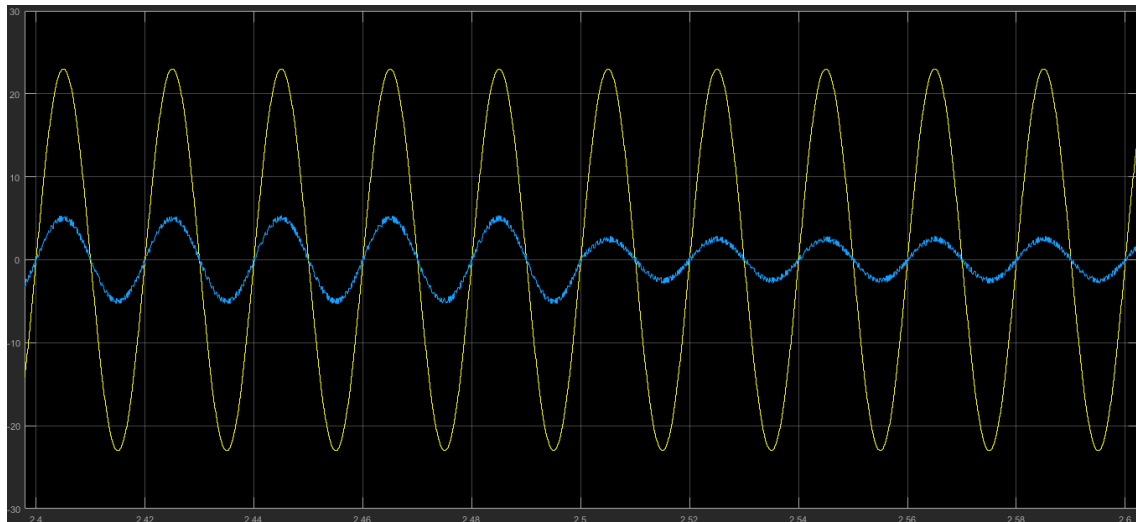


Figura C.4 - Sobreposição de  $v_l$  (amarelo) com  $i_l$  (azul).

Considerando os resultados deste teste, pode afirmar-se que o inversor tem uma boa reação a uma redução brusca da amplitude da referência das correntes alternadas, não tendo um impacto visível no equilíbrio das tensões nos condensadores ou no FP, verificando-se também apenas um aumento ligeiro no valor de distorção harmónica.

#### Apêndice D - Código implementado para definição das variáveis do retificador

```
clc;

%definição de variáveis definidas pelo utilizador
Vac=23; %Deve ser inferior a Udc
Iref=5;
Ls=0.005;
Rac=0.01;
Cdc=0.005;
Udc=100;
Rudc=10e-3;
Hist=0.05; %Erro = 2*Hist =10% -> hist pos + hist neg
fa=10; %Frequência "amostragem" (zero-pole holders) em kHz
f=50;

%definição das variáveis AC/DC
E=1/sqrt(2);
Wn=(2*pi*f)/10; %deve ser muito inferior (10x) à frequência das tensões AC
Rdc=60;

%cálculo de variáveis necessárias para o modelo
E3=abs(Iref*Hist*2);
```

```

E2=abs(Iref*Hist*1.75);
E1=abs(Iref*Hist*1.5);
E0=abs(Iref*Hist*1.25);
Euc=abs(Udc*0.01);
Elb=abs(Iref*0.01);
Ta=1/(fa*1e3);

% Conversão matriz vetores
TabVe = importdata('TabSho.txt');

```

**Apêndice E** - Código implementado para definição das variáveis do conversor costas com costas e VHDC

```

clc;

% definição de variáveis definidas pelo utilizador (V e A)
Vac=30000; % Deve ser inferior a Udc
Iref=111.1;
Ls=0.015;
Rac=0.01;
Udc=180000;
Cdc=0.005;
Hist=0.05;
fa=50; % Frequência "amostragem" (zero-pole holders) em kHz

% Definição variáveis VHDC
Vd=Vac*sqrt(3);
Vq=0;
Sel=0; % 0 p/ ref em corrente, 1 p/ref em potencia

% AC/AC
f1=50;
f2=50;

% definição das variáveis AC/DC
E=1/sqrt(2);
Wn=(2*pi*f1)/10; % deve ser muito inferior (10x) à frequência das tensões AC
Rdc=(Udc*Udc)/(3*Vac*Iref); % VHDC

% cálculo de variáveis necessárias para o modelo
E3=abs(Iref*Hist*2);
E2=abs(Iref*Hist*1.75);
E1=abs(Iref*Hist*1.5);
E0=abs(Iref*Hist*1.25);
Euc=abs(Udc*0.01);
Elb=abs(Iref*0.01);
Ta=1/(fa*1e3);

```

```
% Conversão matriz vetores
TabVe1 = importdata('TabSho.txt'); %Controlo AC
TabVe2 = importdata('TabSho.txt'); %Controlo DC
```

## Apêndice F – Efeito do ajuste do valor de histeresse permitido no equilíbrio das tensões dos condensadores

Foi realizado um teste em regime permanente à topologia costas com costas, utilizando-se o sentido de potência inverso, com um ajuste do valor de histeresse para comparação de resultados, nomeadamente a nível do equilíbrio dos condensadores. Assim sendo, comparativamente à Tabela 5.1 foram alterados dois valores:  $I_{ref}$  foi alterado de 5 para -5 A, e a gama de histeresse associada às tensões dos condensadores “ $Euc$ ”, foi ajustada de 1% para 5% do valor de  $U_{dc}$ , através da alteração da linha 32 do código apresentado no Apêndice E para “ $Euc=abs(U_{dc}*0.05);$ ”.

O ajuste desta variável resultou numa melhoria significativa do equilíbrio das tensões dos condensadores relativamente ao antigo valor (Figura 5.30), conseguindo-se evitar que os valores de  $U_{C3}$  e  $U_{C4}$  excedam as gamas de erro durante o tempo de simulação.

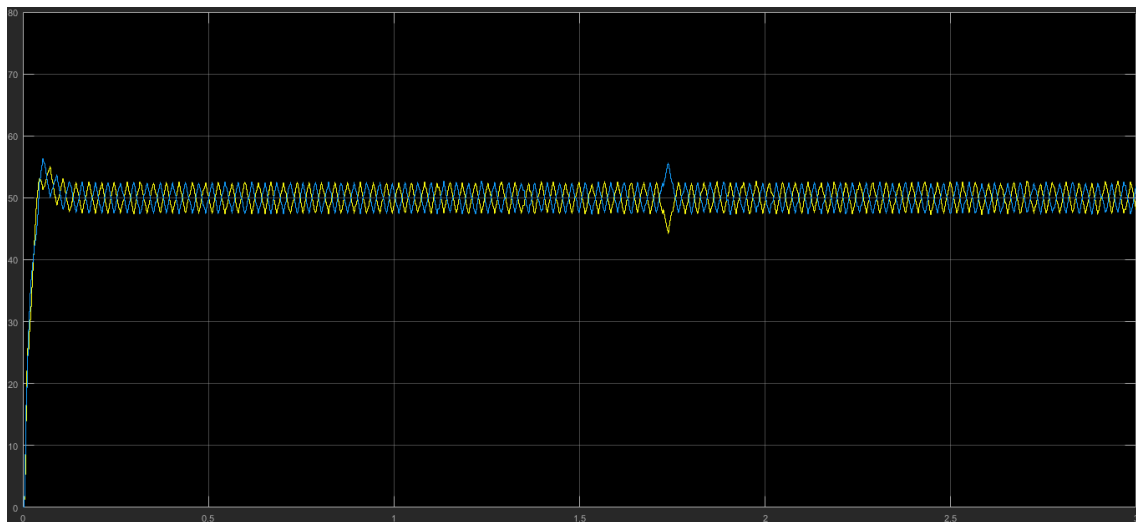


Figura D.1 - Evolução das tensões  $U_{C3}$  (amarelo) e  $U_{C4}$  (azul).

É de referir que os resultados deste teste associados a todas as outras grandezas, nomeadamente as correntes alternadas, tensão DC e FP não apresentam alterações visíveis em relação ao teste descrito na secção 5.3.

## Apêndice G – Variação máxima de $U_{C1}$ e $U_{C2}$

Tal como foi referido na secção 5.3, ao testar-se o sentido de potência inverso, os valores de  $U_{C1}$  e  $U_{C2}$  chegaram a atingir valores próximos de 63 e 37 V respetivamente, tal como ilustra a Figura G.1.

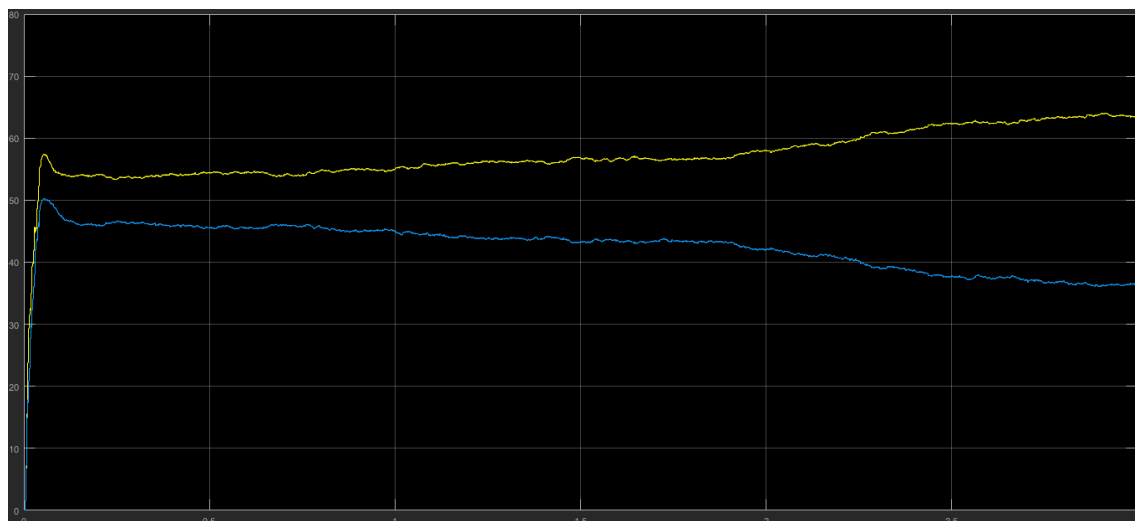


Figura G.1 - Evolução das tensões UC1 (amarelo) e UC2 (azul).